



LCM32F067/LCP067说明书

文档版本：2.9

发布日期：2025.05.19

适用产品：LCM32F067H8S8

LCM32F067H8W8

LCM32F067I8P8

LCM32F067I8V8

LCP067系列

文档说明

LCM32F067系列					
产品名		可用I/O数量		封装特性	
LCM32F067H8S8		22		SSOP24	
LCM32F067H8W8		22		QFN24（3*3）	
LCM32F067I8P8		25		TSSOP28	
LCM32F067I8V8		25		QFN28（4*4）	
LCP067 NP预驱系列					
产品名	预驱特性	预驱名称	预驱耐压	可用I/O数量	封装特性
LCP067AK31GU8	三相P/N MOS管栅极驱动	LND31A02	40V	19	QFN32（5*5）
LCP067AK31GV8		LND31A02	40V	19	QFN32（4*4）
LCP067AH31ES8		LND31A01	40V	14	SSOP24
LCP067AH31GS8		LND31A02	40V	14	SSOP24
LCP067AE30GN8		LND31A02	40V	7	SOP16
LCP067AK31EV8		LND31A01	40V	19	QFN32（4*4）
LCP067 NN预驱系列					
产品名	预驱特性	预驱名称	预驱耐压	可用I/O数量	封装特性
LCP067BK32EU8	三相独立半桥驱动	LND32B01	280V	16	QFN32（5*5）
LCP067BU32EV8		LND32B01	280V	19	QFN36（4*4）
LCP067AT33EU8	三相独立半桥驱动+LDO	LND33A01	70V	19	QFN40（5*5）
LCP067AT33YU8		LND33A03	75V	19	QFN40（5*5）
LCP067CC36EU8		LND36C01	600V	16	QFN38（7*7）
LCP067BC33CT8		LND33B06	150V	19	LQFP48（7*7）



32位CPU，64KB Flash/10KB RAM，高达25个快速I/O，7个定时器，4个通信接口，支持LIN，1个ADC，1个DAC，2个比较器，3个运放，2.0~5.5V

主要特性

- **内核：32位CPU**
 - 最高108MHz工作频率
 - CORDIC计算单元
 - 硬件除法器
 - 内置电机加速算法
- **存储器**
 - 64KBytes嵌入式Flash（位宽32bit），支持预取功能和读/写保护，支持Parity校验
 - 10KBytes SRAM（位宽32bit），分为两个独立分区，分别为4KBytes和6KBytes，支持Parity校验
- **复位和电源管理**
 - 2.0V到5.5V供电和I/O
 - 内置两个LDO：正常LDO和低功耗LDO
 - 高精度上电、掉电复位（POR_PDR）
 - 可编程低压复位（LVR），8个低压复位点：1.6V、1.8V、2.0V、2.5V、2.8V、3.0V、3.5V、4.0V
 - 可编程电压监测器（LVD），8个电压监测点：2.0V、2.2V、2.4V、2.7V、2.9V、3.1V、3.6V、4.5V
- **时钟系统**
 - 内置出厂校准过的16MHz RC振荡器（RCH，1%精度）
 - 32KHz的低速晶振（OSCL）
 - 内置出厂校准过的32KHz RC振荡器（RCL，10%精度）
 - 内置PLL，最高输出256MHz，抖动小于100ps
- **低功耗**
 - 睡眠（SLEEP）模式、停机（STOP）模式、超低功耗停机（ULP STOP）模式
- **调试模式**
 - 串行线调试口（SW-DP）
- **启动模式**
 - 支持从Flash或SRAM启动
- **编程模式**
 - 支持串行在系统编程（ISP）
- **多达25个快速I/O端口**
 - 所有IO都可映射到16个外部中断
 - 所有IO端口均可容忍5V信号
 - 每个IO支持悬空输入/上拉输入/下拉输入/推挽输出/开漏输出/开源输出
 - 大部分IO支持一到两路模拟通道
 - 每个IO驱动能力和斜率两档可调
- **7个定时器**
 - 1个16位高级控制定时器TIM1，5路通道（带4路互补通道），支持输出比较/PWM输出/单脉冲输出，支持死区控制和紧急刹车
 - 1个16位通用定时器TIM2，4路通道，支持输入捕获/输出比较/PWM输出/单脉冲输出，支持正交增量编码输入、霍尔检测和紧急刹车
 - 1个16位通用定时器TIM15，2路通道（带2路互补通道），支持输入捕获/输出比较/PWM输出/单脉冲输出，支持死区控制和紧急刹车，支持中央调制模式
 - 1个16位通用定时器TIM16，2路通道（带1路互补通道），支持输入捕获/输出比较/PWM输出/单脉冲输出，支持死区控制和紧急刹车，支持中央调制模式
 - 1个16位通用定时器TIM17，1路通道（带1路互补通道），支持输入捕获/输出比较/PWM输出/单脉冲输出，支持死区控制和紧急刹车，支持中央调制模式
 - 1个独立看门狗定时器
 - 1个24位自减型系统时基定时器
 - TIM1、TIM15、TIM16和TIM17支持延时触发和防误触发机制
- **WT钟表定时器**
 - 支持闹钟、周期性唤醒
 - 可配置频率的蜂鸣信号输出

- **通用DMA**
 - 2路独立通道，8个握手信号
 - 支持的外设包括SPI、I2C、USART、ADC、DAC和Timer
- **CRC计算单元**
 - 8位、16位、32位可配置生成多项式
- **DIV计算单元**
 - 1个32/32除法器，8运算周期，支持有符号运算，向下兼容16/16
- **Cordic计算单元**
 - 支持三角函数、反三角函数、双曲正切函数和开方等计算
- **多达4个通信接口**
 - 1个I2C接口，支持主机/从机模式，支持100Kbps、400Kbps和1Mbps速率，支持7位/10位双地址模式，支持SMBus，带FIFO和支持DMA
 - 2个USART接口，支持CTS/RTS硬流控，最高波特率为4Mbps，带FIFO和支持DMA；2个USART均支持低功耗模式；均硬件支持LIN协议规范1.3、2.0、2.1、2.2和J2602
 - 1个SPI接口，支持主机/从机模式，4到16位的帧大小，主机最高速率达32Mbps，从机最高速率达24Mbps，带FIFO和支持DMA
- **1个12位A/D转换器**
 - 最高转换速率为2MSPS
 - 18个通道（16个外部通道，2个内部通道）
 - 内置温度传感器
 - 支持内部和外部参考电压：3.2V（VDDA>2.2V）、4.9V（VDDA>4V）或VDDA
 - 双采样保持电路，灵活可配的序列模式，支持ADC通道挂起和注入
- **1个10位D/A转换器**
 - 1个10位D/A转换器，参考电压可配
 - 支持硬件触发和DMA传输，支持噪声波形和三角波形生成
- **2个模拟比较器（ACMP）**
 - 2个模拟比较器，比较器的输入可选择内部或者外部输入
 - 内置HALL中心点还原模块，输出可观测
- **3个运算放大器（OPA）**
 - OPA0/1/2放大倍数：1/2/4/6/8/10/16/32
 - 运放的所有输入均支持外部2路输入，或内部接地
- **工作温度**
 - 环境温度：-40℃ ~ +125℃
- **128位芯片唯一ID**

目录

主要特性	3
目录	5
表格目录	7
图片目录	9
1. 功能概述	11
1.1 LCM32F067系列	11
1.2 LCP067 NP预驱系列	13
1.2.1 预驱LND31A01	16
1.2.2 预驱LND31A02	17
1.3 LCP067 NN预驱系列	19
1.3.1 预驱LND33A01	25
1.3.2 预驱LND33A03	26
1.3.3 预驱LND32B01	28
1.3.4 预驱LND33B06	30
1.3.5 预驱LND36C01	32
2. 引脚排列和引脚说明	34
2.1 LCM32F067系列	35
2.2 LCP067 NP预驱系列	43
2.3 LCP067 NN预驱系列	51
3. 存储器映射	64
4. 电气特性	67
4.1 LCP067 NP预驱系列	67
4.1.1 LND31A01预驱特性	67
4.1.2 LND31A02预驱特性	68
4.2 LCP067 NN预驱系列	70
4.2.1 LND33A01预驱特性	70
4.2.2 LND33A03预驱特性	71
4.2.3 LND32B01预驱特性	73
4.2.4 LND33B06预驱特性	74
4.2.5 LND36C01预驱特性	76
4.3 LCM32F067特性	78
4.3.1 绝对最大值	78
4.3.2 工作条件	78
5. 封装特性	87
5.1 SSOP24封装外形尺寸	87
5.2 TSSOP28封装外形尺寸	88
5.3 QFN24封装外形尺寸	89
5.4 QFN28封装外形尺寸	90
5.5 QFN32封装外形尺寸	91
5.6 QFN40封装外形尺寸	93
5.7 QFN38封装外形尺寸	94
5.8 QFN36封装外形尺寸	95

5.9 SOP16封装外形尺寸	96
5.10 LQFP48封装外形尺寸	97
6. 应用电路	98
7. 产品命名规则	102
7.1 LCM32F067系列产品命名规则	102
7.2 LCP067系列产品命名规则	103
8. 修订历史	104



表格目录

表2-1 引脚排列表中的图例/缩略语.....	34
表2-2 LCM32F067引脚定义.....	37
表2-3 端口A可选复用功能（AF）映射.....	41
表2-4 端口B可选复用功能（AF）映射.....	42
表2-5 LCP067 NP预驱系列引脚定义.....	44
表2-6 LCP067AH31E(G)S8预驱引脚描述.....	49
表2-7 LCP067AK31GU(V)8和LCP067AK31EV8预驱引脚描述.....	50
表2-8 LCP067AE30GN8预驱引脚描述.....	50
表2-9 LCP067 NN预驱系列引脚定义.....	57
表2-10 LCP067AT33E(Y)U8预驱引脚描述.....	62
表2-11 LCP067BU32EV8预驱引脚描述.....	62
表2-12 LCP067BK32EU8预驱引脚描述.....	63
表2-13 LCP067BC33CT8预驱引脚描述.....	63
表2-14 LCP067CC36EU8预驱引脚描述.....	63
表3-1 LCM32F067外设寄存器地址空间划分.....	65
表4-1 LND31A01极限参数.....	67
表4-2 LND31A01典型参数.....	67
表4-3 LND31A02极限参数.....	68
表4-4 LND31A02典型参数.....	68
表4-5 LND33A01极限参数.....	70
表4-6 LND33A01典型参数.....	70
表4-7 LND33A03极限参数.....	71
表4-8 LND33A03典型参数.....	72
表4-9 LND32B01极限参数.....	73
表4-10 LND32B01典型参数.....	73
表4-11 LND33B06极限参数.....	74
表4-12 LND33B06典型参数.....	75
表4-13 LND36C01极限参数.....	76
表4-14 LND36C01典型参数.....	76
表4-15 电压特性.....	78
表4-16 电流特性.....	78
表4-17 热特性.....	78
表4-18 工作条件.....	78
表4-19 系统监控与复位特性.....	79
表4-20 内部参考电压特性.....	79
表4-21 工作电流特性.....	80
表4-22 低功耗电流.....	80
表4-23 低功耗唤醒特性.....	81
表4-24 外部时钟特性.....	81
表4-25 外部晶振特性.....	81
表4-26 内部时钟特性.....	81
表4-27 PLL特性.....	82

表4-28 Flash存储特性.....	82
表4-29 ESD保护和Latch-up特性.....	82
表4-30 I/O特性.....	82
表4-31 ADC特性.....	83
表4-32 VTS特性.....	84
表4-33 ADC精度.....	84
表4-34 OPA特性.....	84
表4-35 ACMP特性.....	85
表4-36 DAC特性.....	85
表8-1 文档修订历史.....	104

图片目录

图1-1 LCM32F067模块框图.....	11
图1-2 LCP067AH31E(G)S8功能框图.....	13
图1-3 LCP067AK31GU(V)8功能框图.....	14
图1-4 LCP067AE30GN8功能框图.....	15
图1-5 LCP067AK31EV8功能框图.....	16
图1-6 预驱LND31A01结构框图.....	17
图1-7 预驱LND31A02结构框图.....	18
图1-8 LCP067AT33EU8功能框图.....	19
图1-9 LCP067AT33YU8功能框图.....	20
图1-10 LCP067BK32EU8功能框图.....	21
图1-11 LCP067BU32EV8功能框图.....	22
图1-12 LCP067BC33CT8功能框图.....	23
图1-13 LCP067CC36EU8功能框图.....	24
图1-14 预驱LND33A01结构框图.....	26
图1-15 预驱LND33A03结构框图.....	27
图1-16 预驱LND32B01结构框图.....	29
图1-17 预驱LND33B06结构框图.....	31
图1-18 预驱LND36C01结构框图.....	33
图2-1 LCM32F067H8S8引脚排布.....	35
图2-2 LCM32F067H8W8引脚排布.....	35
图2-3 LCM32F067I8P8引脚排布.....	36
图2-4 LCM32F067I8V8引脚排布.....	36
图2-5 LCP067AH31E(G)S8引脚排布.....	43
图2-6 LCP067AK31GU(V)8引脚排布.....	43
图2-7 LCP067AK31EV8引脚排布.....	44
图2-8 LCP067AE30GN8引脚排布.....	44
图2-9 LCP067AT33EU8引脚排布.....	51
图2-10 LCP067AT33YU8引脚排布.....	52
图2-11 LCP067BK32EU8引脚排布.....	53
图2-12 LCP067BU32EV8引脚排布.....	54
图2-13 LCP067BC33CT8引脚排布.....	55
图2-14 LCP067CC36EU8引脚排布.....	56
图3-1 LCM32F067存储器映射.....	64
图5-1 SSOP24封装外形尺寸.....	87
图5-2 TSSOP28封装外形尺寸.....	88
图5-3 QFN24 (3*3-0.75-P0.35) 封装外形尺寸.....	89
图5-4 QFN28 (4*4-0.75-P0.45) 封装外形尺寸.....	90
图5-5 QFN32 (5*5*0.75-P0.5) 封装外形尺寸.....	91
图5-6 QFN32 (4*4*0.75-P0.4) 封装外形尺寸.....	92
图5-7 QFN40 (5*5*0.75-P0.4) 封装外形尺寸.....	93
图5-8 QFN38 (7*7*0.75-P0.5) 封装外形尺寸.....	94
图5-9 QFN36 (4*4*0.55-P0.35) 封装外形尺寸.....	95

图5-10 SOP16封装外形尺寸	96
图5-11 LQFP48（7*7*1.4-P0.5）封装外形尺寸.....	97
图6-1 LCM32F067应用电路示例（以LCM32F067H8S8为例）	98
图6-2 LCP067 NP预驱系列应用电路示例（以LCP067AH31GS8为例）	98
图6-3 LCP067BK32EU8应用电路示例	99
图6-4 LCP067AT33EU8应用电路示例.....	100
图6-5 LCP067CC36EU8应用电路示例	101



1. 功能概述

1.1 LCM32F067系列

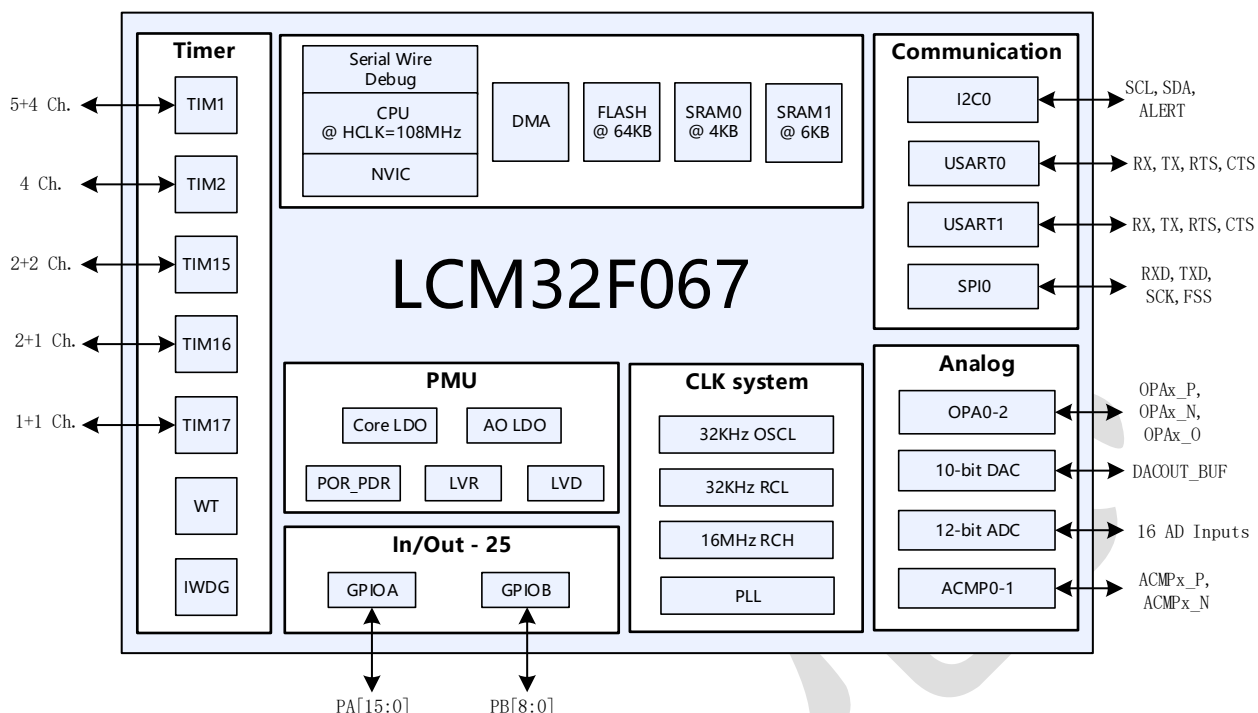


图1-1 LCM32F067模块框图

- **性能**
 - 108MHz 32位处理器
 - Cordic协处理器
 - 支持三种低功耗模式：睡眠模式、停机模式、超低功耗停机模式
- **存储器**
 - 64KBytes嵌入式Flash（位宽32bit），支持预取功能和读/写保护，支持Parity校验
 - 10KBytes SRAM（位宽32bit），分为两个独立分区
- **复位和电源**
 - 2.0V到5.5V供电和I/O
 - 内置两个LDO
 - 高精度上电、掉电复位（POR_PDR）
 - 可编程低压复位（LVR），8个低压复位点：1.6V、1.8V、2.0V、2.5V、2.8V、3.0V、3.5V、4.0V
 - 可编程电压监测器（LVD），8个电压监测点：2.0V、2.2V、2.4V、2.7V、2.9V、3.1V、3.6V、4.5V
- **时钟**
 - 内置出厂校准过的16MHz RC振荡器（RCH，1%精度）
 - 32KHz低速晶振（OSCL）
 - 内置出厂校准过的32KHz RC振荡器（RCL，10%精度）
 - 内置PLL，最高输出288MHz，抖动小于100ps

- 外设模块

- 2路USART
- 1路SPI，支持主从模式
- 1路I2C，支持主从模式
- 1个16位高级控制定时器TIM1
- 4个16位通用定时器，TIM2、TIM15、TIM16、TIM17
- 1个独立看门狗定时器
- 1个24位自减型系统时基定时器
- 1个WT钟表定时器

- 模拟模块

- 1个12位A/D转换器，最高转换速率为2MSPS
- 集成3个运算放大器
- 集成2路比较器
- 集成1个10位DAC数模转换器
- 反电动势采样电路（HALL_MID）

1.2 LCP067 NP预驱系列

LCP067 NP预驱系列主要面向电机控制等应用领域，同时集成了三个独立PMOS、三个独立NMOS栅极驱动模块和输出为5.0V的LDO集成模块，具体引脚排布请参考章节2.2。

LCP067AH31ES8中的预驱模块为LND31A01，LCP067AH31GS8中的预驱模块为LND31A02。

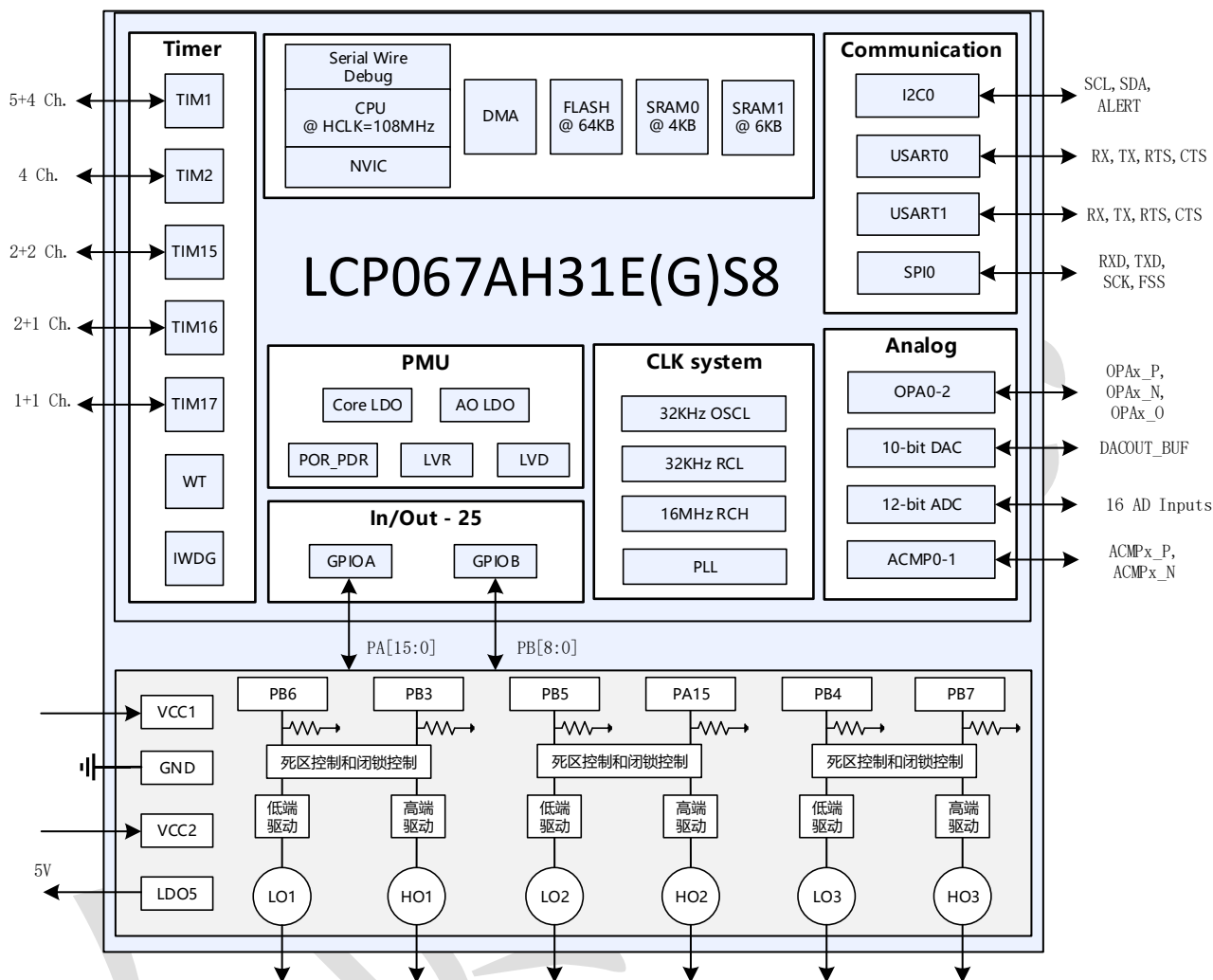


图1-2 LCP067AH31E(G)S8功能框图

LCP067AK31GU(V)8中的预驱模块为LND31A02。

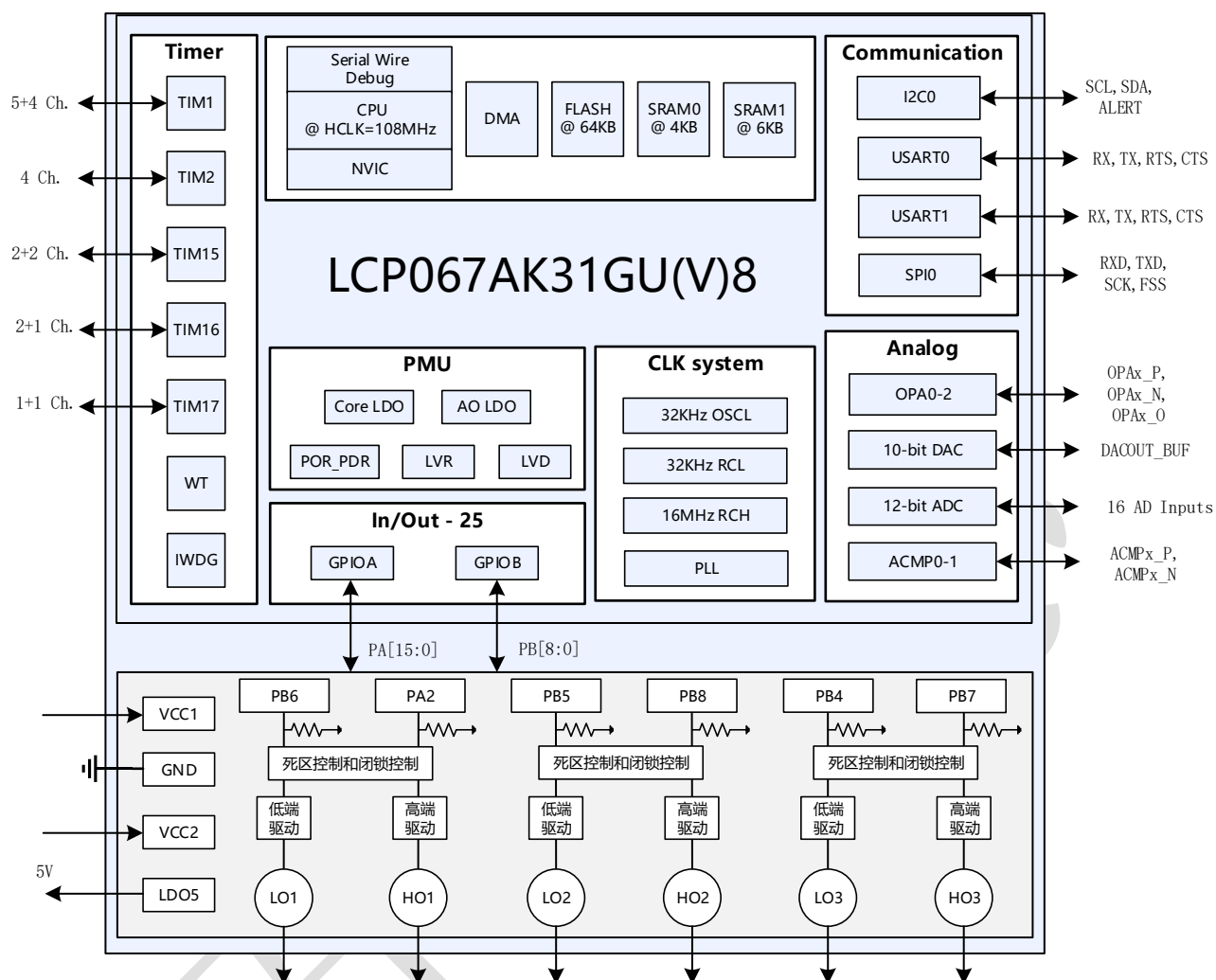


图 1-3 LCP067AK31GU(V)8 功能框图

LCP067AE30GN8中的预驱模块为LND31A02，LCP067AE30GN8没有LDO输出。

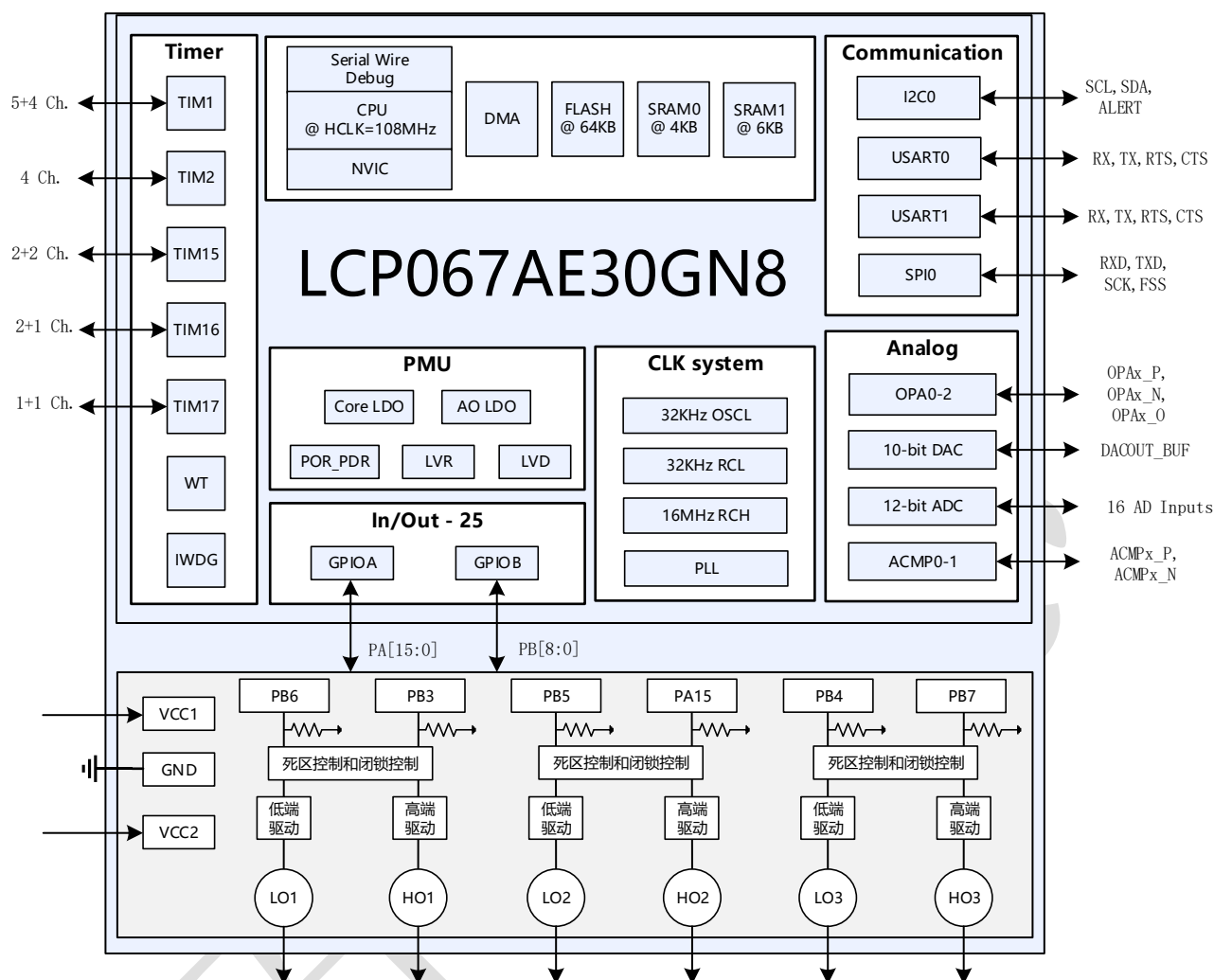


图 1-4 LCP067AE30GN8 功能框图

LCP067AK31EV8中的预驱模块为LND31A01。

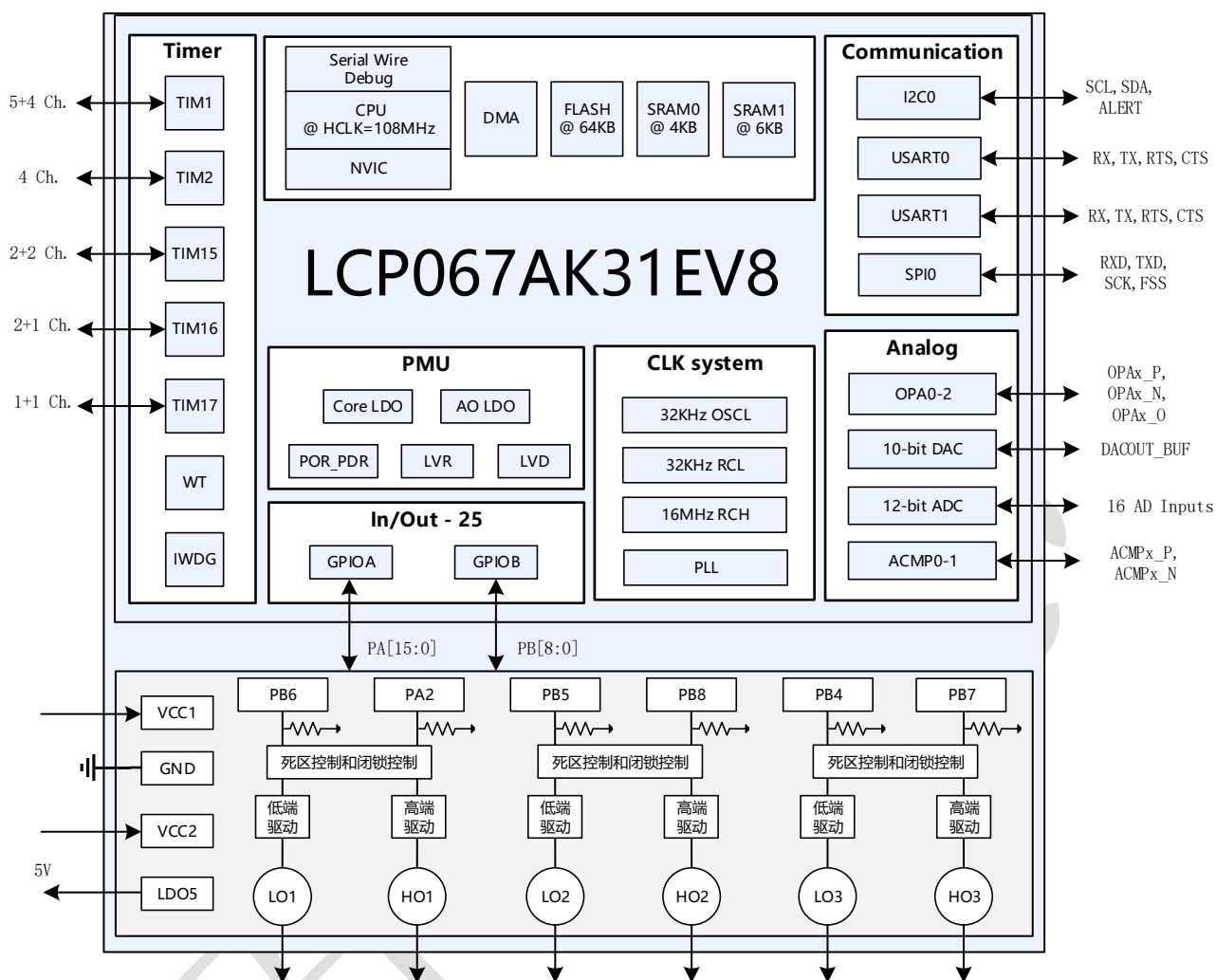


图 1-5 LCP067AK31EV8 功能框图

1.2.1 预驱LND31A01

LND31A01是一款高性价比三相PMOS、NMOS管栅极驱动专用模块，内部集成了LDO、死区控制电路、欠压关断电路、闭锁电路、输出驱动电路，用于电机控制器、电源的驱动电路。电源电压范围6V~36V，静态电流小于1mA。内部集成5V输出LDO，可为外部MCU等器件供电。当输入电压超过12V时，为了更好的匹配P/N MOS管，LO输出最高电压为11V，HO输出最低电压为VCC减去11V。LO输出电流能力IO+/- 0.045/0.28A，HO输出电流能力IO+/- 0.26/0.04A。

特性:

- 三相P/N MOS半桥式三相输出
- 电源电压输入范围：6V-36V，最高电压可达40V
- 适应3V-30V输入电压
- 内置5V/50mA输出LDO
- 驱动电流能力：LO +/- 0.045A/0.28A，HO +/- 0.26A/0.04A
- 内置VCC欠压保护
- 内置60ns死区时间
- 自带闭锁功能

- 温度范围-45~125℃
- LIN1/2/3输入通道高电平有效，控制LO输出
- HIN1/2/3输入通道高电平有效，控制HO输出

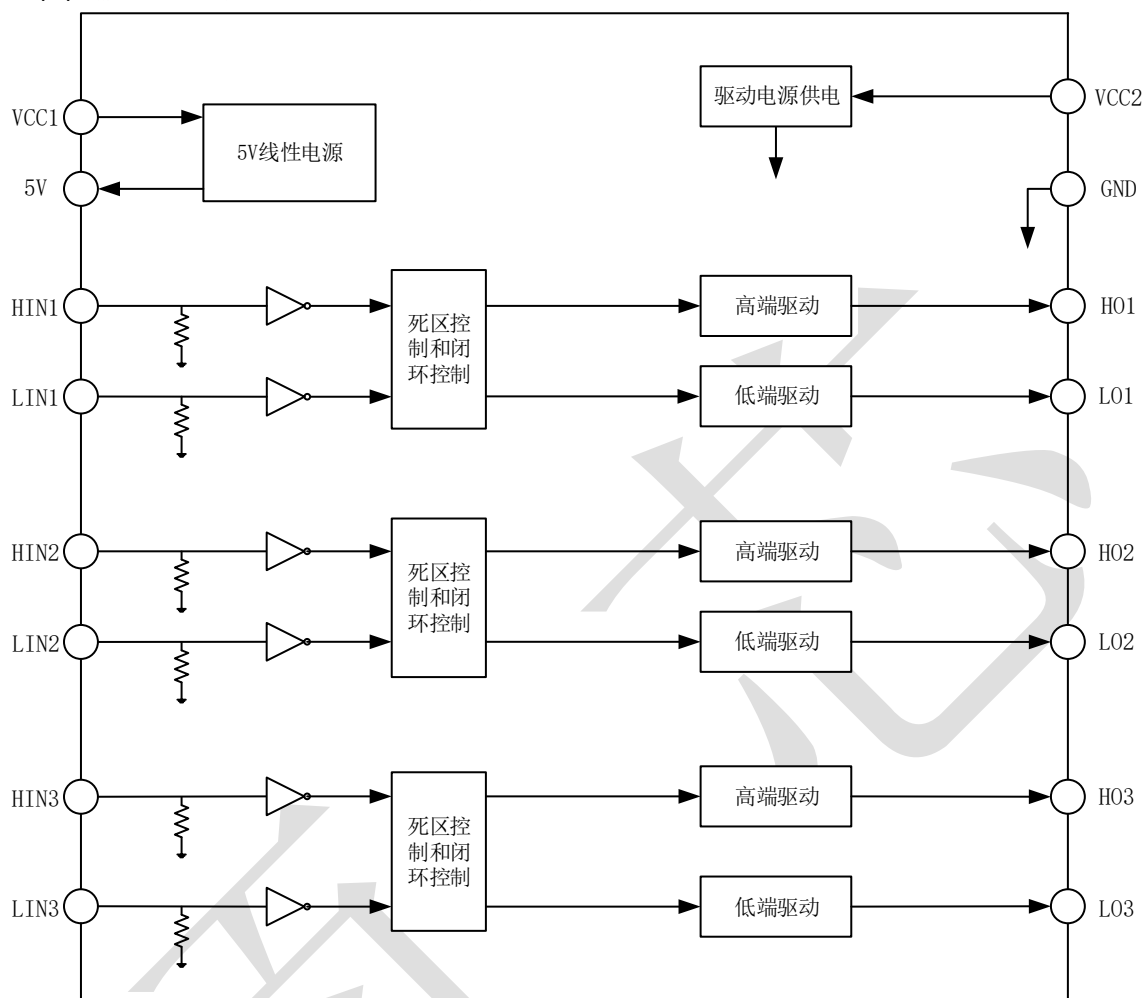


图 1-6 预驱 LND31A01 结构框图

1.2.2 预驱 LND31A02

LND31A02 是三相高速功率 MOSFET 驱动器，具有 6 个通道，最高工作电压可达 40V。采用高低压兼容工艺使得高、低侧栅驱动电路可以单芯片集成。逻辑兼容 CMOS 或 LSTTL 输出，低至 3.3V 逻辑输入。

此外，采用内置死区功能来避免高压侧交叉导通。预驱模块为 PMOS 和 NMOS 输出 10V 门电源电压，为了简化 PCB 设计，预驱模块中集成了一个 5V/40mA 的 LDO，用于为 MCU 供电。此外出于安全考虑，预驱模块还集成了热关闭保护。

特性：

- P/N MOS 半桥式三相输出
- 电源电压输入范围：5V-28V，最高电压可达 40V
- 适应 3.3V-20V 输入电压
- 内置 5V/40mA LDO
- 驱动电流能力：IO +/- 0.05A/0.3A
- 内置 VCC 欠压保护
- 内置 130ns 死区时间
- 自带闭锁功能

- 温度范围-40~125℃
- 内置过温保护
- LIN1/2/3输入通道高电平有效，控制LO输出
- HIN1/2/3输入通道高电平有效，控制HO输出

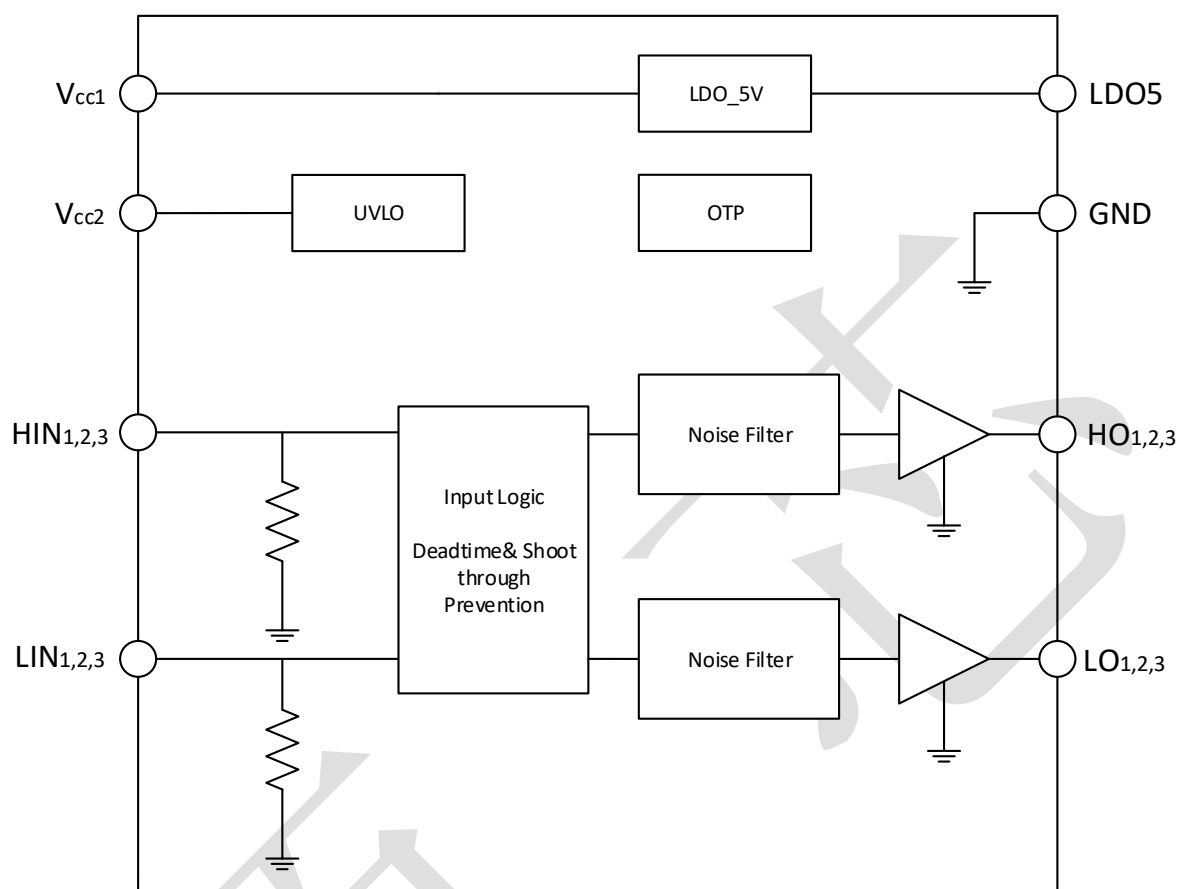


图 1-7 预驱 LND31A02 结构框图

1.3 LCP067 NN预驱系列

LCP067 NN预驱系列主要面向电机控制等应用领域，同时集成了三相半桥栅极驱动模块，可直接驱动6个N型MOSFET。具体引脚排布请参考章节2.3。

LCP067AT33EU8中的预驱模块为LND33A01。

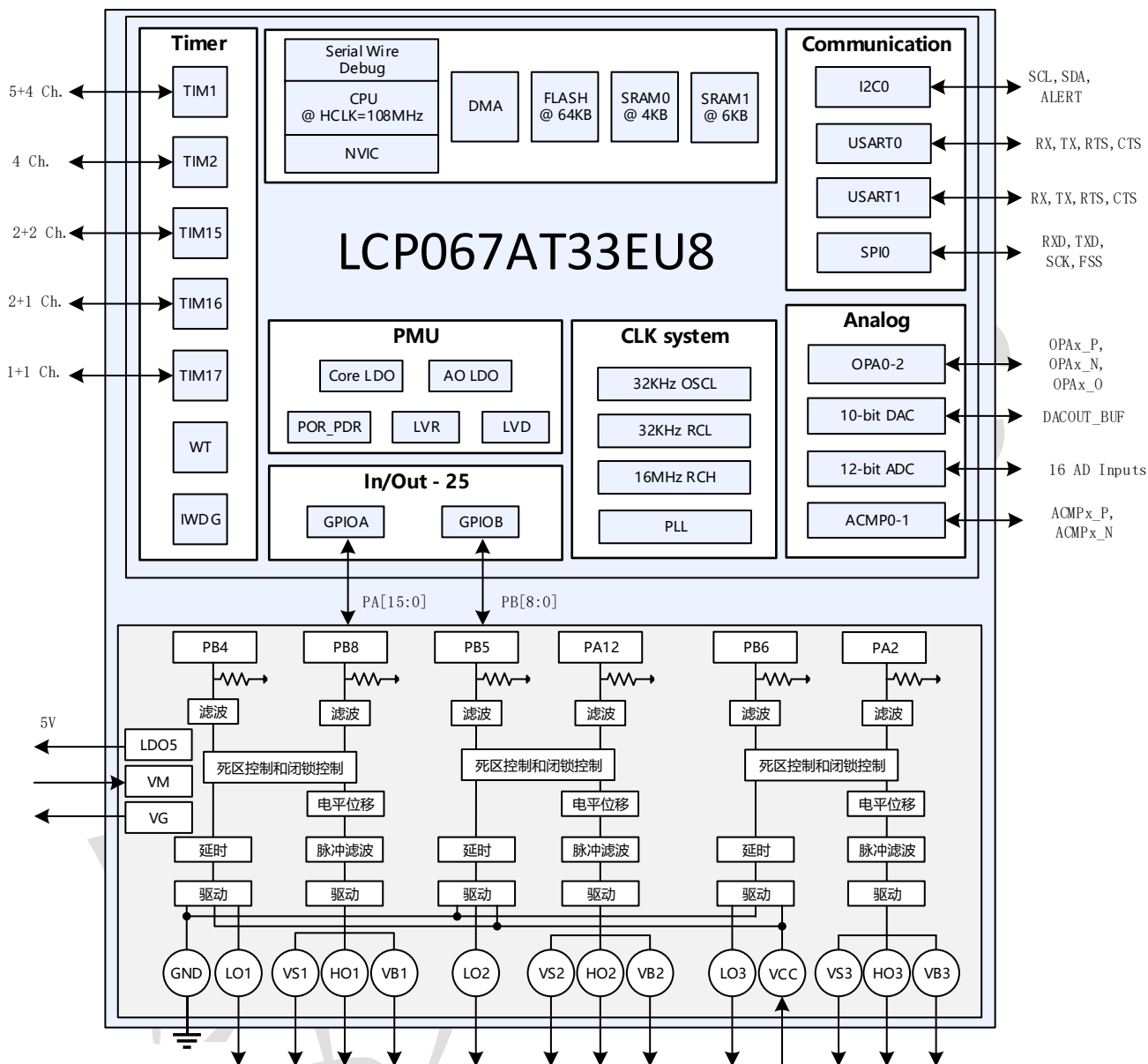


图1-8 LCP067AT33EU8功能框图

LCP067AT33YU8中的预驱模块为LND33A03。

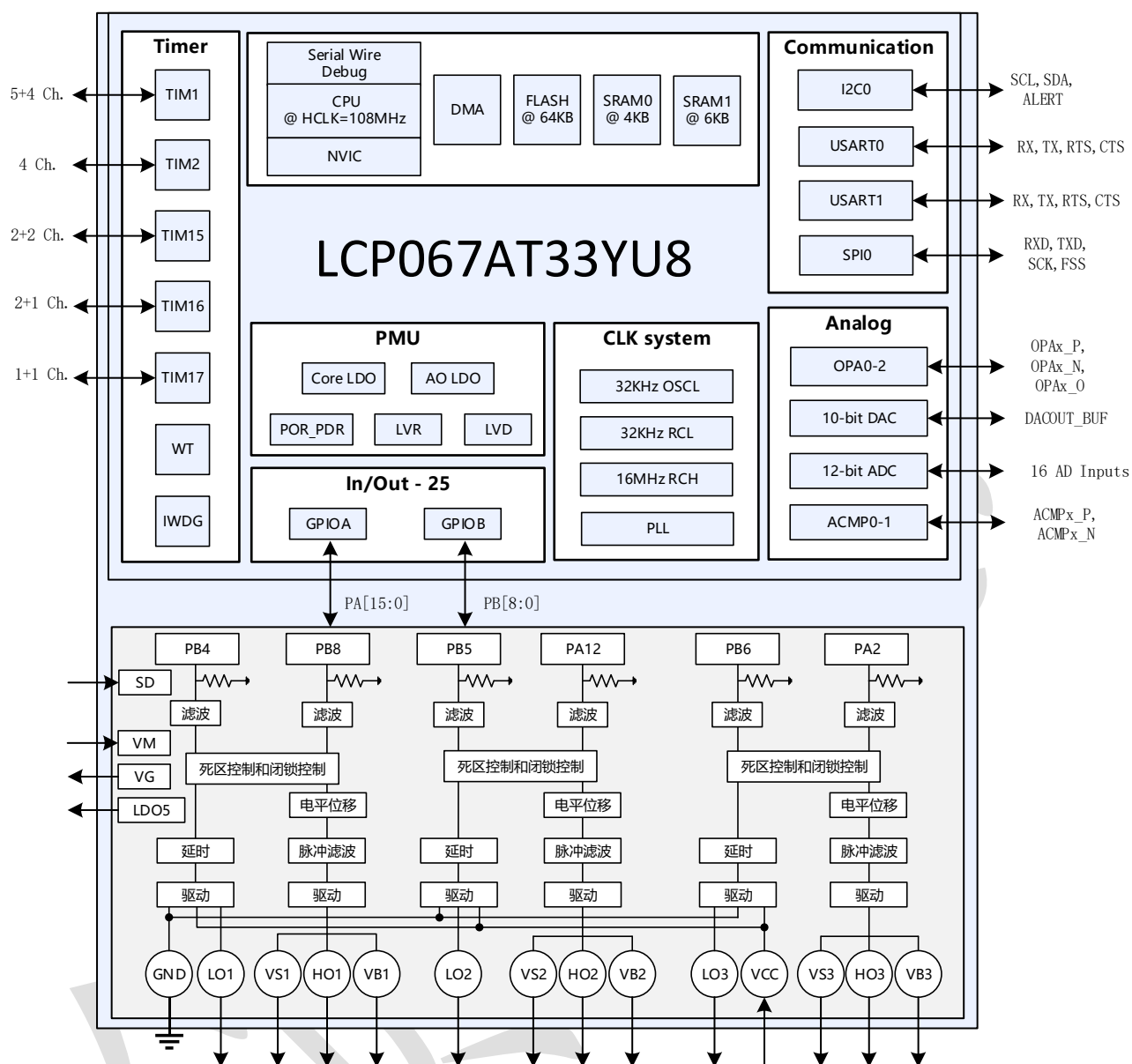


图 1-9 LCP067AT33YU8 功能框图

LCP067BK32EU8中的预驱模块为LND32B01。

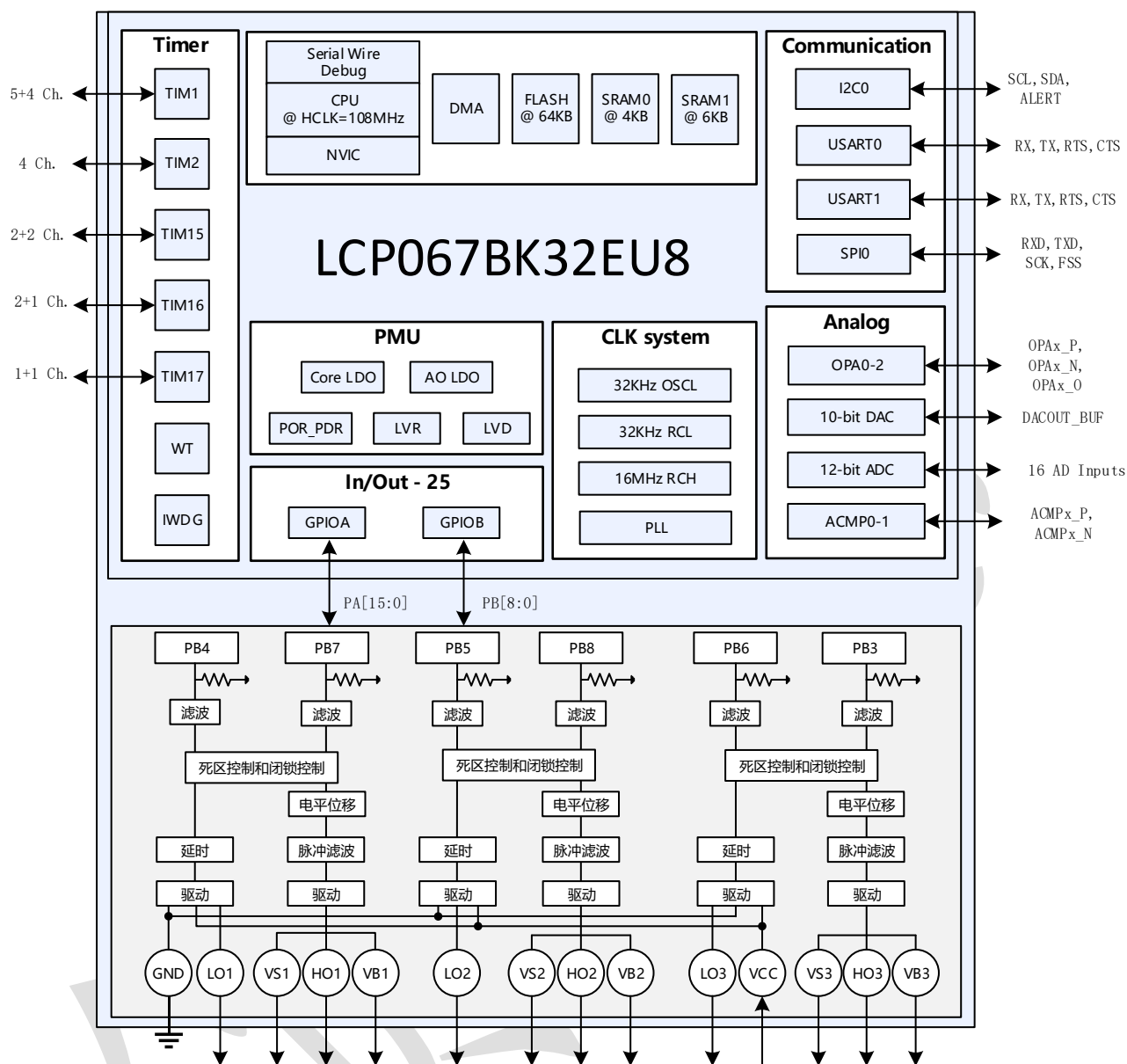


图 1-10 LCP067BK32EU8 功能框图

LCP067BU32EV8中的预驱模块为LND32B01。

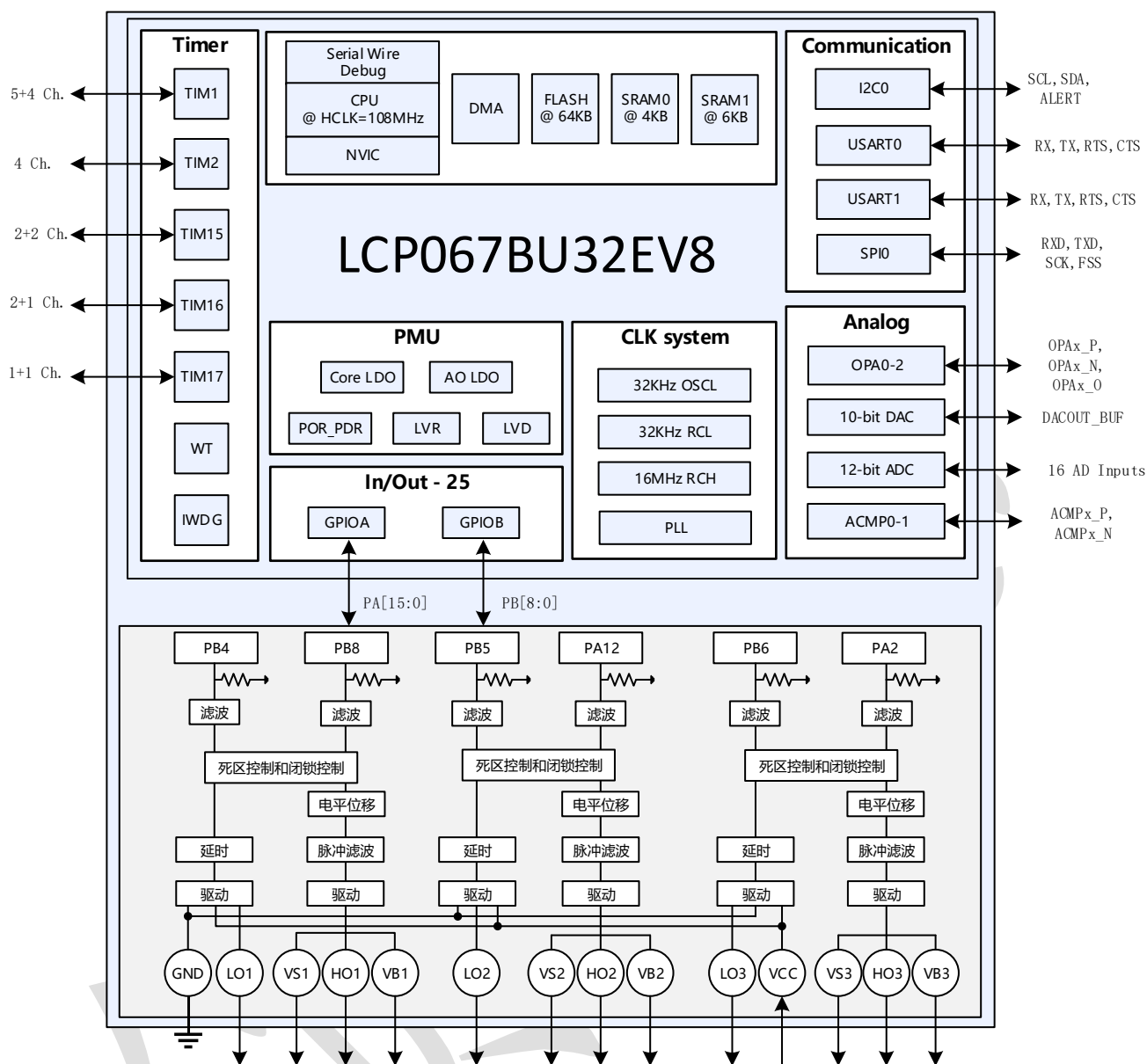


图 1-11 LCP067BU32EV8 功能框图

LCP067BC33CT8中的预驱模块为LND33B06。

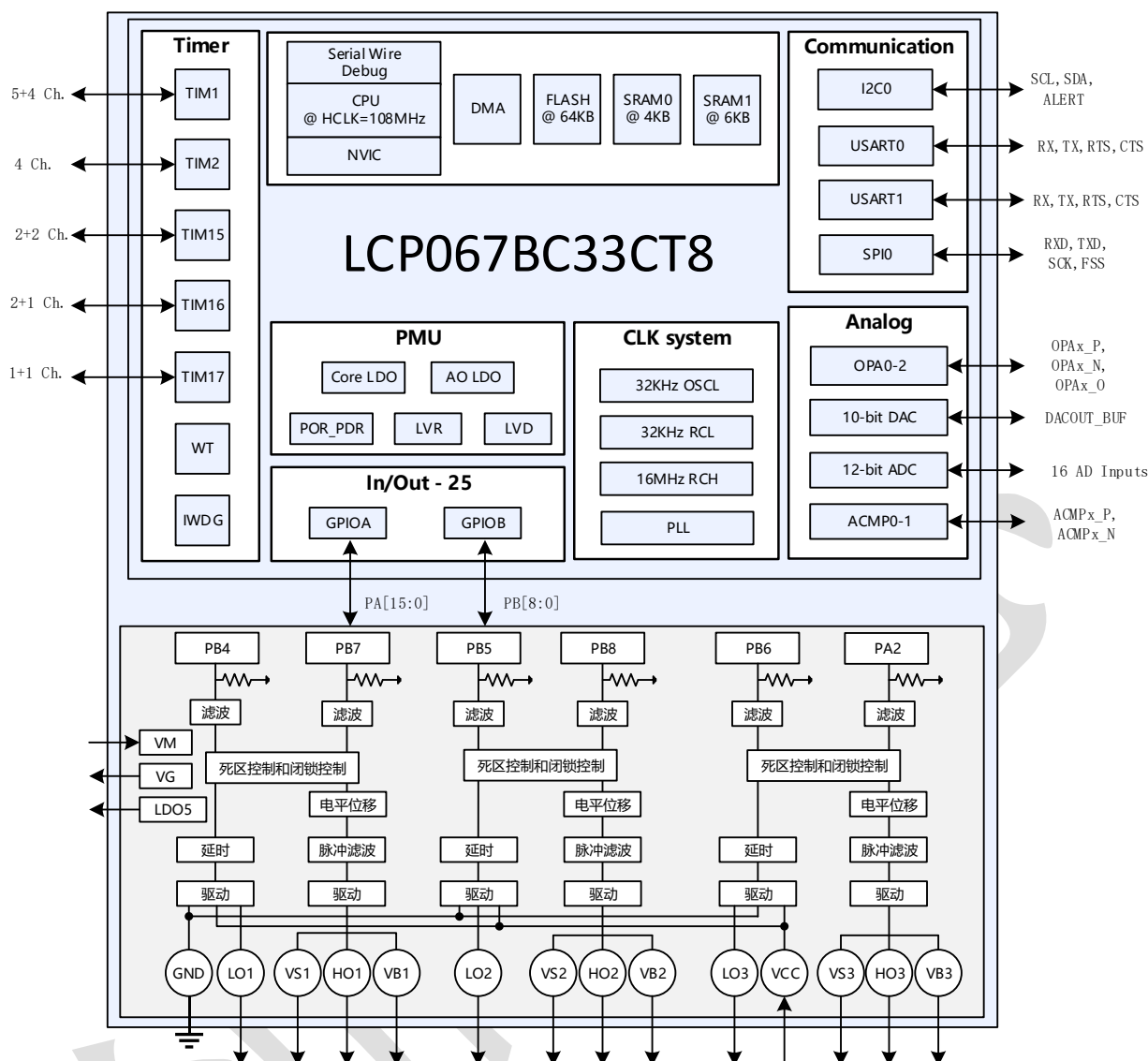


图 1-12 LCP067BC33CT8 功能框图

LCP067CC36EU8中的预驱模块为LND36C01。

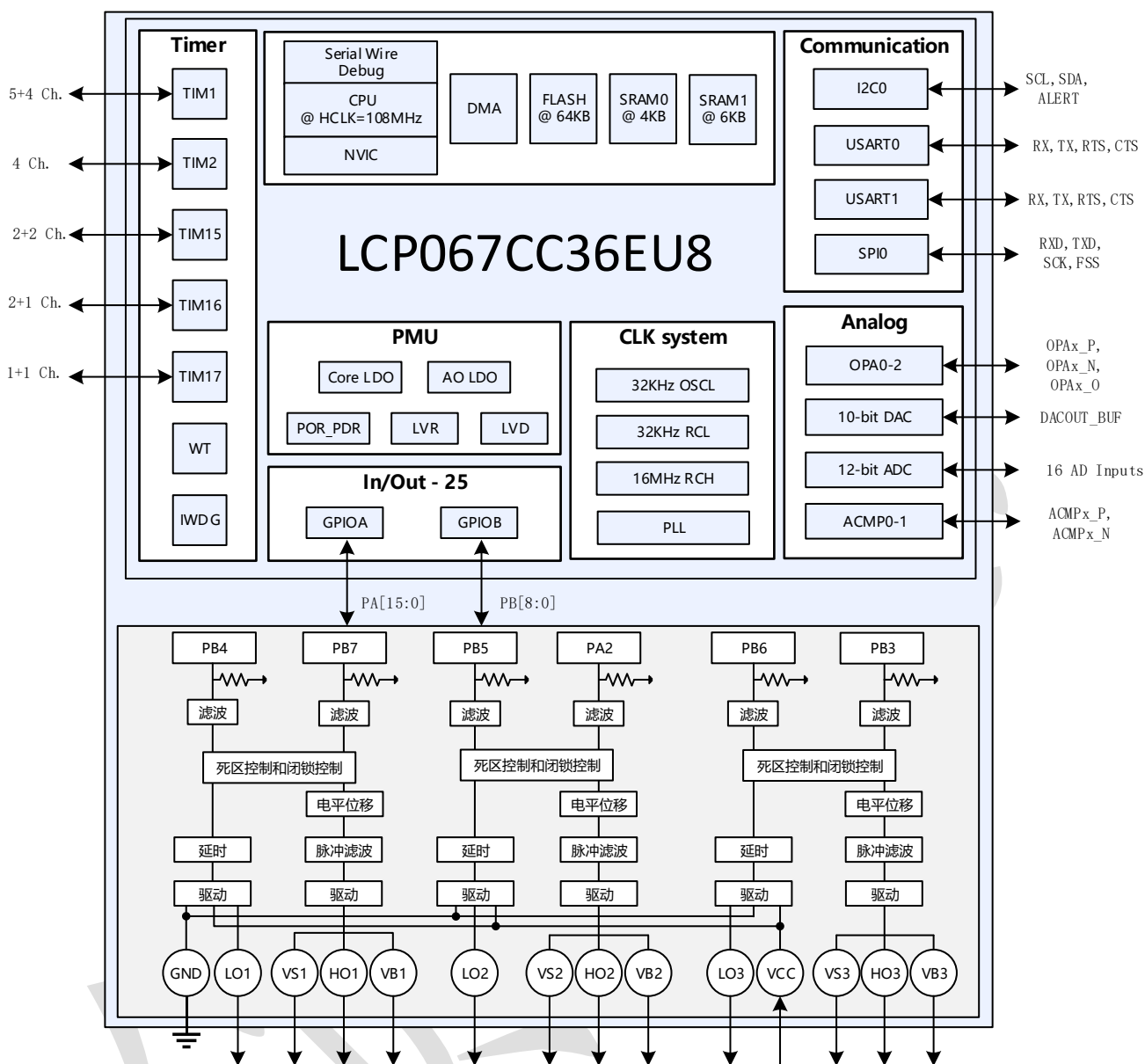


图 1-13 LCP067CC36EU8 功能框图

1.3.1 预驱LND33A01

LND33A01是一款高性价比的大功率MOS管的三相独立栅极驱动专用芯片，内部集成了逻辑信号输入处理电路、死区时控制电路、欠压保护电路、闭锁电路、电平位移电路、脉冲滤波电路、自举二极管、5V LDO和12V LDO电路及输出驱动电路。非常适合于12V和24V的三相电机应用中。

LND33A01高端的工作电压可达70V，低端VCC的电源电压范围宽5V~20V。该芯片具有闭锁功能防止输出功率管同时导通，输入通道HIN和LIN内建了下拉电阻，在输入悬空时使上、下功率MOS管处于关闭状态，输出电流能力IO +1.5A/-1.8A。

特性：

- 高端悬浮自举电源，耐压可达70V
- 集成自举二极管
- 电源电压VM输入范围：5.5V-65V
- 适应3.3V-5.5V输入电压
- 内置5V/20mA LDO
- 集成12V LDO控制电路
- 适应3.3V-5.5V输入电压
- 驱动电流能力IO +/- 1.5A/1.8A
- 内置VCC和VBS欠压保护
- 内置170ns死区时间
- 自带闭锁功能
- 温度范围-40~125℃
- HIN输入通道高电平有效，控制高端HO输出
- LIN输入通道高电平有效，控制低端LO输出

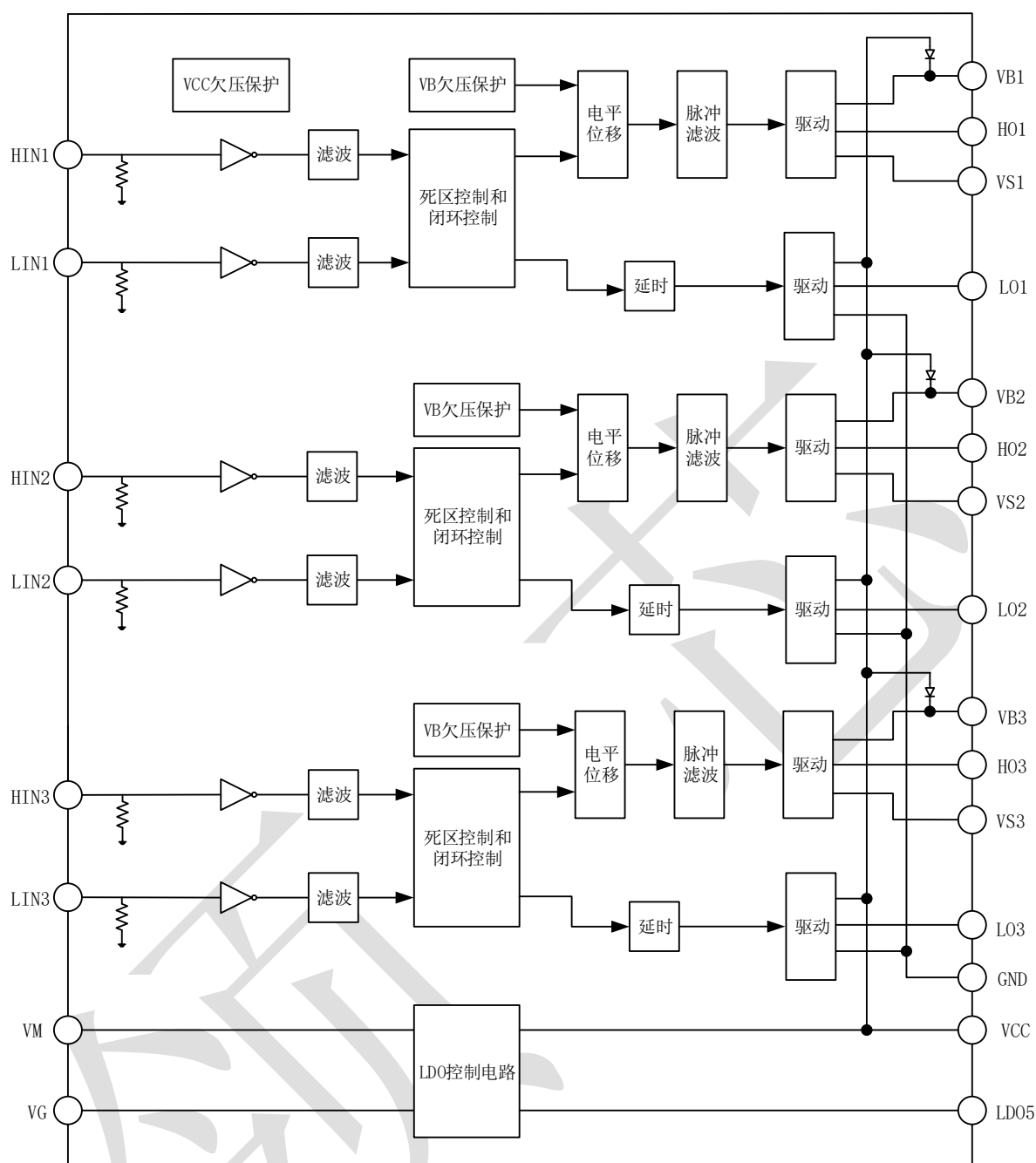


图 1-14 预驱 LND33A01 结构框图

1.3.2 预驱LND33A03

LND33A03 是一款耐压为 70V 的集成三相全桥栅极驱动器，适合于 12V、24V 和 36V 的三相电机应用中高速功率 MOSFET 和 IGBT 的栅极驱动，同时也集成了 12V LDO 和 5V LDO 控制电路，简化了整个供电系统。LND33A03 内置低侧电源和高侧电源欠压（UVLO）保护功能，防止功率管在过低的电压下工作，提高效率。LND33A03 输入脚兼容 3.3-5.0V 输入逻辑，集成防穿通死区时间为 200ns，驱动能力为+1.5A/- 1.8A。LND33A03 集成共模噪声消除技术，使高边驱动器在高 dv/dt 噪声环境能稳定工作，并且使芯片具有宽范的负瞬态电压忍受能力。具有低功耗模式，在进入低功耗模式后，LDO 及驱动无输出。

特性：

- 高端悬浮自举电源设计，耐压高达75V

- 电源电压VM输入范围：5.0-70.0V
- 适应3.3V-6.5V输入电压
- 内置5V/50mA LDO
- 驱动电流能力：IO +/- 1.5A/1.8A
- 内置VCC和VBS欠压保护
- 内置200ns死区时间
- 自带闭锁功能
- 温度范围-40~125℃
- HIN输入通道高电平有效，控制高端HO输出
- LIN输入通道高电平有效，控制低端LO输出
- 集成12V LDO控制电路
- 集成5V LDO输出短路保护
- 集成共模噪音消除电路
- SD为低时进入低功耗模式

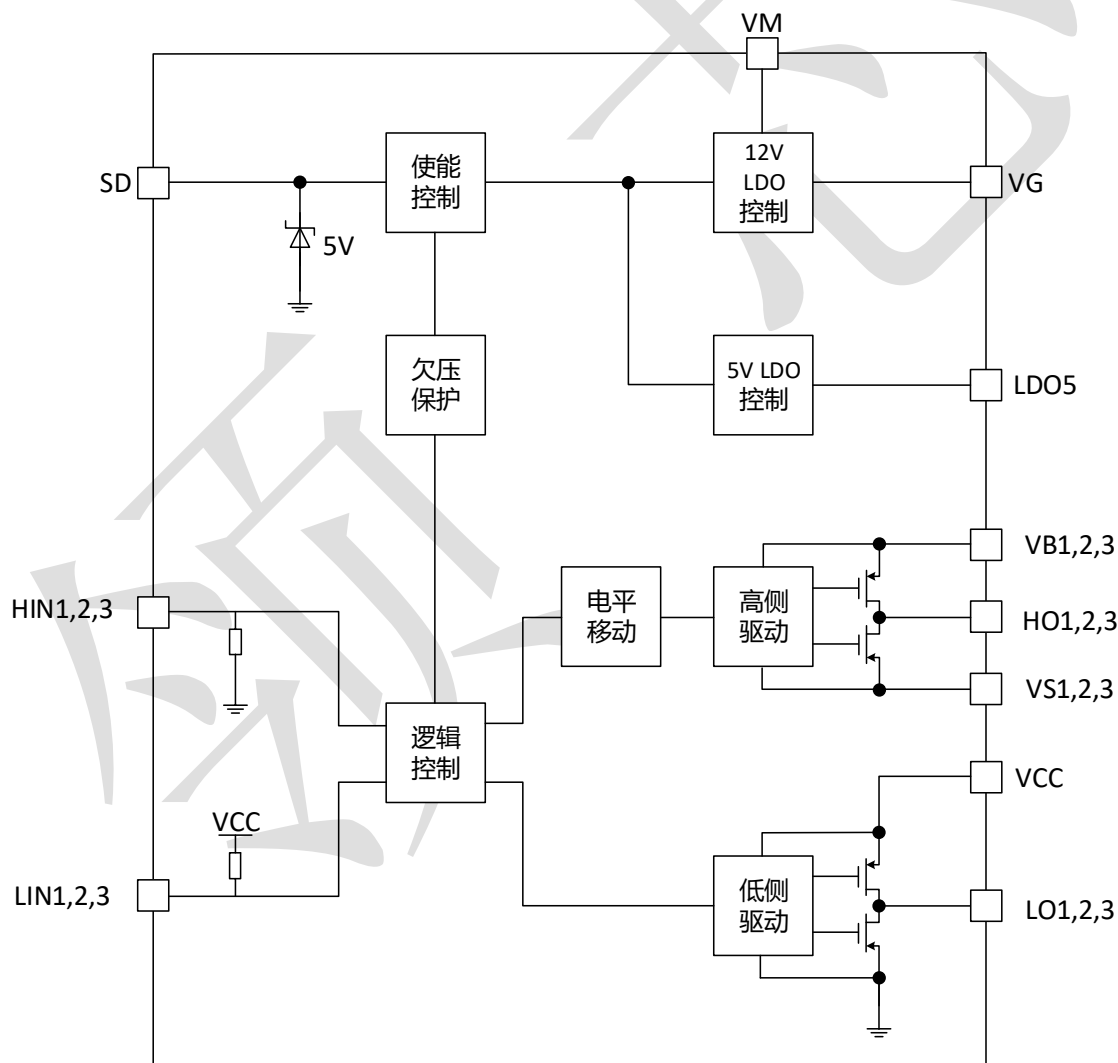


图 1-15 预驱 LND33A03 结构框图

1.3.3 预驱LND32B01

LND32B01是一款高性价比的大功率MOS管、IGBT管栅极驱动专用模块，内部集成了逻辑信号输入处理电路、死区时控制电路、欠压保护电路、闭锁电路、电平位移电路、脉冲滤波电路及输出驱动电路。模块高端的工作电压可达280V，低端VCC的电源电压范围宽4.5V~20V。该模块具有闭锁功能防止输出功率管同时导通，输入通道HIN和LIN内建了下拉电阻，在输入悬空时使上、下功率MOS管处于关闭状态，输出电流能力IO +0.8A/-1.2A。

特性：

- 高端悬浮自举电源设计，耐压高达280V
- 集成自举二极管
- 电源电压输入范围：4.5V-20V，最高电压可达25V
- 适应3.3V-25V输入电压
- 驱动电流能力：IO +/- 0.8A/1.2A
- 内置VCC和VB欠压保护
- 内置200ns死区时间
- 自带闭锁功能
- 温度范围-40~125℃
- HIN输入通道高电平有效，控制高端HO输出
- LIN输入通道高电平有效，控制低端LO输出

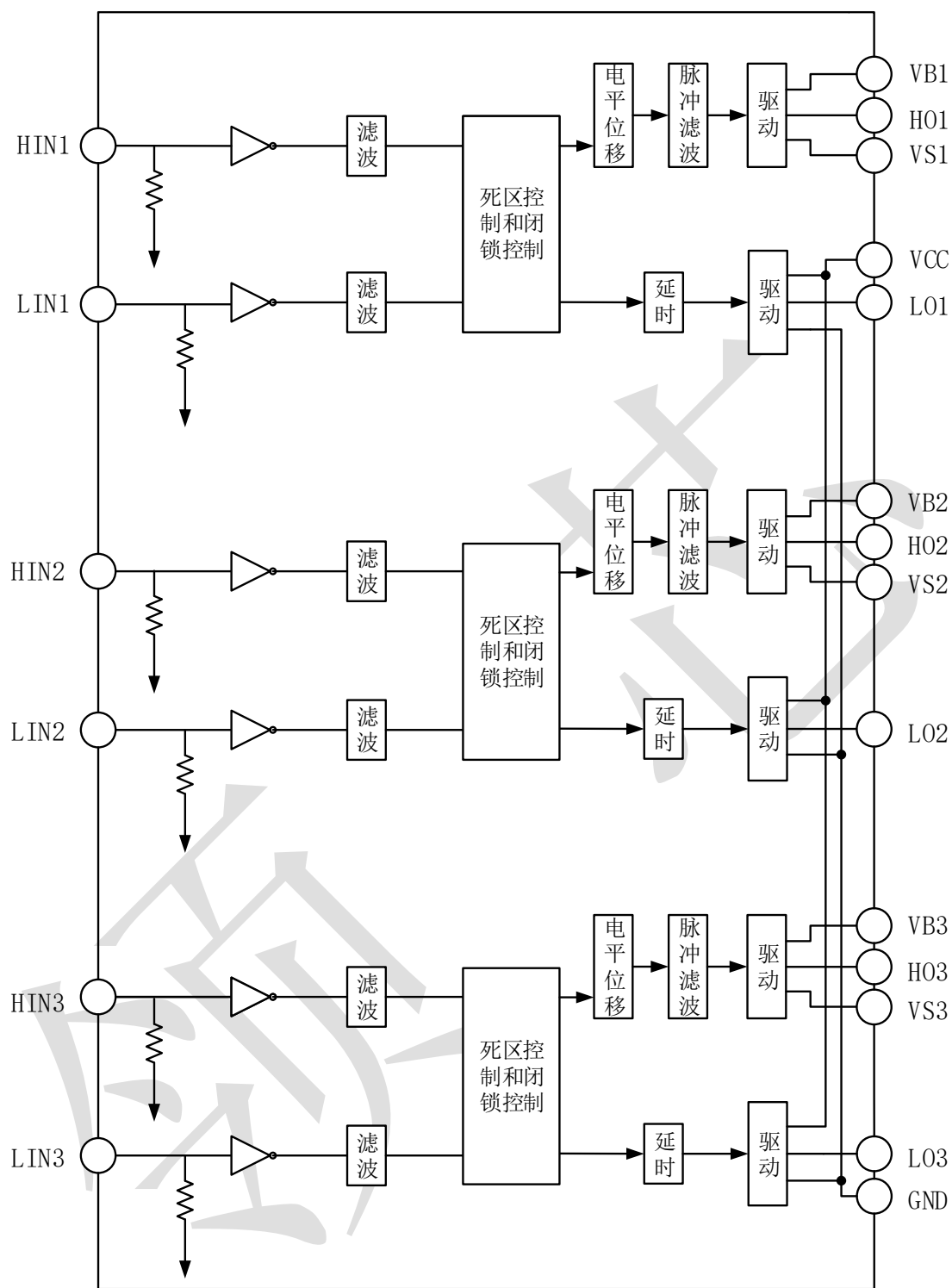


图 1-16 预驱 LND32B01 结构框图

1.3.4 预驱LND33B06

LND33B06 是一款高性价比的三相半桥架构的栅极驱动专用电路,用于大功率 MOS 管、IGBT 管栅极驱动。IC 内部集成了双路 LDO (12V 和 5V)、逻辑信号处理电路、死区时间控制电路、欠压保护电路、电平位移电路、脉冲滤波电路及输出驱动电路,专用于无刷电机控制器中驱动电路。

特性:

- 高端悬浮自举电源设计,耐压高达150V
- 集成自举二极管
- 电源电压输入最大为29V
- 适应3.3V-6.5V输入电压
- 内置5V和12V LDO
- 驱动电流能力: IO +/- 1.0A/1.2A
- 内置VCC和VBS欠压保护
- 内置100ns死区时间
- 自带闭锁功能
- 温度范围-40~125°C
- HIN输入通道高电平有效,控制高端HO输出
- LIN输入通道高电平有效,控制低端LO输出

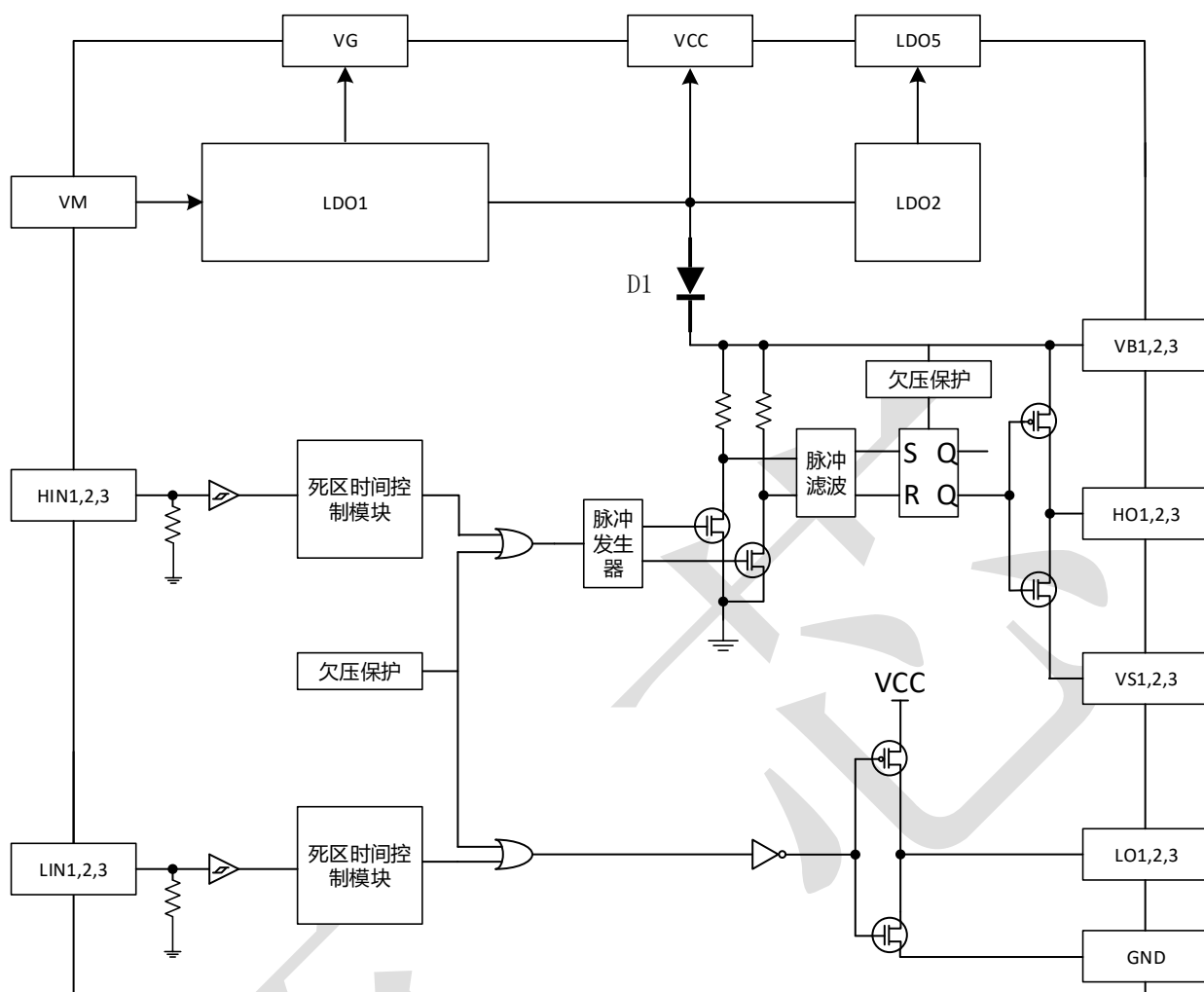


图 1-17 预驱 LND33B06 结构框图

1.3.5 预驱LND36C01

LND36C01是一款高性价比的大功率MOS管、IGBT管栅极驱动专用预驱模块，内部集成了LDO、逻辑信号输入处理电路、死区时控制电路、欠压保护电路、闭锁电路、电平位移电路、脉冲滤波电路及输出驱动电路。LND36C01高端的工作电压可达600V，低端VCC的电源电压范围宽8V~20V。该模块具有闭锁功能防止输出功率管同时导通，输入通道HIN和LIN内建了下拉电阻，在输入悬空时使上、下功率MOS管处于关闭状态，输出电流能力IO +0.6A/-1.2A。

特性：

- 高端悬浮自举电源设计，耐压高达600V
- 集成自举二极管
- 电源电压输入范围：8V-20V，最高电压可达25V
- 适应3.3V-25V输入电压
- 内置5V/50mA LDO
- 驱动电流能力：IO +/- 0.6A/1.2A
- 内置VCC和VBS欠压保护
- 内置175ns死区时间
- 自带闭锁功能
- 温度范围-40~125℃
- HIN输入通道高电平有效，控制高端HO输出
- LIN输入通道高电平有效，控制低端LO输出

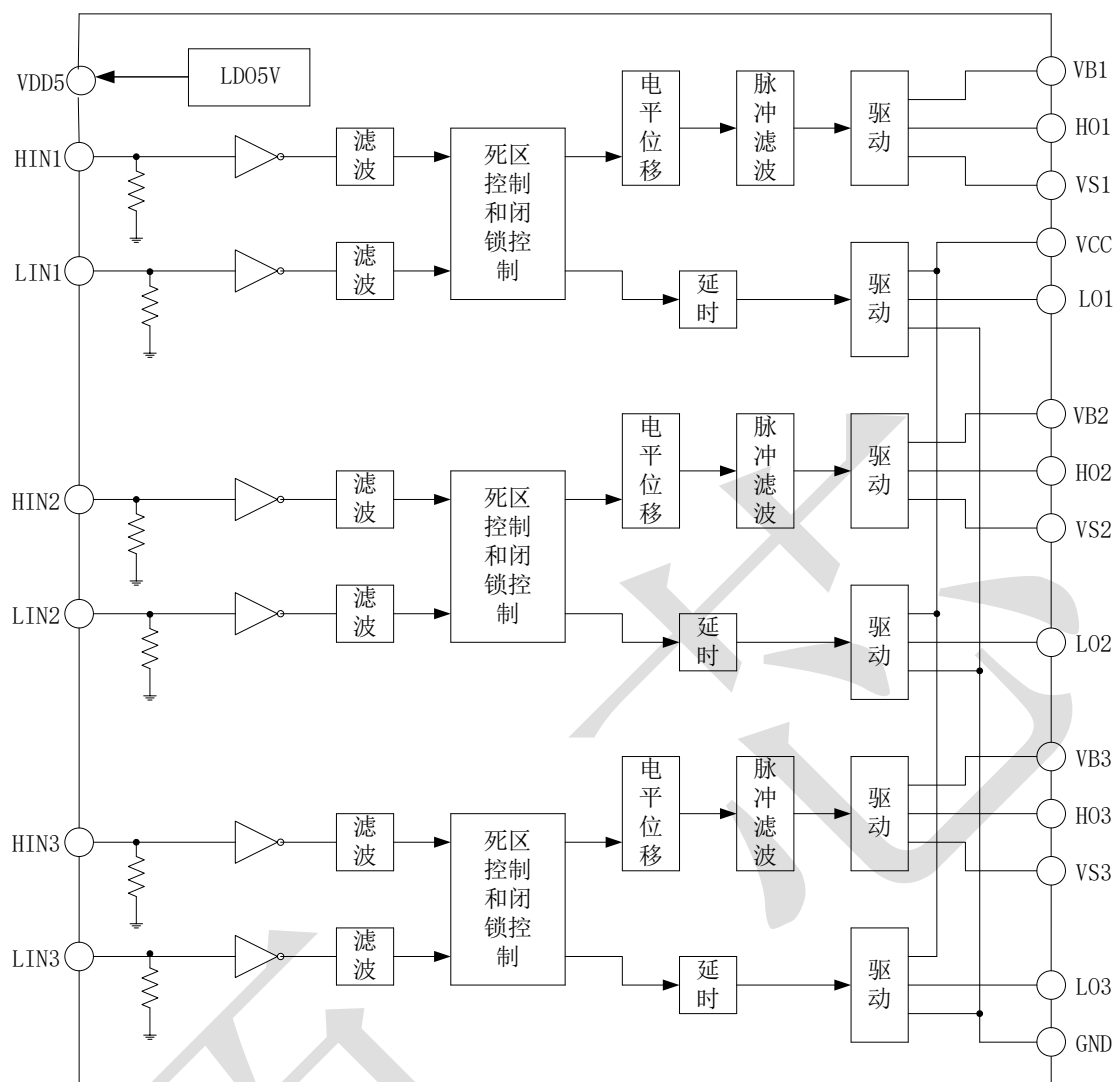


图 1-18 预驱 LND36C01 结构框图

2. 引脚排列和引脚说明

表 2-1 引脚排列表中使用的图例/缩略语

名称		缩写	定义
引脚名称		除非在引脚名下面的括号中特别说明，复位期间和复位后的引脚功能与实际引脚名相同	
引脚类型		S/P	电源相关引脚
		I	仅输入引脚
		I/O	输入/输出引脚
I/O结构		2ANA	包含两路复用模拟通道，两路普通模拟开关（PAD经过ESD电阻后接到模拟开关）
		2ANA_OP	包含两路复用模拟通道，一路普通模拟开关和一路低内阻模拟开关
		2OP	包含两路复用模拟通道，两路低内阻模拟开关
注释		除非特别注释说明，否则在复位期间和复位后所有I/O 都设为浮空输入	
引脚功能	可选复用功能	通过GPIOx_AFL/H、GPIOx_MODE寄存器选择的功能（数字复用）	
	外部复用功能	通过系统寄存器选择的功能，优先级高于可选复用功能（数字复用）	
	模拟复用功能1	通过系统寄存器或者GPIOx_AFL/H、GPIOx_MODE寄存器选择的模拟功能1	
	模拟复用功能2	通过系统寄存器或者GPIOx_AFL/H、GPIOx_MODE寄存器选择的模拟功能2	

2.1 LCM32F067系列

SSOP24

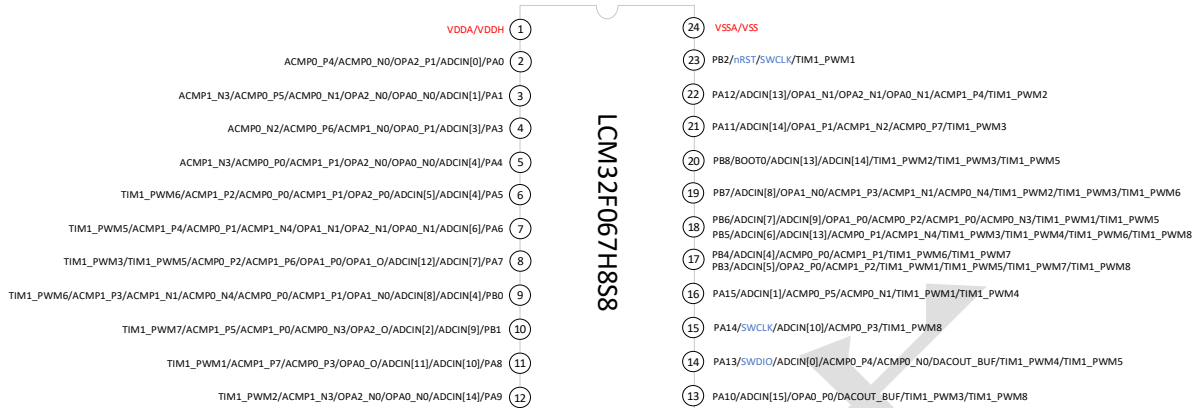


图 2-1 LCM32F067H8S8 引脚排布
(具体引脚功能定义见表2-2)

QFN24(3*3)

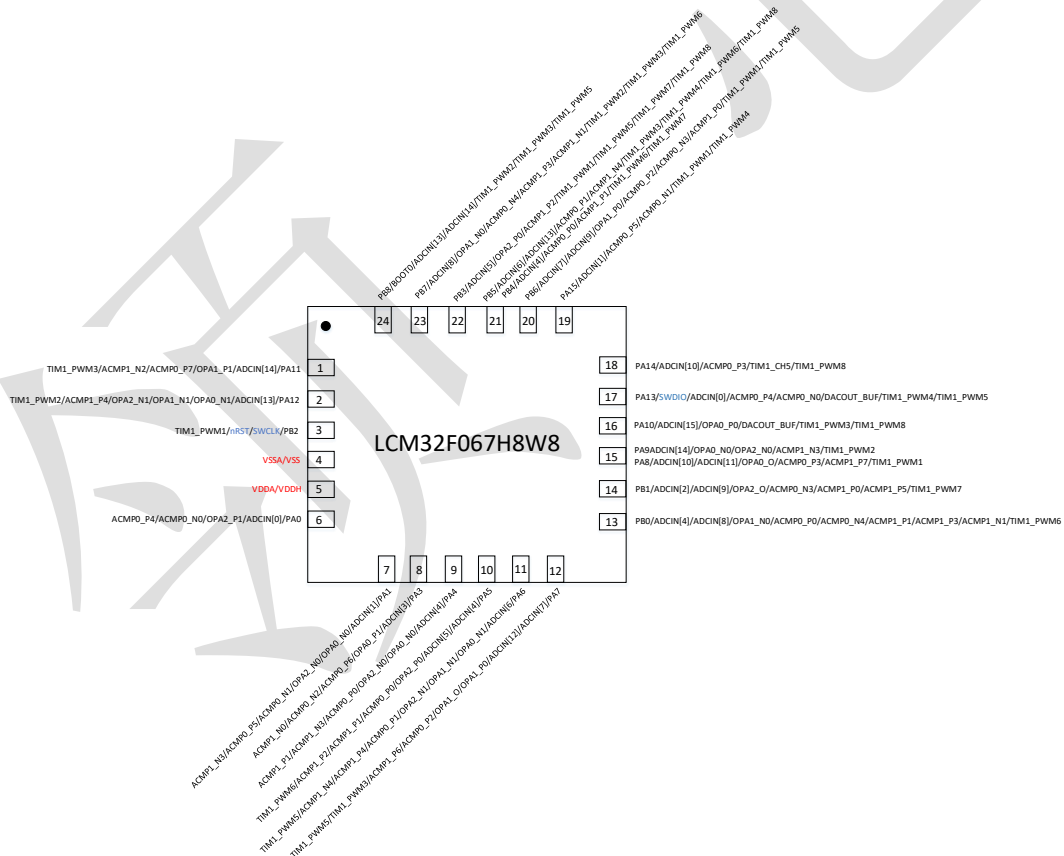


图 2-2 LCM32F067H8W8 引脚排布
(具体引脚功能定义见表2-2)

TSSOP28

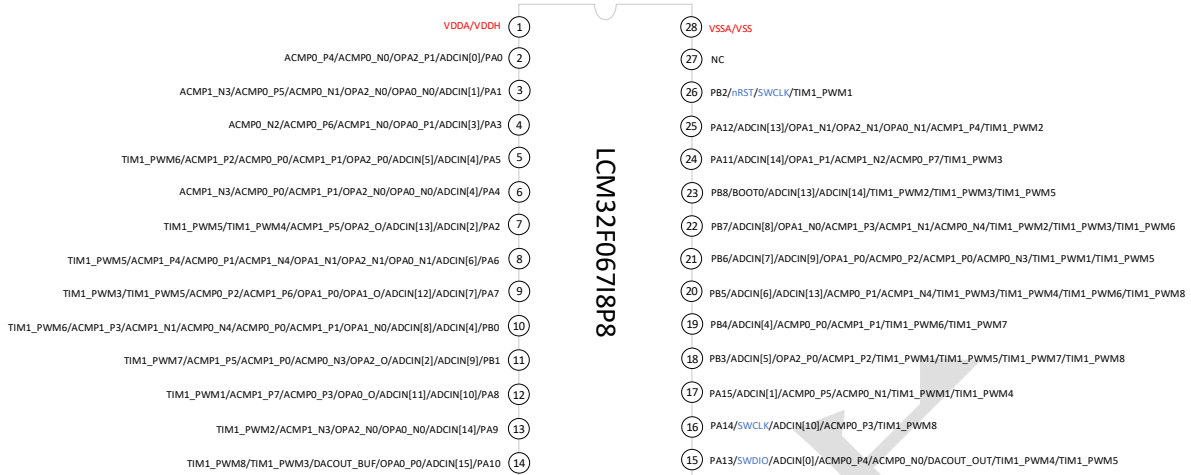


图2-3 LCM32F067I8P8引脚排布
(具体引脚功能定义见表2-2)

QFN28(4*4)

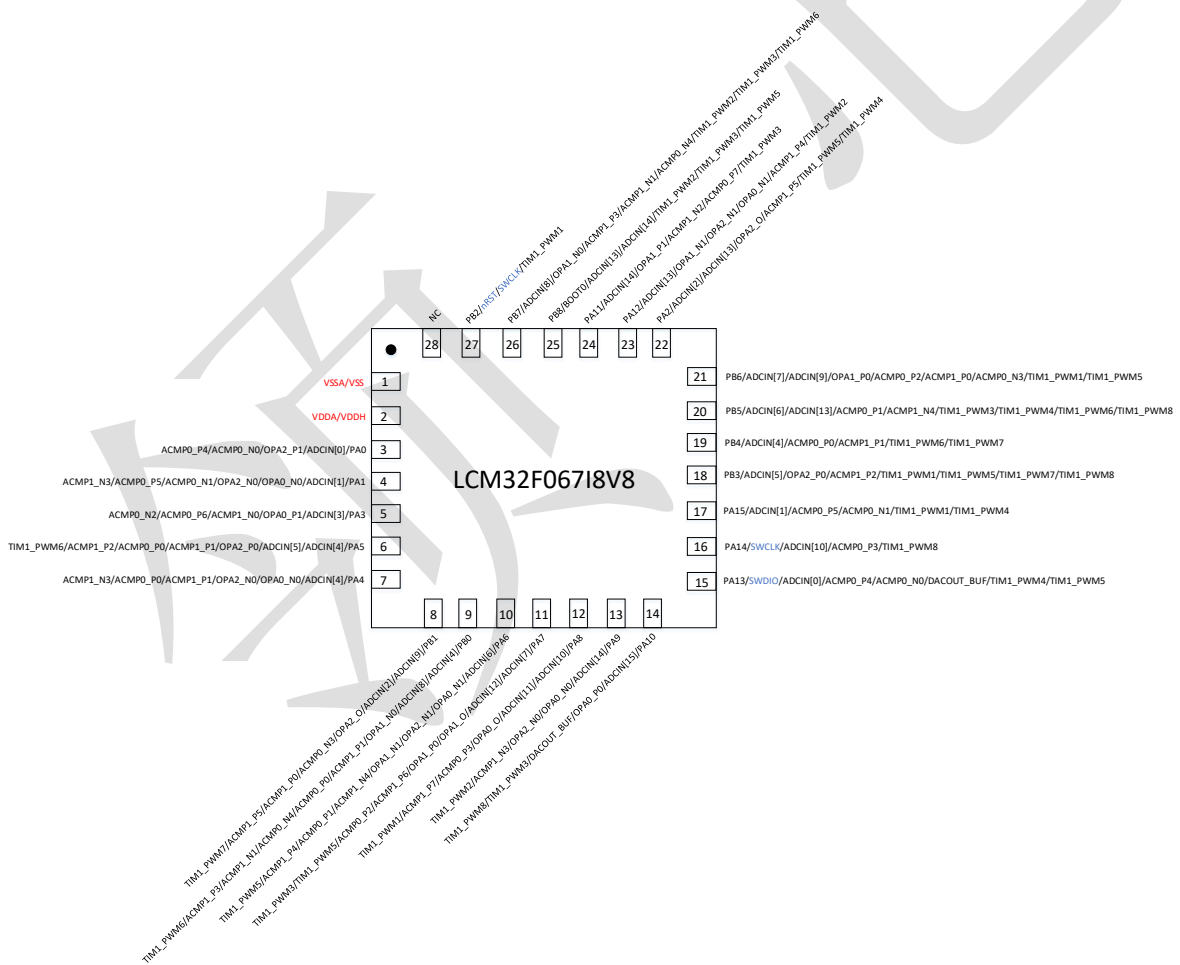


图 2-4 LCM32F067I8V8 引脚排布
(具体引脚功能定义见表2-2)

表 2-2 LCM32F067 引脚定义

引脚名	引脚类型	I/O结构	可选复用功能	外部功能	模拟复用功能 (AN)	
					YA1	YA2
PB7	I/O	2ANA	TIM1_PWM2 TIM1_PWM3 TIM1_PWM6 TIM17_CH1 TIM17_CH1N I2C0_SDA USART0_RX USART0_TX		ADCIN[8] OPA1_N0 ACMP0_N4 ACMP1_P3 ACMP1_N1 (PB0_YA2)	
PB8 (BOOT0)	I/O	2ANA	TIM1_PWM2 TIM1_PWM3 TIM1_PWM5 TIM15_CH2 TIM16_CH1 TIM17_CH1N TIM17_ETR I2C0_ALERT	BOOT ¹	ADCIN[13] (PA2_YA1/ PA12_YA2/ PB5_YA2)	ADCIN[14] (PA9_YA2/ PA11_YA2)
PA11	I/O	2OP	TIM1_PWM3 TIM15_CH1 I2C0_SDA USART0_TX USART0_CTS WT_Buz		OPA1_P1 ACMP0_P7 ACMP1_N2	ADCIN[14] OSCL_OUT (PA9_YA2/ PB8_YA2)
PA12	I/O	2OP	TIM1_PWM2 TIM15_CH1N I2C0_SCL USART0_RX USART0_RTS WT_nBuz		OPA0_N1 OPA1_N1 OPA2_N1 ACMP1_P4 (PA6_YA2)	ADCIN[13] OSCL_IN (PA2_YA1/ PB5_YA2/ PB8_YA1)
PB2 (nRST)	I/O	2ANA	TIM1_PWM1 TIM2_CH3 TIM15_CH2 TIM16_CH1N TIM1/2/15/16/17_GPI O_BKIN USART0_TX USART1_TX	SWCLK ² nRST ³		
VSS	S					
VSSA	S					

PA2	I/O	2ANA_ OP	TIM1_PWM4 TIM1_PWM5 TIM15_CH2 USART1_RX USART1_TX SPI0_RXD SPI0_TXD ACMP0_out		ADCIN[13] (PA12_YA2/ PB5_YA2/ PB8_YA1)	ADCIN[2] OPA2_O ACMP1_P5 (PB1_YA2)
VDDH	S					
VDDA	S					
PA0	I/O	2ANA_ OP	TIM2_CH1 TIM16_CH1 TIM1_ETR TIM15_ETR I2C0_ALERT USART1_RX USART1_CTS ACMP0_out		ADCIN[0] ACMP0_P4 ACMP0_N0 (PA13_YA1)	OPA2_P1
PA1	I/O	2ANA_ OP	TIM2_CH2 TIM15_CH1N TIM16_CH1N TIM16_CH2 TIM16_ETR I2C0_SDA USART1_RTS USART1_TX		ADCIN[1] ACMP0_P5 ACMP0_N1 OPA1_OX (PA15_YA1)	OPA0_N0 OPA2_N0 ACMP1_N3 (PA4_YA2/ PA9_YA1)
PA3	I/O	2ANA_ OP	TIM2_CH3 TIM15_CH1 I2C0_SCL USART1_TX USART1_RX SPI0_RXD SPI0_TXD ACMP1_out		ADCIN[3] ACMP0_N2 ACMP0_P6 ACMP1_N0	OPA0_P1
PA5	I/O	2ANA_ OP	TIM1_PWM6 TIM15_CH1 TIM16_CH2 TIM2_ETR TIM15_ETR I2C0_SCL SPI0_SCK WT_nBuz		ADCIN[4] ACMP0_P0 ACMP1_P1 (PA4_YA1/ PB0_YA1/ PB4_YA1)	ADCIN[5] OPA2_P0 ACMP1_P2 (PB3_YA1)
PA4	I/O	2ANA_ OP	TIM15_CH2 TIM17_CH1		ADCIN[4] ACMP0_P0	OPA0_N0 OPA2_N0

			USART0_RTS USART1_TX USART1_CK SPI0_FSS ACMP1_out WT_Buz		ACMP1_P1 (PA5_YA1/ PB0_YA1/ PB4_YA1)	ACMP1_N3 (PA1_YA2/ PA9_YA1)
PA7	I/O	2OP	TIM1_PWM3 TIM1_PWM5 TIM2_CH2 TIM17_CH1 USART0_RX SPI0_RXD SPI0_TXD ACMP1_out		ADCIN[7] OPA1_P0 ACMP0_P2 (PB6_YA1)	ADCIN[12] OPA1_O ACMP1_P6
PA6	I/O	2ANA_ OP	TIM1_PWM5 TIM2_CH1 TIM16_CH1 TIM1_GPIO_BKIN USART0_CK SPI0_RXD SPI0_TXD ACMP0_out		ADCIN[6] ACMP0_P1 ACMP1_N4 (PB5_YA1)	OPA0_N1 OPA1_N1 OPA2_N1 ACMP1_P4 (PA12_YA1)
PB0	I/O	2ANA_ OP	TIM1_PWM6 TIM2_CH3 USART0_RX USART0_TX EVENTOUT		ADCIN[4] ACMP0_P0 ACMP1_P1 (PA4_YA1/ PA5_YA1/ PB4_YA1)	ADCIN[8] OPA1_N0 ACMP1_P3 ACMP1_N1 ACMP0_N4 (PB7_YA1)
PB1	I/O	2ANA_ OP	TIM1_PWM7 TIM2_CH4 TIM15_CH1 I2C0_ALERT USART0_RX USART0_TX USART1_RTS		ADCIN[9] ACMP0_N3 ACMP1_P0 OPA2_OX (PB6_YA2)	ADCIN[2] OPA2_O ACMP1_P5 (PA2_YA2)
PA8	I/O	2ANA_ OP	TIM1_PWM1 TIM15_CH2 TIM16_GPIO_BKIN TIM17_ETR USART0_TX USART0_CTS ACMP0_out MCO		ADCIN[10] ACMP0_P3 OPA0_OX ELVI ⁴ (PA14_YA1)	ADCIN[11] OPA0_O ACMP1_P7

PA9	I/O	2ANA_OP	TIM1_PWM2 TIM15_CH1 TIM15_CH2N TIM15_GPIO_BKIN TIM16_GPIO_BKIN I2C0_SCL USART0_RX USART0_TX		OPA0_N0 OPA2_N0 ACMP1_N3 (PA1_YA2/ PA4_YA2)	ADCIN[14] (PA11_YA2/ PB8_YA2)
PA10	I/O	2ANA_OP	TIM1_PWM3 TIM1_PWM8 TIM15_CH2 TIM1_GPIO_BKIN TIM17_GPIO_BKIN I2C0_SDA USART0_RX USART0_TX		ADCIN[15] OPA0_P0	DACOUT_BUF (PA13_YA2)
PA13	I/O	2ANA	TIM1_PWM4 TIM1_PWM5 TIM16_CH1 I2C0_SDA USART1_RX ACMP1_out IR_OUT	SWDIO ²	ADCIN[0] ACMP0_P4 ACMP0_N0 (PA0_YA1)	DACOUT_BUF (PA10_YA2)
PA14	I/O	2ANA	TIM1_PWM8 TIM1_CH5 TIM17_CH1 TIM1_GPIO_BKIN I2C0_SCL USART1_RX USART1_TX	SWCLK ²	ADCIN[10] ACMP0_P3 OPA0_OX ELVI ⁴ (PA8_YA1)	PMU_AOUT (PA15_YA2)
PA15	I/O	2ANA	TIM1_PWM1 TIM1_PWM4 TIM16_CH1N TIM17_CH1 TIM1_GPIO_BKIN TIM15_GPIO_BKIN USART1_RX SPI0_FSS		ADCIN[1] ACMP0_P5 ACMP0_N1 OPA1_OX (PA1_YA1)	PMU_AOUT ⁶ (PA14_YA2)
PB3	I/O	2ANA	TIM1_PWM1 TIM1_PWM5 TIM1_PWM7 TIM1_PWM8 TIM16_CH1 TIM16_ETR		ADCIN[5] OPA2_P0 ACMP1_P2 (PA5_YA2)	

			USART1_TX SPI0_SCK			
PB4	I/O	2ANA	TIM1_PWM6 TIM1_PWM7 TIM2_CH1 TIM16_CH2 TIM17_GPIO_BKIN USART0_RX SPI0_RXD SPI0_TXD		ADCIN[4] ACMP0_P0 ACMP1_P1 (PA4_YA1/ PA5_YA1/ PB0_YA1)	
PB5	I/O	2ANA_ OP	TIM1_PWM3 TIM1_PWM4 TIM1_PWM6 TIM1_PWM8 TIM2_CH2 USART0_TX SPI0_RXD SPI0_TXD		ADCIN[6] ACMP0_P1 ACMP1_N4 (PA6_YA1)	ADCIN[13] (PA2_YA1/ PA12_YA2/ PB8_YA1)
PB6	I/O	2ANA	TIM1_PWM1 TIM1_PWM5 TIM2_CH3 TIM15_CH2 TIM16_CH1N I2CO_SCL USART0_RX USART0_TX		ADCIN[7] OPA1_P0 ACMP0_P2 (PA7_YA1)	ADCIN[9] ACMP0_N3 ACMP1_P0 OPA2_OX (PB1_YA1)

注1：根据选项字节配置，在系统复位期间可以作为BOOT0引脚，以选择启动模式；后续为正常功能。

注2：根据选项字节配置，在系统复位期间可选择两组SWCLK（PB2或PA14）引脚中的一组和SWDIO（PA13）生效，生效后该组SWDIO引脚内部上拉，SWCLK引脚内部下拉。LCM32F067H8W8只能使用PB2作为SWCLK。

注3：上电复位后，PB2引脚缺省配置为外部复位引脚nRST；如果通过选项字节配置为SWCLK，则在芯片开始工作时PB2会作为SWCLK，此时外部复位配置自动关闭，之后由软件配置。

注4：ELVI为可被LVD进行电压检测的外部电压。

注5：I/O驱动强度分为两档，3.3V供电时为4mA/8mA；5V供电时为8mA/16mA。

注6：PMU_AOUT为芯片的电源观测输出。

表 2-3 端口 A 可选复用功能（AF）映射

引脚	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PA0	TIM15_ETR	USART1_CTS	TIM1_ETR	TIM16_CH1	USART1_RX	TIM2_CH1	ACMP0_out	I2CO_ALERT
PA1	TIM16_ETR	USART1_RTS	TIM16_CH1N	TIM2_CH2	USART1_TX	TIM15_CH1N	TIM16_CH2	I2CO_SDA
PA2	TIM15_CH2	USART1_RX	TIM1_PWM4	USART1_TX	TIM1_PWM5	SPI0_TXD	ACMP0_out	SPI0_RXD
PA3	TIM15_CH1	USART1_TX	SPI0_RXD	TIM2_CH3	SPI0_TXD	I2CO_SCL	ACMP1_out	USART1_RX
PA4	SPI0_FSS	USART0_RTS	TIM15_CH2	TIM17_CH1	USART1_CK	Wt_Buz	ACMP1_out	USART1_TX
PA5	SPI0_SCK	TIM16_CH2	I2CO_SCL	TIM15_CH1	TIM1_PWM6	Wt_nBuz	TIM15_ETR	TIM2_ETR

PA6	SPIO_RXD	TIM2_CH1	TIM1_GPIO_BKIN	ACMP0_out	TIM1_PWM5	TIM16_CH1	USART0_CK	SPIO_TXD
PA7	SPIO_TXD	TIM2_CH2	TIM1_PWM5	ACMP1_out	USART0_RX	TIM17_CH1	TIM1_PWM3	SPIO_RXD
PA8	MCO	USART0_CTS	TIM1_PWM1	TIM15_CH2	USART0_TX	TIM16_GPIO_BKIN	ACMP0_out	TIM17_ETR
PA9	TIM15_CH2N	TIM15_GPIO_BKIN	USART0_TX	TIM1_PWM2	I2CO_SCL	TIM16_GPIO_BKIN	TIM15_CH1	USART0_RX
PA10	TIM15_CH2	TIM17_GPIO_BKIN	USART0_RX	TIM1_PWM3	I2CO_SDA	USART0_TX	TIM1_PWM8	TIM1_GPIO_BKIN
PA11	-	I2CO_SDA	TIM1_PWM3	TIM15_CH1	USART0_TX	Wt_Buz	USART0_CTS	-
PA12	-	I2CO_SCL	TIM1_PWM2	TIM15_CH1N	USART0_RX	Wt_nBuz	USART0_RTS	-
PA13	SWDIO	IR_OUT	TIM1_PWM5	TIM1_PWM4	USART1_RX	TIM16_CH1	ACMP1_out	I2CO_SDA
PA14	SWCLK	USART1_TX	TIM1_CH5	TIM1_GPIO_BKIN	TIM17_CH1	TIM1_PWM8	I2CO_SCL	USART1_RX
PA15	SPIO_FSS	USART1_RX	TIM17_CH1	TIM15_GPIO_BKIN	TIM1_PWM1	TIM16_CH1N	TIM1_GPIO_BKIN	TIM1_PWM4

表 2-4 端口 B 可选复用功能（AF）映射

引脚	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PB0	EVENTOUT	TIM2_CH3	TIM1_PWM6	-	USART0_TX	-	USART0_RX	-
PB1	TIM15_CH1	TIM2_CH4	TIM1_PWM7	-	USART1_RTS	USART0_RX	I2CO_ALERT	USART0_TX
PB2	SWCLK	TIM1/2/15/16/17_GPIO_BKIN	TIM1_PWM1	TIM2_CH3	TIM15_CH2	TIM16_CH1N	USART1_TX	USART0_TX
PB3	SPIO_SCK	TIM1_PWM5	TIM1_PWM7	TIM16_CH1	TIM16_ETR1	TIM1_PWM8	TIM1_PWM1	USART1_TX
PB4	SPIO_RXD	TIM2_CH1	TIM1_PWM6	USART0_RX	TIM1_PWM7	TIM17_GPIO_BKIN	TIM16_CH2	SPIO_TXD
PB5	SPIO_TXD	TIM2_CH2	TIM1_PWM8	TIM1_PWM3	USART0_TX	TIM1_PWM4	TIM1_PWM6	SPIO_RXD
PB6	USART0_TX	I2CO_SCL	TIM16_CH1N	TIM15_CH2	TIM1_PWM5	TIM1_PWM1	TIM2_CH3	USART0_RX
PB7	USART0_RX	I2CO_SDA	TIM17_CH1N	TIM1_PWM6	USART0_TX	TIM1_PWM3	TIM17_CH1	TIM1_PWM2
PB8	TIM17_ETR	TIM1_PWM5	TIM1_PWM2	TIM1_PWM3	TIM15_CH2	TIM16_CH1	TIM17_CH1N	I2CO_ALERT

2.2 LCP067 NP预驱系列

SSOP24

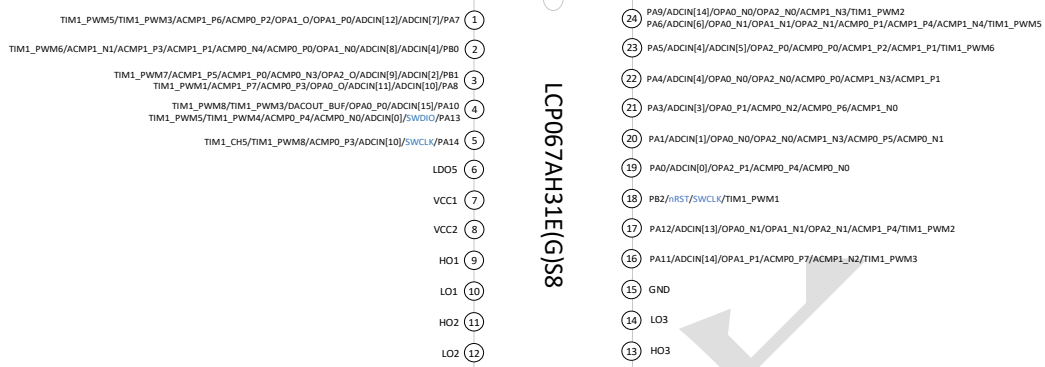


图 2-5 LCP067AH31E(G)S8 引脚排布
(具体引脚功能定义见表2-5)

QFN32(5*5)/QFN32(4*4)

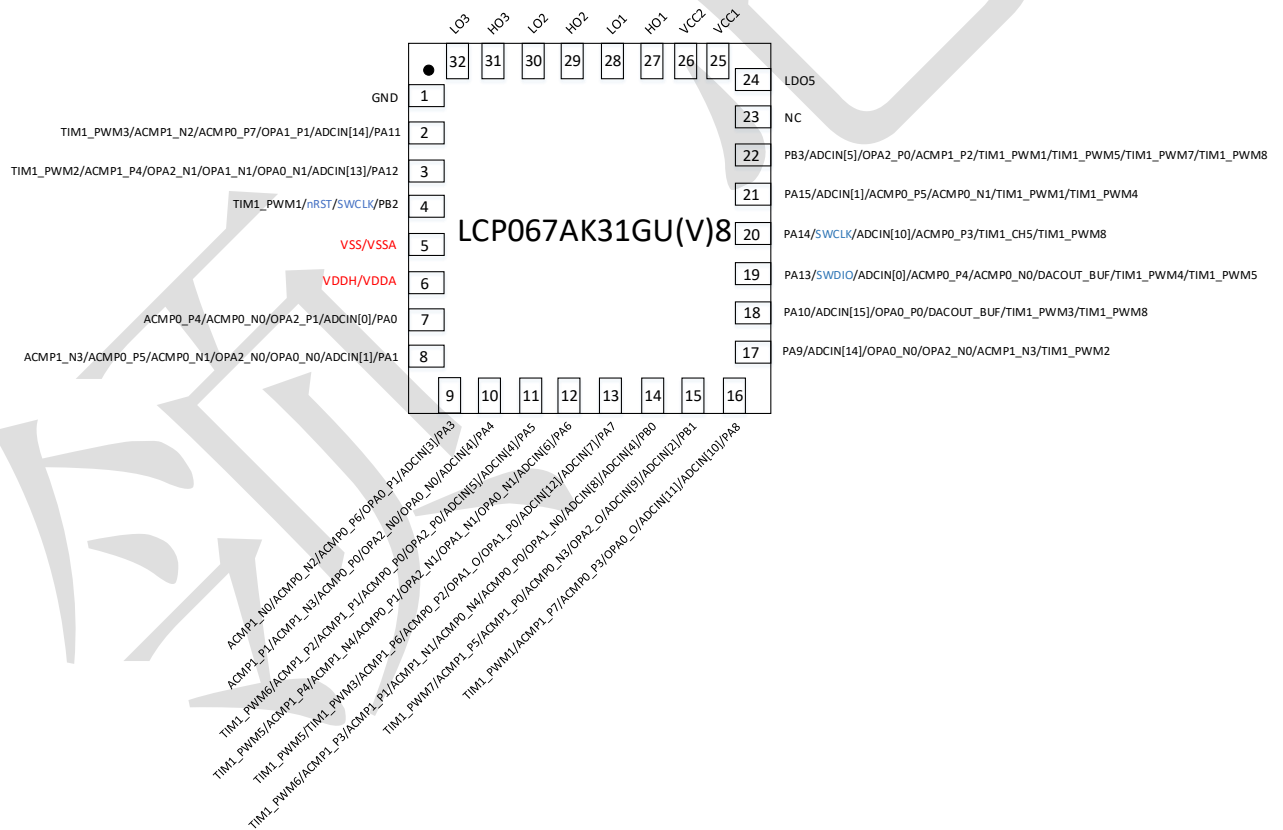


图 2-6 LCP067AK31GU(V)8 引脚排布
(具体引脚功能定义见表2-5)

QFN32(4*4)

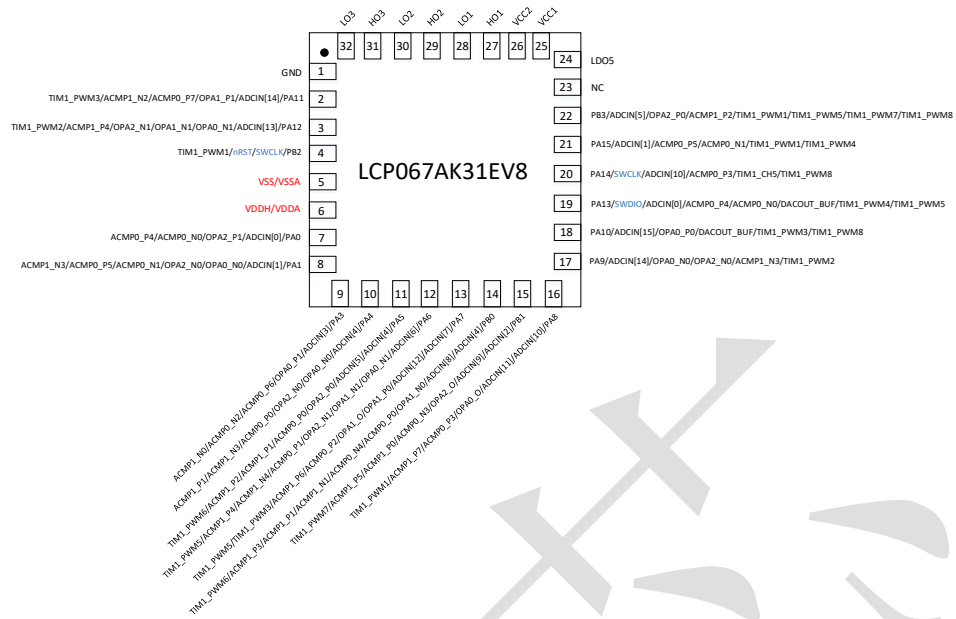


图 2-7 LCP067AK31EV8 引脚排布
(具体引脚功能定义见表2-5)

SOP16

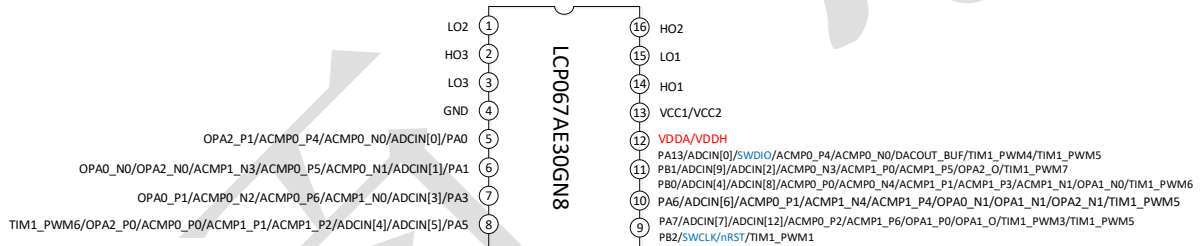


图 2-8 LCP067AE30GN8 引脚排布
(具体引脚功能定义见表2-5)

表 2-5 LCP067 NP 预驱系列引脚定义

引脚名	引脚类型	I/O结构	可选复用功能	外部功能	模拟复用功能 (AN)	
					YA1	YA2
PB7	I/O	2ANA	TIM1_PWM2 TIM1_PWM3 TIM1_PWM6 TIM17_CH1 TIM17_CH1N I2C0_SDA USART0_RX USART0_TX		ADCIN[8] OPA1_N0 ACMP0_N4 ACMP1_P3 ACMP1_N1 (PB0_YA2)	
PB8 (BOOT0)	I/O	2ANA	TIM1_PWM2 TIM1_PWM3 TIM1_PWM5	BOOT ¹	ADCIN[13] (PA2_YA1/ PA12_YA2/	ADCIN[14] (PA9_YA2/ PA11_YA2)

			TIM15_CH2 TIM16_CH1 TIM17_CH1N TIM17_ETR I2CO_ALERT		PB5_YA2)	
PA11	I/O	2OP	TIM1_PWM3 TIM15_CH1 I2CO_SDA USART0_TX USART0_CTS WT_Buz		OPA1_P1 ACMP0_P7 ACMP1_N2	ADCIN[14] OSCL_OUT (PA9_YA2/ PB8_YA2)
PA12	I/O	2OP	TIM1_PWM2 TIM15_CH1N I2CO_SCL USART0_RX USART0_RTS WT_nBuz		OPA0_N1 OPA1_N1 OPA2_N1 ACMP1_P4 (PA6_YA2)	ADCIN[13] OSCL_IN (PA2_YA1/ PB5_YA2/ PB8_YA1)
PB2 (nRST)	I/O	2ANA	TIM1_PWM1 TIM2_CH3 TIM15_CH2 TIM16_CH1N TIM1/2/15/16/17_G PIO_BKIN USART0_TX USART1_TX	SWCLK ² nRST ³		
VSS	S					
VSSA	S					
PA2	I/O	2ANA_OP	TIM1_PWM4 TIM1_PWM5 TIM15_CH2 USART1_RX USART1_TX SPI0_RXD SPI0_TXD ACMP0_out		ADCIN[13] (PA12_YA2/ PB5_YA2/ PB8_YA1)	ADCIN[2] OPA2_O ACMP1_P5 (PB1_YA2)
VDDH	S					
VDDA	S					
PA0	I/O	2ANA_OP	TIM2_CH1 TIM16_CH1 TIM1_ETR TIM15_ETR I2CO_ALERT USART1_RX USART1_CTS		ADCIN[0] ACMP0_P4 ACMP0_N0 (PA13_YA1)	OPA2_P1

			ACMP0_out			
PA1	I/O	2ANA_OP	TIM2_CH2 TIM15_CH1N TIM16_CH1N TIM16_CH2 TIM16_ETR I2C0_SDA USART1_RTS USART1_TX		ADCIN[1] ACMP0_P5 ACMP0_N1 OPA1_OX (PA15_YA1)	OPA0_N0 OPA2_N0 ACMP1_N3 (PA4_YA2/ PA9_YA1)
PA3	I/O	2ANA_OP	TIM2_CH3 TIM15_CH1 I2C0_SCL USART1_TX USART1_RX SPI0_RXD SPI0_TXD ACMP1_out		ADCIN[3] ACMP0_N2 ACMP0_P6 ACMP1_N0	OPA0_P1
PA5	I/O	2ANA_OP	TIM1_PWM6 TIM15_CH1 TIM16_CH2 TIM2_ETR TIM15_ETR I2C0_SCL SPI0_SCK WT_nBuz		ADCIN[4] ACMP0_P0 ACMP1_P1 (PA4_YA1/ PB0_YA1/ PB4_YA1)	ADCIN[5] OPA2_P0 ACMP1_P2 (PB3_YA1)
PA4	I/O	2ANA_OP	TIM15_CH2 TIM17_CH1 USART0_RTS USART1_TX USART1_CK SPI0_FSS ACMP1_out WT_Buz		ADCIN[4] ACMP0_P0 ACMP1_P1 (PA5_YA1/ PB0_YA1/ PB4_YA1)	OPA0_N0 OPA2_N0 ACMP1_N3 (PA1_YA2/ PA9_YA1)
PA7	I/O	2OP	TIM1_PWM3 TIM1_PWM5 TIM2_CH2 TIM17_CH1 USART0_RX SPI0_RXD SPI0_TXD ACMP1_out		ADCIN[7] OPA1_P0 ACMP0_P2 (PB6_YA1)	ADCIN[12] OPA1_O ACMP1_P6
PA6	I/O	2ANA_OP	TIM1_PWM5 TIM2_CH1 TIM16_CH1		ADCIN[6] ACMP0_P1	OPA0_N1 OPA1_N1 OPA2_N1

			TIM1_GPIO_BKIN USART0_CK SPI0_RXD SPI0_TXD ACMP0_out		ACMP1_N4 (PB5_YA1)	ACMP1_P4 (PA12_YA1)
PB0	I/O	2ANA_OP	TIM1_PWM6 TIM2_CH3 USART0_RX USART0_TX EVENTOUT		ADCIN[4] ACMP0_P0 ACMP1_P1 (PA4_YA1/ PA5_YA1/ PB4_YA1)	ADCIN[8] OPA1_N0 ACMP1_P3 ACMP1_N1 ACMP0_N4 (PB7_YA1)
PB1	I/O	2ANA_OP	TIM1_PWM7 TIM2_CH4 TIM15_CH1 I2C0_ALERT USART0_RX USART0_TX USART1_RTS		ADCIN[9] ACMP0_N3 ACMP1_P0 OPA2_OX (PB6_YA2)	ADCIN[2] OPA2_O ACMP1_P5 (PA2_YA2)
PA8	I/O	2ANA_OP	TIM1_PWM1 TIM15_CH2 TIM16_GPIO_BKIN TIM17_ETR USART0_TX USART0_CTS ACMP0_out MCO		ADCIN[10] ACMP0_P3 OPA0_OX ELVI ⁴ (PA14_YA1)	ADCIN[11] OPA0_O ACMP1_P7
PA9	I/O	2ANA_OP	TIM1_PWM2 TIM15_CH1 TIM15_CH2N TIM15_GPIO_BKIN TIM16_GPIO_BKIN I2C0_SCL USART0_RX USART0_TX		OPA0_N0 OPA2_N0 ACMP1_N3 (PA1_YA2/ PA4_YA2)	ADCIN[14] (PA11_YA2/ PB8_YA2)
PA10	I/O	2ANA_OP	TIM1_PWM3 TIM1_PWM8 TIM15_CH2 TIM1_GPIO_BKIN TIM17_GPIO_BKIN I2C0_SDA USART0_RX USART0_TX		ADCIN[15] OPA0_P0	DACOUT_BUF (PA13_YA2)
PA13	I/O	2ANA	TIM1_PWM4 TIM1_PWM5	SWDIO ²	ADCIN[0] ACMP0_P4	DACOUT_BUF (PA10_YA2)

			TIM16_CH1 I2CO_SDA USART1_RX ACMP1_out IR_OUT		ACMP0_N0 (PA0_YA1)	
PA14	I/O	2ANA	TIM1_PWM8 TIM1_CH5 TIM17_CH1 TIM1_GPIO_BKIN I2CO_SCL USART1_RX USART1_TX	SWCLK ²	ADCIN[10] ACMP0_P3 OPA0_OX ELVI ⁴ (PA8_YA1)	PMU_AOUT (PA15_YA2)
PA15	I/O	2ANA	TIM1_PWM1 TIM1_PWM4 TIM16_CH1N TIM17_CH1 TIM1_GPIO_BKIN TIM15_GPIO_BKIN USART1_RX SPI0_FSS		ADCIN[1] ACMP0_P5 ACMP0_N1 OPA1_OX (PA1_YA1)	PMU_AOUT ⁶ (PA14_YA2)
PB3	I/O	2ANA	TIM1_PWM1 TIM1_PWM5 TIM1_PWM8 TIM1_PWM7 TIM16_CH1 TIM16_ETR USART1_TX SPI0_SCK		ADCIN[5] OPA2_P0 ACMP1_P2 (PA5_YA2)	
PB4	I/O	2ANA	TIM1_PWM6 TIM1_PWM7 TIM2_CH1 TIM16_CH2 TIM17_GPIO_BKIN USART0_RX SPI0_RXD SPI0_TXD		ADCIN[4] ACMP0_P0 ACMP1_P1 (PA4_YA1/ PA5_YA1/ PB0_YA1)	
PB5	I/O	2ANA_OP	TIM1_PWM3 TIM1_PWM4 TIM1_PWM6 TIM1_PWM8 TIM2_CH2 USART0_TX SPI0_RXD SPI0_TXD		ADCIN[6] ACMP0_P1 ACMP1_N4 (PA6_YA1)	ADCIN[13] (PA2_YA1/ PA12_YA2/ PB8_YA1)

PB6	I/O	2ANA	TIM1_PWM1 TIM1_PWM5 TIM2_CH3 TIM15_CH2 TIM16_CH1N I2C0_SCL USART0_RX USART0_TX		ADCIN[7] OPA1_P0 ACMP0_P2 (PA7_YA1)	ADCIN[9] ACMP0_N3 ACMP1_P0 OPA2_OX (PB1_YA1)
VDDH	S					
VDDA	S					
LDO5	P				预驱模块5V输出口	
VCC1	P				预驱模块5V电源输入端	
VCC2	P				预驱模块驱动电源输入端	
HO1	O				预驱模块1通道高端输出口，控制PMOS管的导通与截止	
LO1	O				预驱模块1通道低端输出口，控制NMOS管的导通与截止	
HO2	O				预驱模块2通道高端输出口，控制PMOS管的导通与截止	
LO2	O				预驱模块2通道低端输出口，控制NMOS管的导通与截止	
HO3	O				预驱模块3通道高端输出口，控制PMOS管的导通与截止	
LO3	O				预驱模块3通道低端输出口，控制NMOS管的导通与截止	
GND	P				预驱模块地	

注1：根据选项字节配置，在系统复位期间可以作为BOOT0引脚，以选择启动模式；后续为正常功能。

注2：根据选项字节配置，在系统复位期间可选择两组SWCLK（PB2或PA14）引脚中的一组和SWDIO（PA13）生效，生效后该组SWDIO引脚内部上拉，SWCLK引脚内部下拉。

注3：上电复位后，PB2引脚缺省配置为外部复位引脚nRST；如果通过选项字节配置为SWCLK，则在芯片开始工作时PB2会作为SWCLK，此时外部复位配置自动关闭，之后由软件配置。

注4：ELVI为可被LVD进行电压检测的外部电压。

注5：I/O驱动强度分为两档，3.3V供电时为4mA/8mA；5V供电时为8mA/16mA。

注6：PMU_AOUT为芯片的电源观测输出。

表 2-6 LCP067AH31E(G)S8 预驱引脚描述

芯片管脚	预驱模块输入端	预驱引脚驱动逻辑	内部直连端口	TIM1数字功能示例	
HO1	HIN1	逻辑输入控制信号高电平有效， 控制高端功率 MOS 管的导通与截止 “0”是关闭功率 MOS 管； “1”是开启功率 MOS 管。	PB3	AF6	TIM1_PWM1
HO2	HIN2		PA15	AF7	TIM1_PWM4
HO3	HIN3		PB7	AF5	TIM1_PWM3
LO1	LIN1	逻辑输入控制信号高电平有效，	PB6	AF4	TIM1_PWM5

LO2	LIN2	控制低端功率 MOS 管的导通与截止 “0”是关闭功率 MOS 管； “1”是开启功率 MOS 管。	PB5	AF6	TIM1_PWM6
LO3	LIN3		PB4	AF4	TIM1_PWM7

表 2-7 LCP067AK31GU(V)8 和 LCP067AK31EV8 预驱引脚描述

芯片管脚	预驱模块输入端	预驱引脚驱动逻辑	内部直连端口	TIM1 数字功能示例	
HO1	HIN1	逻辑输入控制信号高电平有效， 控制高端功率 MOS 管的导通与截止 “0”是关闭功率 MOS 管； “1”是开启功率 MOS 管。	PA2	AF2	TIM1_PWM4
HO2	HIN2		PB8	AF2	TIM1_PWM2
HO3	HIN3		PB7	AF5	TIM1_PWM3
LO1	LIN1	逻辑输入控制信号高电平有效， 控制低端功率 MOS 管的导通与截止 “0”是关闭功率 MOS 管； “1”是开启功率 MOS 管。	PB6	AF4	TIM1_PWM5
LO2	LIN2		PB5	AF6	TIM1_PWM6
LO3	LIN3		PB4	AF4	TIM1_PWM7

表 2-8 LCP067AE30GN8 预驱引脚描述

芯片管脚	预驱模块输入端	预驱引脚驱动逻辑	内部直连端口	TIM1 数字功能示例	
HO1	HIN1	逻辑输入控制信号高电平有效， 控制高端功率 MOS 管的导通与截止 “0”是关闭功率 MOS 管； “1”是开启功率 MOS 管。	PB3	AF6	TIM1_PWM1
HO2	HIN2		PA15	AF7	TIM1_PWM4
HO3	HIN3		PB7	AF5	TIM1_PWM3
LO1	LIN1	逻辑输入控制信号高电平有效， 控制低端功率 MOS 管的导通与截止 “0”是关闭功率 MOS 管； “1”是开启功率 MOS 管。	PB6	AF4	TIM1_PWM5
LO2	LIN2		PB5	AF6	TIM1_PWM6
LO3	LIN3		PB4	AF4	TIM1_PWM7

2.3 LCP067 NN预驱系列

QFN40(5*5)

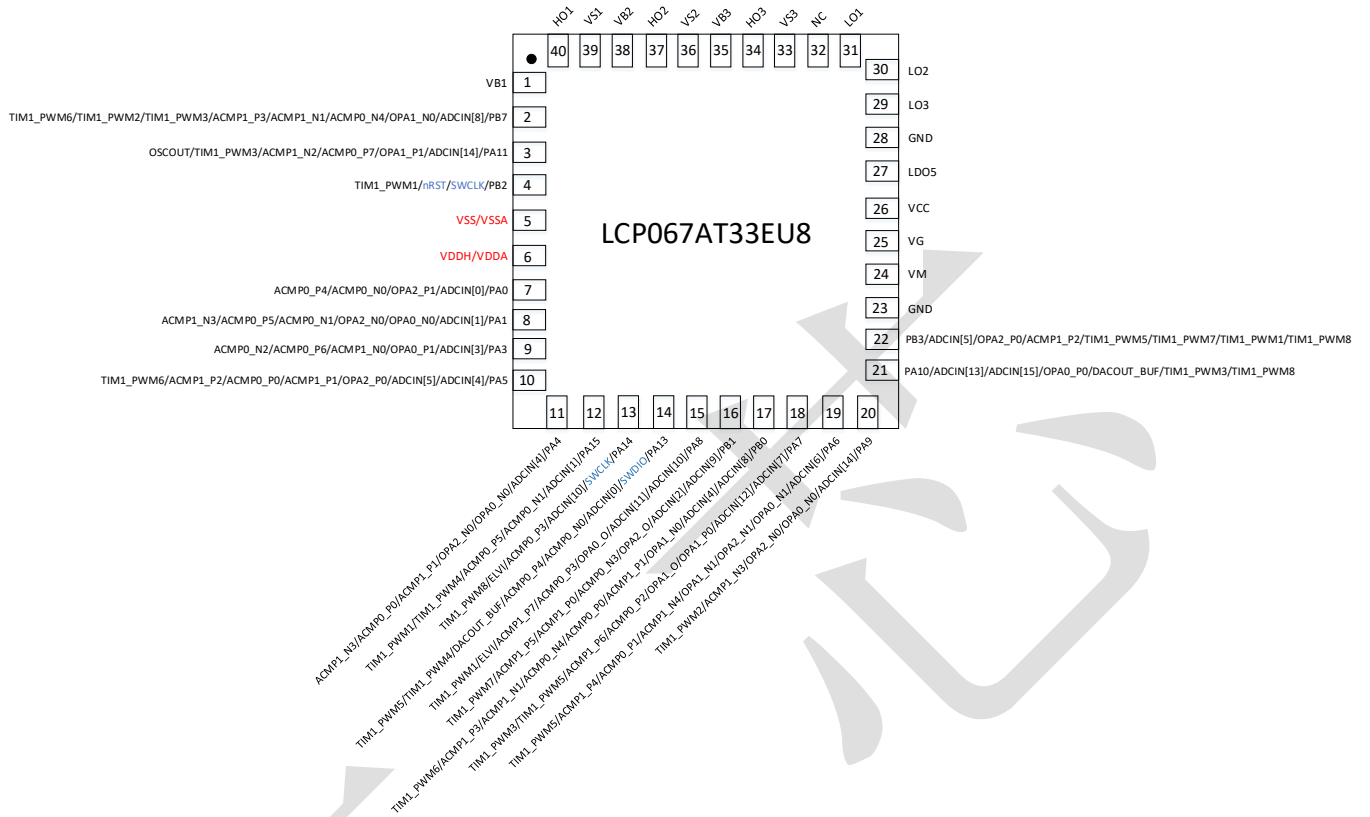


图 2-9 LCP067AT33EU8 引脚排布
(具体引脚功能定义见表 2-9)

QFN40(5*5)

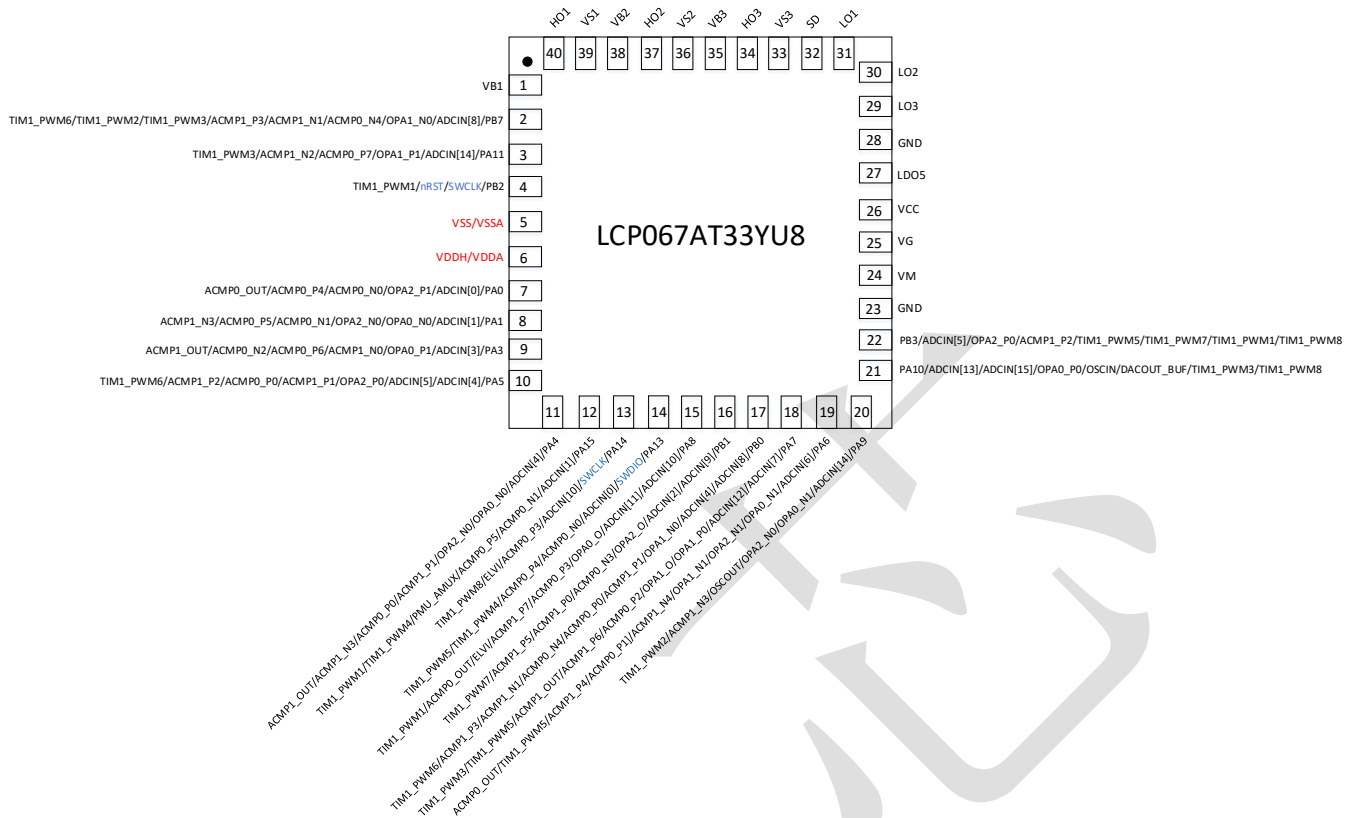


图 2-10 LCP067AT33YU8 引脚排布
(具体引脚功能定义见表 2-9)

QFN32(5*5)

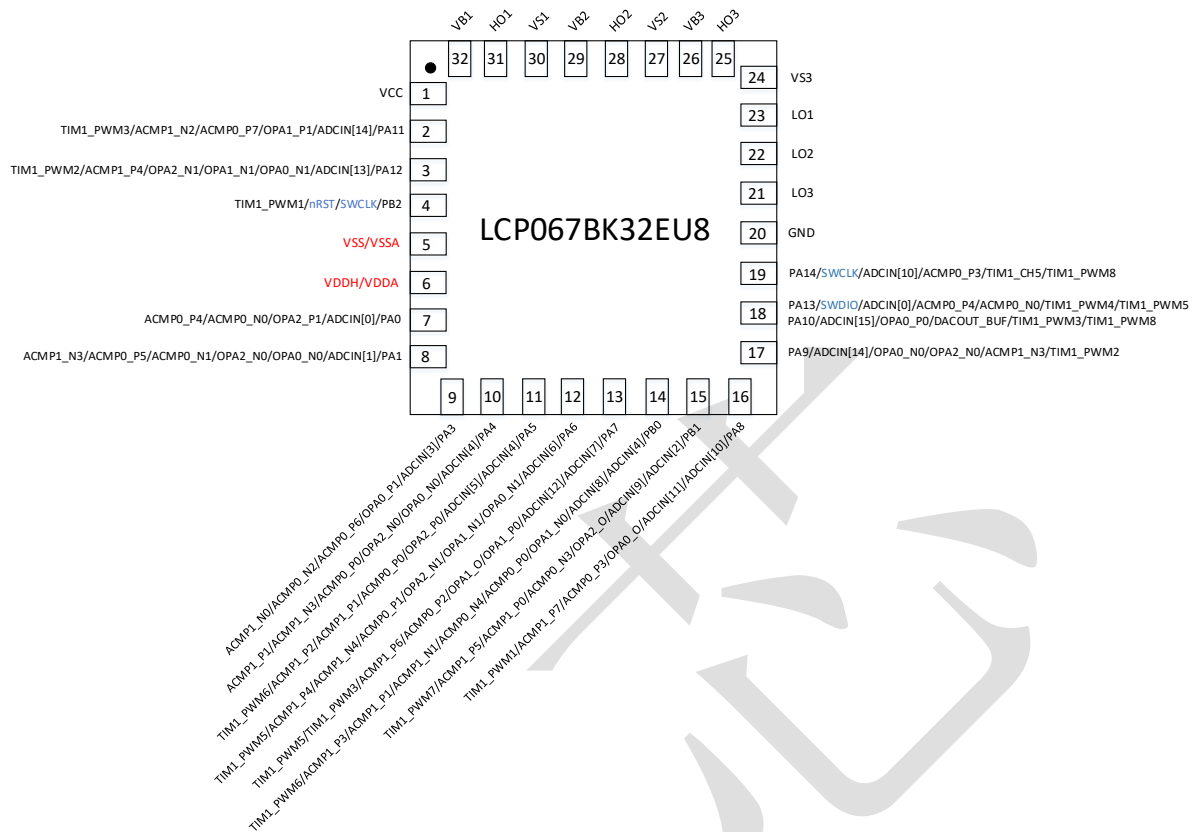


图 2-11 LCP067BK32EU8 引脚排布
(具体引脚功能定义见表2-9)

QFN36(4*4)

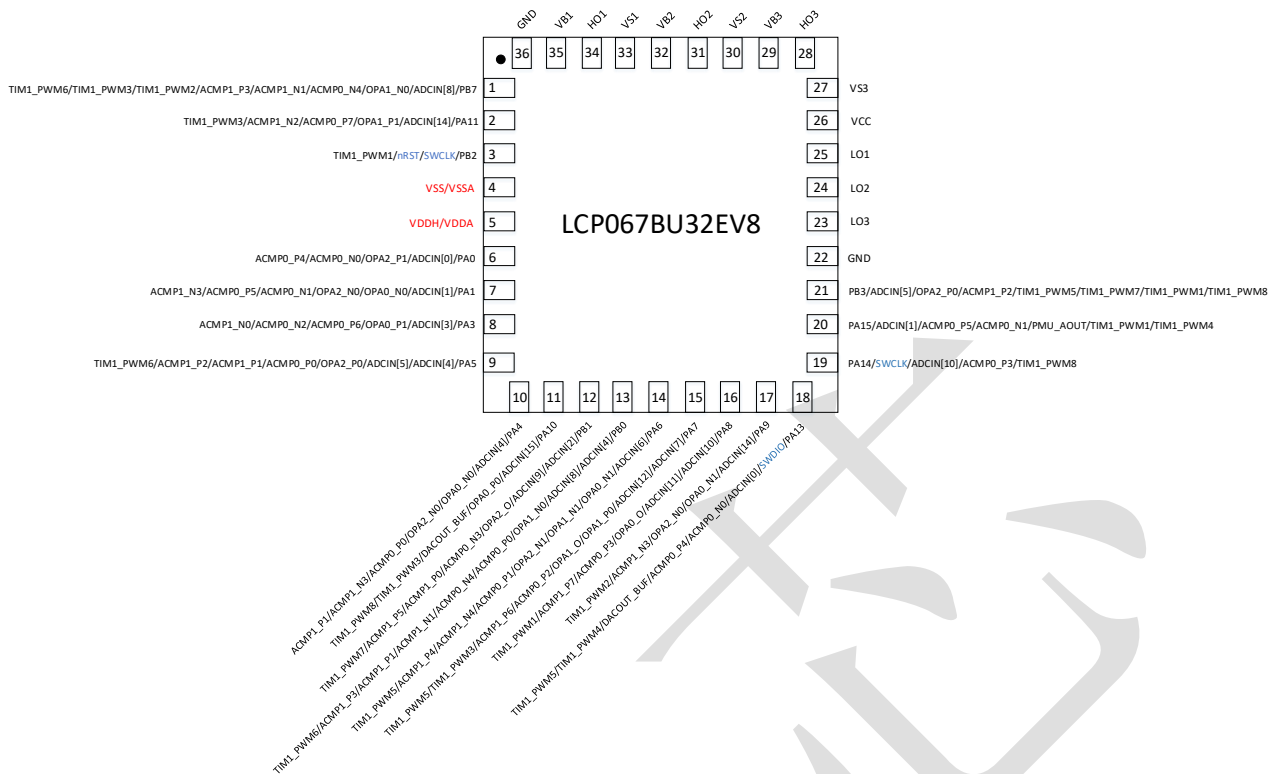


图 2-12 LCP067BU32EV8 引脚排布
(具体引脚功能定义见表2-9)

LQFP48(7*7)

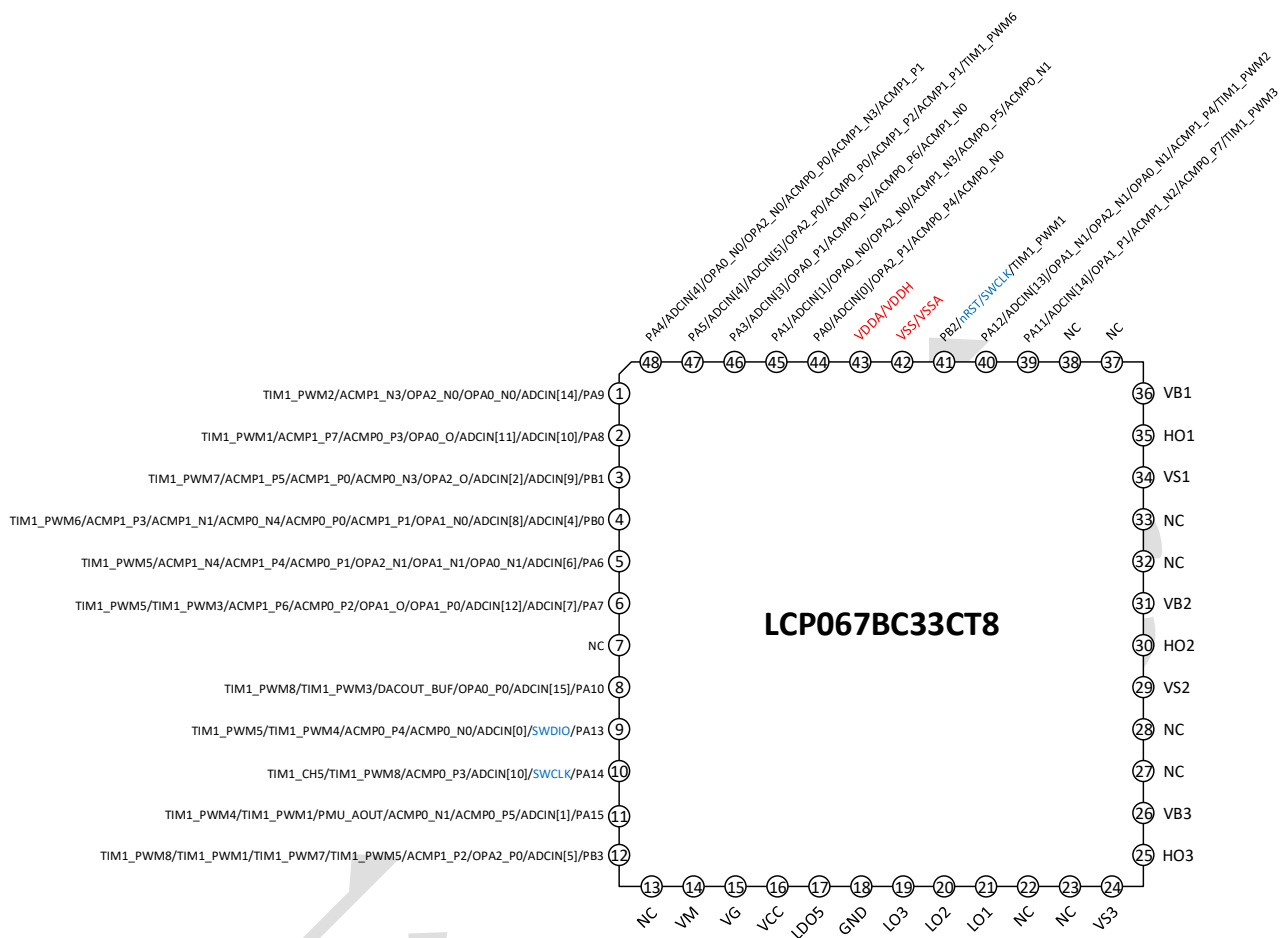


图 2-13 LCP067BC33CT8 引脚排布

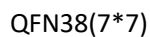


表 2-9 LCP067 NN 预驱系列引脚定义

引脚名	引脚类型	I/O结构	可选复用功能	外部功能	模拟复用功能 (AN)	
					YA1	YA2
PB7	I/O	2ANA	TIM1_PWM2 TIM1_PWM3 TIM1_PWM6 TIM17_CH1 TIM17_CH1N I2CO_SDA USART0_RX USART0_TX		ADCIN[8] OPA1_N0 ACMP0_N4 ACMP1_P3 ACMP1_N1 (PB0_YA2)	
PB8 (BOOT0)	I/O	2ANA	TIM1_PWM2 TIM1_PWM3 TIM1_PWM5 TIM15_CH2 TIM16_CH1 TIM17_CH1N TIM17_ETR I2CO_ALERT	BOOT ¹	ADCIN[13] (PA2_YA1/ PA12_YA2/ PB5_YA2)	ADCIN[14] (PA9_YA2/ PA11_YA2)
PA11	I/O	2OP	TIM1_PWM3 TIM15_CH1 I2CO_SDA USART0_TX USART0_CTS WT_Buz		OPA1_P1 ACMP0_P7 ACMP1_N2	ADCIN[14] OSCL_OUT (PA9_YA2/ PB8_YA2)
PA12	I/O	2OP	TIM1_PWM2 TIM15_CH1N I2CO_SCL USART0_RX USART0_RTS WT_nBuz		OPA0_N1 OPA1_N1 OPA2_N1 ACMP1_P4 (PA6_YA2)	ADCIN[13] OSCL_IN (PA2_YA1/ PB5_YA2/ PB8_YA1)
PB2 (nRST)	I/O	2ANA	TIM1_PWM1 TIM2_CH3 TIM15_CH2 TIM16_CH1N TIM1/2/15/16/17_GPIO _BKIN USART0_TX USART1_TX	SWCLK ² nRST ³		
VSS	S					
VSSA	S					
PA2	I/O	2ANA_O P	TIM1_PWM4 TIM1_PWM5 TIM15_CH2		ADCIN[13] (PA12_YA2/ PB5_YA2/	ADCIN[2] OPA2_O ACMP1_P5

			USART1_RX USART1_TX SPI0_RXD SPI0_TXD ACMP0_out		PB8_YA1)	(PB1_YA2)
VDDH	S					
VDDA	S					
PA0	I/O	2ANA_O P	TIM2_CH1 TIM16_CH1 TIM1_ETR TIM15_ETR I2CO_ALERT USART1_RX USART1_CTS ACMP0_out		ADCIN[0] ACMP0_P4 ACMP0_N0 (PA13_YA1)	OPA2_P1
PA1	I/O	2ANA_O P	TIM2_CH2 TIM15_CH1N TIM16_CH1N TIM16_CH2 TIM16_ETR I2CO_SDA USART1_RTS USART1_TX		ADCIN[1] ACMP0_P5 ACMP0_N1 OPA1_OX (PA15_YA1)	OPA0_N0 OPA2_N0 ACMP1_N3 (PA4_YA2/ PA9_YA1)
PA3	I/O	2ANA_O P	TIM2_CH3 TIM15_CH1 I2CO_SCL USART1_TX USART1_RX SPI0_RXD SPI0_TXD ACMP1_out		ADCIN[3] ACMP0_N2 ACMP0_P6 ACMP1_N0	OPA0_P1
PA5	I/O	2ANA_O P	TIM1_PWM6 TIM15_CH1 TIM16_CH2 TIM2_ETR TIM15_ETR I2CO_SCL SPI0_SCK WT_nBuz		ADCIN[4] ACMP0_P0 ACMP1_P1 (PA4_YA1/ PB0_YA1/ PB4_YA1)	ADCIN[5] OPA2_P0 ACMP1_P2 (PB3_YA1)
PA4	I/O	2ANA_O P	TIM15_CH2 TIM17_CH1 USART0_RTS USART1_TX USART1_CK		ADCIN[4] ACMP0_P0 ACMP1_P1 (PA5_YA1/ PB0_YA1/	OPA0_N0 OPA2_N0 ACMP1_N3 (PA1_YA2/ PA9_YA1)

			SPIO_FSS ACMP1_out WT_Buz		PB4_YA1)	
PA7	I/O	2OP	TIM1_PWM3 TIM1_PWM5 TIM2_CH2 TIM17_CH1 USART0_RX SPIO_RXD SPIO_TXD ACMP1_out		ADCIN[7] OPA1_P0 ACMP0_P2 (PB6_YA1)	ADCIN[12] OPA1_O ACMP1_P6
PA6	I/O	2ANA_O P	TIM1_PWM5 TIM2_CH1 TIM16_CH1 TIM1_GPIO_BKIN USART0_CK SPIO_RXD SPIO_TXD ACMP0_out		ADCIN[6] ACMP0_P1 ACMP1_N4 (PB5_YA1)	OPA0_N1 OPA1_N1 OPA2_N1 ACMP1_P4 (PA12_YA1)
PB0	I/O	2ANA_O P	TIM1_PWM6 TIM2_CH3 USART0_RX USART0_TX EVENTOUT		ADCIN[4] ACMP0_P0 ACMP1_P1 (PA4_YA1/ PA5_YA1/ PB4_YA1)	ADCIN[8] OPA1_N0 ACMP1_P3 ACMP1_N1 ACMP0_N4 (PB7_YA1)
PB1	I/O	2ANA_O P	TIM1_PWM7 TIM2_CH4 TIM15_CH1 I2C0_ALERT USART0_RX USART0_TX USART1_RTS		ADCIN[9] ACMP0_N3 ACMP1_P0 OPA2_OX (PB6_YA2)	ADCIN[2] OPA2_O ACMP1_P5 (PA2_YA2)
PA8	I/O	2ANA_O P	TIM1_PWM1 TIM15_CH2 TIM16_GPIO_BKIN TIM17_ETR USART0_TX USART0_CTS ACMP0_out MCO		ADCIN[10] ACMP0_P3 OPA0_OX ELVI ⁴ (PA14_YA1)	ADCIN[11] OPA0_O ACMP1_P7

PA9	I/O	2ANA_O P	TIM1_PWM2 TIM15_CH1 TIM15_CH2N TIM15_GPIO_BKIN TIM16_GPIO_BKIN I2C0_SCL USART0_RX USART0_TX		OPA0_N0 OPA2_N0 ACMP1_N3 (PA1_YA2/ PA4_YA2)	ADCIN[14] (PA11_YA2/ PB8_YA2)
PA10	I/O	2ANA_O P	TIM1_PWM3 TIM1_PWM8 TIM15_CH2 TIM1_GPIO_BKIN TIM17_GPIO_BKIN I2C0_SDA USART0_RX USART0_TX		ADCIN[15] OPA0_P0	DACOUT_BUF (PA13_YA2)
PA13	I/O	2ANA	TIM1_PWM4 TIM1_PWM5 TIM16_CH1 I2C0_SDA USART1_RX ACMP1_out IR_OUT	SWDIO ²	ADCIN[0] ACMP0_P4 ACMP0_N0 (PA0_YA1)	DACOUT_BUF (PA10_YA2)
PA14	I/O	2ANA	TIM1_PWM8 TIM1_CH5 TIM17_CH1 TIM1_GPIO_BKIN I2C0_SCL USART1_RX USART1_TX	SWCLK ²	ADCIN[10] ACMP0_P3 OPA0_OX ELVI ⁴ (PA8_YA1)	PMU_AOUT (PA15_YA2)
PA15	I/O	2ANA	TIM1_PWM1 TIM1_PWM4 TIM16_CH1N TIM17_CH1 TIM1_GPIO_BKIN TIM15_GPIO_BKIN USART1_RX SPI0_FSS		ADCIN[1] ACMP0_P5 ACMP0_N1 OPA1_OX (PA1_YA1)	PMU_AOUT ⁶ (PA14_YA2)

PB3	I/O	2ANA	TIM1_PWM1 TIM1_PWM5 TIM1_PWM8 TIM1_PWM7 TIM16_CH1 TIM16_ETR USART1_TX SPI0_SCK		ADCIN[5] OPA2_P0 ACMP1_P2 (PA5_YA2)	
PB4	I/O	2ANA	TIM1_PWM6 TIM1_PWM7 TIM2_CH1 TIM16_CH2 TIM17_GPIO_BKIN USART0_RX SPI0_RXD SPI0_TXD		ADCIN[4] ACMP0_P0 ACMP1_P1 (PA4_YA1/ PA5_YA1/ PB0_YA1)	
PB5	I/O	2ANA_O P	TIM1_PWM3 TIM1_PWM4 TIM1_PWM6 TIM1_PWM8 TIM2_CH2 USART0_TX SPI0_RXD SPI0_TXD		ADCIN[6] ACMP0_P1 ACMP1_N4 (PA6_YA1)	ADCIN[13] (PA2_YA1/ PA12_YA2/ PB8_YA1)
PB6	I/O	2ANA	TIM1_PWM1 TIM1_PWM5 TIM2_CH3 TIM15_CH2 TIM16_CH1N I2C0_SCL USART0_RX USART0_TX		ADCIN[7] OPA1_P0 ACMP0_P2 (PA7_YA1)	ADCIN[9] ACMP0_N3 ACMP1_P0 OPA2_OX (PB1_YA1)
VCC	P				LCP067BK32EU8/LCP067CC36EU8/ LCP067BU32EV8: 预驱模块供电电 源 LCP067AT33YU8/LCP067AT33EU8/ LCP067BC33CT8: 12V LDO输出 脚, 同时为内部预驱供电, 连接 外置NPN的发射极 (具体请参考应 用电路图6-4)	
GND	P				预驱模块驱动地	
LO3	O				预驱模块低端驱动输出3	
LO2	O				预驱模块低端驱动输出2	
LO1	O				预驱模块低端驱动输出1	

VS3	-				预驱模块高端悬浮地3
HO3	O				预驱模块高端驱动输出3
VB3	-				预驱模块高端悬浮电源3
VS2	-				预驱模块高端悬浮地2
HO2	O				预驱模块高端驱动输出2
VB2	-				预驱模块高端悬浮电源2
VS1	-				预驱模块高端悬浮地1
HO1	O				预驱模块高端驱动输出1
VB1	-				预驱模块高端悬浮电源1
SD	I				LCP067AT33YU8低功耗控制脚
VM	P				LCP067AT33YU8/LCP067AT33EU8/ LCP067BC33CT8电源供电输入
VG	O				LCP067AT33YU8/LCP067AT33EU8/ LCP067BC33CT8外置NPN基极连接 脚（具体请参考应用电路图6-4）
LDO5	O				LCP067AT33YU8/LCP067AT33EU8/ LCP067CC36EU8/LCP067BC33CT8 5V LDO输出脚

注1：根据选项字节配置，在系统复位期间可以作为BOOT0引脚，以选择启动模式；后续为正常功能。

注2：根据选项字节配置，在系统复位期间可选择两组SWCLK（PB2或PA14）引脚中的一组和SWDIO（PA13）生效，生效后该组SWDIO引脚内部上拉，SWCLK引脚内部下拉。

注3：上电复位后，PB2引脚缺省配置为外部复位引脚nRST；如果通过选项字节配置为SWCLK，则在芯片开始工作时PB2会作为SWCLK，此时外部复位配置自动关闭，之后由软件配置。

注4：ELVI为可被LVD进行电压检测的外部电压。

注5：I/O驱动强度分为两档，3.3V供电时为4mA/8mA；5V供电时为8mA/16mA。

注6：PMU_AOUT为芯片的电源观测输出。

表 2-10 LCP067AT33E(Y)U8 预驱引脚描述

芯片管脚	预驱模块输入端	预驱引脚驱动逻辑	内部直连端口	TIM1数字功能示例	
HO1	HIN1	逻辑输入控制信号高电平有效， 控制高端功率 MOS 管的导通与截止 “0”是关闭功率 MOS 管； “1”是开启功率 MOS 管。	PB8	AF3	TIM1_PWM3
HO2	HIN2		PA12	AF2	TIM1_PWM2
HO3	HIN3		PA2	AF2	TIM1_PWM4
LO1	LIN1	逻辑输入控制信号高电平有效， 控制低端功率 MOS 管的导通与截止 “0”是关闭功率 MOS 管； “1”是开启功率 MOS 管。	PB4	AF4	TIM1_PWM7
LO2	LIN2		PB5	AF6	TIM1_PWM6
LO3	LIN3		PB6	AF4	TIM1_PWM5

表 2-11 LCP067BU32EV8 预驱引脚描述

芯片管脚	预驱模块输入端	预驱引脚驱动逻辑	内部直连端口	TIM1数字功能示例	
------	---------	----------	--------	------------	--

HO1	HIN1	逻辑输入控制信号高电平有效， 控制高端功率 MOS 管的导通与截止 “0” 是关闭功率 MOS 管； “1” 是开启功率 MOS 管。	PB8	AF3	TIM1_PWM3
HO2	HIN2		PA12	AF2	TIM1_PWM2
HO3	HIN3		PA2	AF2	TIM1_PWM4
LO1	LIN1	逻辑输入控制信号高电平有效， 控制低端功率 MOS 管的导通与截止 “0” 是关闭功率 MOS 管； “1” 是开启功率 MOS 管。	PB4	AF4	TIM1_PWM7
LO2	LIN2		PB5	AF6	TIM1_PWM6
LO3	LIN3		PB6	AF4	TIM1_PWM5

表 2-12 LCP067BK32EU8 预驱引脚描述

芯片 管脚	预驱模块输 入端	预驱引脚 驱动逻辑	内部 直连端口	TIM1数字功能 示例	
HO1	HIN1	逻辑输入控制信号高电平有效， 控制高端功率 MOS 管的导通与截止 “0” 是关闭功率 MOS 管； “1” 是开启功率 MOS 管。	PB7	AF5	TIM1_PWM3
HO2	HIN2		PB8	AF2	TIM1_PWM2
HO3	HIN3		PB3	AF6	TIM1_PWM1
LO1	LIN1	逻辑输入控制信号高电平有效， 控制低端功率 MOS 管的导通与截止 “0” 是关闭功率 MOS 管； “1” 是开启功率 MOS 管。	PB4	AF4	TIM1_PWM7
LO2	LIN2		PB5	AF6	TIM1_PWM6
LO3	LIN3		PB6	AF4	TIM1_PWM5

表 2-13 LCP067BC33CT8 预驱引脚描述

芯片 管脚	预驱模块输 入端	预驱引脚 驱动逻辑	内部 直连端口	TIM1数字功能 示例	
HO1	HIN1	逻辑输入控制信号高电平有效， 控制高端功率 MOS 管的导通与截止 “0” 是关闭功率 MOS 管； “1” 是开启功率 MOS 管。	PB7	AF5	TIM1_PWM3
HO2	HIN2		PB8	AF1	TIM1_PWM5
HO3	HIN3		PA2	AF2	TIM1_PWM4
LO1	LIN1	逻辑输入控制信号高电平有效， 控制低端功率 MOS 管的导通与截止 “0” 是关闭功率 MOS 管； “1” 是开启功率 MOS 管。	PB4	AF4	TIM1_PWM7
LO2	LIN2		PB5	AF6	TIM1_PWM6
LO3	LIN3		PB6	AF5	TIM1_PWM1

表 2-14 LCP067CC36EU8 预驱引脚描述

芯片 管脚	预驱模块输 入端	预驱引脚 驱动逻辑	内部 直连端口	TIM1数字功能 示例	
HO1	HIN1	逻辑输入控制信号高电平有效， 控制高端功率 MOS 管的导通与截止 “0” 是关闭功率 MOS 管； “1” 是开启功率 MOS 管。	PB7	AF5	TIM1_PWM3
HO2	HIN2		PA2	AF2	TIM1_PWM4
HO3	HIN3		PB3	AF6	TIM1_PWM1
LO1	LIN1	逻辑输入控制信号高电平有效， 控制低端功率 MOS 管的导通与截止	PB4	AF4	TIM1_PWM7
LO2	LIN2		PB5	AF6	TIM1_PWM6

LO3	LIN3	“0” 是关闭功率 MOS 管； “1” 是开启功率 MOS 管。	PB6	AF4	TIM1_PWM5
-----	------	--------------------------------------	-----	-----	-----------

3. 存储器映射

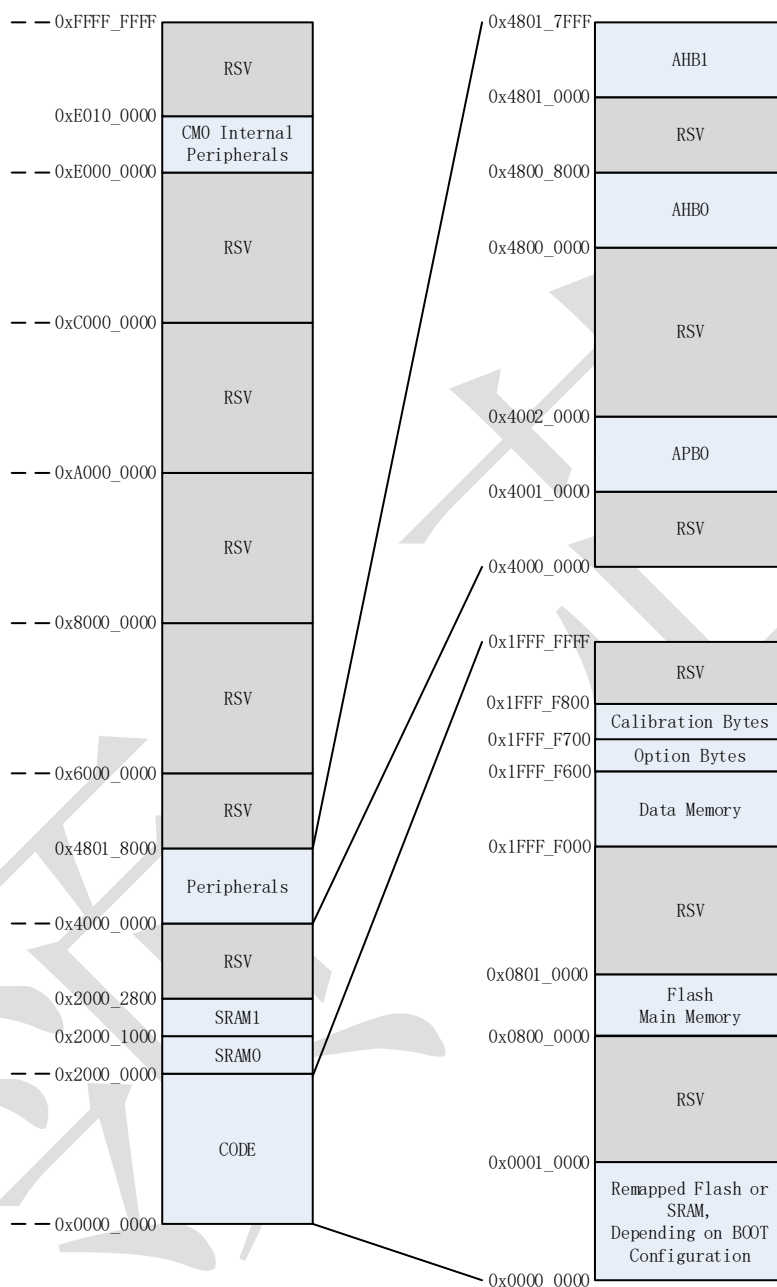


图 3-1 LCM32F067 存储器映射

表 3-1 LCM32F067 外设寄存器地址空间划分

总线	地址范围	大小	外设
APB0	0x4001_0000 - 0x4001_0FFF	4KB	TIM1
	0x4001_1000 - 0x4001_1FFF	4KB	EXTI
	0x4001_2000 - 0x4001_2FFF	4KB	保留
	0x4001_3000 - 0x4001_3FFF	4KB	I2C0
	0x4001_4000 - 0x4001_4FFF	4KB	USART0
	0x4001_5000 - 0x4001_5FFF	4KB	USART1
	0x4001_6000 - 0x4001_6FFF	4KB	保留
	0x4001_7000 - 0x4001_73FF	1KB	CHIPCTRL
	0x4001_7400 - 0x4001_77FF	1KB	IWDG
	0x4001_7800 - 0x4001_7BFF	1KB	WT
	0x4001_7C00 - 0x4001_7FFF	1KB	ANA_CTRL
	0x4001_8000 - 0x4001_8FFF	4KB	SPI0
	0x4001_9000 - 0x4001_9FFF	4KB	保留
	0x4001_A000 - 0x4001_AFFF	4KB	ADC
	0x4001_B000 - 0x4001_BFFF	4KB	TIM15
	0x4001_C000 - 0x4001_CFFF	4KB	TIM16
	0x4001_D000 - 0x4001_DFFF	4KB	FLASH_CTRL
	0x4001_E000 - 0x4001_EFFF	4KB	TIM17
	0x4001_F000 - 0x4001_FFFF	4KB	TIM2
	0x4002_0000 - 0x47FF_FFFF	~128MB	保留
AHB0	0x4800_0000 - 0x4800_01FF	512B	GPIOA
	0x4800_0200 - 0x4800_03FF	512B	GPIOB
	0x4800_0400 - 0x4800_05FF	512B	保留
	0x4800_0600 - 0x4800_07FF	512B	保留
	0x4800_0800 - 0x4800_09FF	512B	保留
	0x4800_0A00 - 0x4800_0BFF	512B	保留
	0x4800_0C00 - 0x4800_0DFF	512B	保留
	0x4800_0E00 - 0x4800_0FFF	512B	保留
	0x4800_1000 - 0x4800_1FFF	4KB	保留
	0x4800_2000 - 0x4800_2FFF	4KB	保留
	0x4800_3000 - 0x4800_3FFF	4KB	保留
	0x4800_4000 - 0x4800_4FFF	4KB	DMA
	0x4800_5000 - 0x4800_5FFF	4KB	保留
	0x4800_6000 - 0x4800_6FFF	4KB	保留
	0x4800_7000 - 0x4800_7FFF	4KB	SYS_CTRL
	0x4800_8000 - 0x4800_FFFF	32KB	保留
AHB1	0x4801_0000 - 0x4801_0FFF	4KB	CORDIC
	0x4801_1000 - 0x4801_1FFF	4KB	CRC
	0x4801_2000 - 0x4801_2FFF	4KB	保留
	0x4801_3000 - 0x4801_3FFF	4KB	保留
	0x4801_4000 - 0x4801_4FFF	4KB	保留

	0x4801_5000 - 0x4801_5FFF	4KB	DIV
	0x4801_6000 - 0x4801_6FFF	4KB	保留
	0x4801_7000 - 0x4801_7FFF	4KB	保留

领芯

4. 电气特性

4.1 LCP067 NP预驱系列

4.1.1 LND31A01预驱特性

4.1.1.1 极限参数

表 4-1 LND31A01 极限参数

参数名称	符号	最小	最大	单位
电源	VCC1、VCC2	-0.3	40	V
5V输出电压	V _{5V}	-0.3	5.5	V
5V输出电流	I _{5V}	0	80	mA
高端输出	HO1、HO2、HO3	VCC2-13	VCC2	V
低端输出	LO1、LO2、LO3	-0.3	13	V
高通道逻辑信号输入电平	HIN1、HIN2、HIN3	-0.3	30	V
低通道逻辑信号输入电平	LIN1、LIN2、LIN3	-0.3	30	V
环境温度	T _A	-45	125	°C
储存温度	T _{STG}	-55	150	°C

注：超出所列的极限参数可能导致芯片内部永久性损坏，在极限的条件长时间运行会影响芯片的可靠性。

4.1.1.2 典型参数

除非特别指明，否则在T_A=25°C，VCC1=VCC2=24V，负载电容C_L=1nF条件下测试。

表 4-2 LND31A01 典型参数

参数名称	符号	测试条件	最小	典型	最大	单位
5V电源输入	VCC1	-	5.5	24	36	V
驱动电源输入	VCC2	-	6	24	36	V
静态电流	I _{CC}	输入悬空，VCC1=VCC2=15V	-	0.5	1	mA
输入逻辑信号高电位	V _{IN(H)}	所有输入控制信号	2	-	-	V
输入逻辑信号低电位	V _{IN(L)}	所有输入控制信号	-0.3	0	0.8	V
输入逻辑信号高电平的电流	I _{IN(H)}	V _{IN} =5V	-	-	100	uA
输入逻辑信号低电平的电流	I _{IN(L)}	V _{IN} =0V	-	0	1	uA
VCC电源欠压关断特性						
VCC开启电压	VCC(on)	-	-	5.8	-	V
VCC关断电压	VCC(off)	-	-	5.2	-	V
5V线性电源特性						
5V输出电压	V _{5V}	VCC1=5.5~36V	4.75	-	5.25	V
5V输出电流	I _{5V}	VCC1=7~36V	30	-	-	mA
LO1、LO2、LO3开关时间特性						
开延时	T _{on}	-	-	90	-	ns
关延时	T _{off}	-	-	30	-	ns

上升时间	T_r	-	-	280	-	ns
下降时间	T_f	-	-	60	-	ns
HO1、HO2、HO3开关时间特性						
开延时	T_{on}	-	-	90	-	ns
关延时	T_{off}	-	-	30	-	ns
上升时间	T_r	-	-	80	-	ns
下降时间	T_f	-	-	300	-	ns
死区时间特性						
死区时间	D_T	无负载电容 $C_L=0$	-	60	-	ns
LO1、LO2、LO3输出端参数						
LO最高输出电压	V_{LO}	LIN=5V	-	10	-	V
LO输出拉电流	I_{LO}^+	$V_{LO}=0V$, LIN=5V, PWD $\leq 10\mu s$	-	45	-	mA
LO输出灌电流	I_{LO}^-	$V_{LO}=10V$, LIN=0, PWD $\leq 10\mu s$	-	0.28	-	A
HO1、HO2、HO3输出端参数						
HO最高输出电压	V_{HO}	HIN=5V	-	VCC2-10	-	V
HO输出拉电流	I_{HO}^+	$V_{HO}=V_{CC}$, HIN=0, PWD $\leq 10\mu s$	-	0.26	-	A
HO输出灌电流	I_{HO}^-	$V_{HO}=V_{CC}-10V$, HIN=5V, PWD $\leq 10\mu s$	-	40	-	mA

4.1.2 LND31A02预驱特性

4.1.2.1 极限参数

表 4-3 LND31A02 极限参数

参数名称	符号	最小	最大	单位
电源电压输入	VCC1、VCC2	-0.3	40	V
5V输出电压	V_{5V}	-0.3	6	V
5V输出电流	I_{5V}	-0.3	50	mA
高端输出	HO1、HO2、HO3	VCC2-15	VCC2	V
低端输出	LO1、LO2、LO3	-0.3	15	V
高通道逻辑信号输入电平	HIN1、HIN2、HIN3	-0.3	20	V
低通道逻辑信号输入电平	LIN1、LIN2、LIN3	-0.3	20	V
环境温度	T_A	-40	125	°C
储存温度	T_{STG}	-55	150	°C

注：超出所列的极限参数可能导致芯片内部永久性损坏，在极限的条件长时间运行会影响芯片的可靠性。

4.1.2.2 典型参数

除非特别指明，否则在 $T_A=25^\circ C$ ，VCC1=VCC2=24V，负载电容 $C_L=1nF$ 条件下测试。

表 4-4 LND31A02 典型参数

参数名称	符号	测试条件	最小	典型	最大	单位
电源输入	VCC1、VCC2	-	5	-	28	V
5V输出电压	V_{5V}	-	4.7	5	5.3	V
5V输出电流	I_{5V}	VCC1=10V~28V	0	-	50	mA
输入信号频率	f_{IN}	-	0	-	50	kHz
HIN和LIN的逻辑输入IN阈值电压	$V_{IN,ON}$	-	2.9	-	VCC2	V

HIN和LIN的逻辑输入OFF阈值电压	$V_{IN,OFF}$	-	0	-	0.4	V
HIN和LIN之间的死区	t_{DT}	-	0.5	-	-	us
静态参数特性						
高电平输入阈值电压	V_{IH}	-	2.5	-	-	V
低电平输入阈值电压	V_{IL}	-	-	-	0.8	V
逻辑“1”输入偏置电流	I_{IN+}	-	-	36	100	uA
逻辑“0”输入偏置电流	I_{IN-}	-	-	0	1	uA
HO高电平输出电压	$V_{HO,OH}$	-	-	VCC2	-	V
HO低电平输出电压	$V_{HO,OL}$	-	VCC2-11.5	VCC2-10	VCC2-8.5	V
LO高电平输出电压	$V_{LO,OH}$	-	8.5	10	11.5	V
LO低电平输出电压	$V_{LO,OL}$	-	-	0	-	V
输出高短路脉冲电流	I_{O+}	-	-	50	-	mA
输出低短路脉冲电流	I_{O-}	-	-	300	-	mA
VCC欠压正向阈值	V_{CCUV+}	-	3.8	4.5	5	V
VCC欠压负向阈值	V_{CCUV-}	-	3.6	4.3	4.8	V
VCC欠压迟滞	V_{CCHYS}	-	0.1	0.2	0.4	V
VCC静态电流	I_{QCC}	-	0.3	0.5	1.0	mA
热关断温度	T_{SD+}	-	-	150	-	°C
热关断后恢复温度	T_{SD-}	-	-	135	-	°C
动态参数特性						
开通传输延时	T_{on}	-	-	80	-	ns
关断传输延时	T_{off}	-	-	30	-	ns
死区时间	DT	-	-	130	-	ns
开启上升时间	T_r	-	-	300	-	ns
关闭下降时间	T_f	-	-	60	-	ns
延迟匹配时间	MT	-	-	80	-	ns

4.2 LCP067 NN预驱系列

4.2.1 LND33A01预驱特性

4.2.1.1 极限参数

表 4-5 LND33A01 极限参数

参数	符号	最小值	最大值	单位
自举高端电源	VB1、VB2、VB3	-0.3	70	V
高端悬浮地端	VS1、VS2、VS3	VB-20	VB+0.3	V
高端输出	HO1、HO2、HO3	VS-0.3	VB+0.3	V
低端输出	LO1、LO2、LO3	-0.3	VCC+0.3	V
高端电源	VM	-0.3	65	V
内部预驱供电	VCC	-0.3	20	V
高通道逻辑信号输入电平	HIN1、HIN2、HIN3	-0.3	5.5	V
低通道逻辑信号输入电平	LIN1、LIN2、LIN3	-0.3	5.5	°C
环境温度	T _A	-40	125	°C
储存温度	T _{STG}	-55	150	°C

注：超出所列的极限参数可能导致模块内部永久性损坏，在极限的条件长时间运行会影响可靠性。

4.2.1.2 典型参数

除非特别指明，否则在T_A=25°C，VM=24V，负载电容C_L=1nF条件下测试。

表 4-6 LND33A01 典型参数

参数名称	符号	测试条件	最小值	典型值	最大值	单位
高压输入电源	VM	-	-	-	65	V
VM静态电流	I _{VM}	HIN、LIN悬空	-	420	-	uA
VB静态电流	I _{BS}	VBS=12V，HIN=0V或 5V	-	90	-	uA
VS漏电流	I _{LK}	VB=VS=60V	-	0.1	-	uA
自举高端电源	VB1、VB2、VB3	-	-0.3	-	65	V
高端悬浮地端	VS1、VS2、VS3	-	VB-15	-	VB+0.3	V
高端输出	HO1、HO2、HO3	-	VS-0.3	-	VB+0.3	V
低端输出	LO1、LO2、LO3	-	-0.3	-	15	V
12V LDO输出（内部预驱供电）	VCC	-	5	-	15	V
输入逻辑信号高电位	V _{INH}	所有输入控制信号	2.0	-	-	V
输入逻辑信号低电位	V _{INL}	所有输入控制信号	-0.3	0	0.8	V
输入逻辑信号高电平的电流	I _{INH}	V _{IN} =5V	-	30	-	uA
输入逻辑信号低电平的电流	I _{INL}	V _{IN} =0V	-10	-	-	uA
VS静态负压	V _{SN}	VBS=10V	-	-	-10	V
LIN高电平输入偏置电流	I _{LINH}	V _{LIN} =5V	-	30	-	uA
LIN低电平输入偏置电流	I _{LINL}	V _{LIN} =0V	-	-	2	uA
HIN高电平输入偏置电流	I _{HINH}	V _{LIN} =5V	-	30	-	uA
HIN低电平输入偏置电流	I _{HINL}	V _{LIN} =0V	-	-	2	uA

输入下拉电阻	R _{IN}	-	-	170	-	KΩ
HO下拉电阻	R _{HO}	-	-	110	-	KΩ
VCC欠压关断特性						
VCC开启电压	VCC(on)	-	-	6.7	-	V
VCC关断电压	VCC(off)	-	-	6.4	-	
VB电源欠压关断特性						
VB开启电压	VB(on)	-	-	3.5	-	V
VB关断电压	VB(off)	-	-	3.2	-	V
LDO输出特性						
栅极输出电压	VG	-	-	13	-	V
VCC输出电压	VCC	VM=24V, 外置NPN8050	-	12	-	V
5V LDO输出电压	V _{LDO5}	-	-	4.95	-	V
5V LDO输出电流	I _{LDO5}	-	-	20	-	mA
HO/LO开关时间特性						
开延时	T _{on}	-	-	200	300	ns
关延时	T _{off}	-	-	60	90	ns
上升时间	T _r	-	-	30	50	ns
下降时间	T _f	-	-	20	40	ns
死区时间特性						
死区时间	DT	无负载电容C _L =0	-	170	-	ns
IO输出最大驱动能力						
I/O输出拉电流	I/O+	Vo=0V, V _{IN} =VIH, PW≤10us	-	+1.5	-	A
I/O输出灌电流	I/O-	Vo=12V, V _{IN} =VIL, PW≤10us	-	-1.8	-	A

4.2.2 LND33A03预驱特性

4.2.2.1 极限参数

表 4-7 LND33A03 极限参数

参数	符号	最小值	最大值	单位
VM 电源电压	VM	-0.3	75	V
高侧浮动电源电压	VB1、VB2、VB3	-0.3	75	V
高侧浮动地电压	VS1、VS2、VS3	VB-20	VB+0.3	V
高侧输出电压	HO1、HO2、HO3	VS-0.3	VB+0.3	V
低侧电源电压	VCC	-0.3	20	V
低侧输出电压	LO1、LO2、LO3	-0.3	VCC+0.3	V
逻辑输入电压	SD、HIN1、HIN2、HIN3、 LIN1、LIN2、LIN3	-0.3	6.5	V
电压摆率	dV_s/dt	-	50	V/ns
工作环境温度	T_A	-40	125	$^{\circ}C$
存储温度	T_{STG}	-65	150	$^{\circ}C$

注：超出所列的极限参数可能导致芯片内部永久性损坏，在极限的条件长时间运行会影响芯片的可靠性。

4.2.2.2 典型参数

除非特别指明，否则在 $T_A=25^{\circ}\text{C}$ ， $V_{CC}=12\text{V}$ ，负载电容 $C_L=1\text{nF}$ 条件下测试。

表 4-8 LND33A03 典型参数

参数名称	符号	测试条件	最小值	典型值	最大值	单位
VM电源电压	VM	-	-0.3	-	70.0	V
高侧浮动电源电压	VB1、VB2、VB3	-	-0.3	-	70.0	V
高侧浮动地电压	VS1、VS2、VS3	-	VB-25	-	VB+0.3	V
高侧输出电压	HO1、HO2、HO3	-	VS-0.3	-	VB+0.3	V
低侧电源电压	VCC	-	5	-	15.0	V
低侧输出电压	LO1、LO2、LO3	-	-0.3	-	15.0	V
逻辑输入电压	SD、HIN1、HIN2、 HIN3、 LIN1、LIN2、LIN3	-	-0.3	-	5.0	V
工作电流						
VM 静态电流	I _{VM_OFF}	HIN、LIN 悬空	-	200	-	uA
	I _{VM_ON}	HIN、LIN 为 1	-	230	-	
	I _{BS}	VBS = 12V， HIN=0V 或 5V	-	90	-	
漏电电流	I _{LK}	VB=VS =60V	-	0.1	-	
PWM逻辑输入特性						
逻辑高电位	V _{INH}	-	2.0	-		V
逻辑低电位	V _{INL}	-	0	-	0.8	V
下拉电阻	R _{PD}	-	-	140	-	KΩ
SD输入特性						
高电位	V _{INH}	-	2.0	-	-	V
低电位	V _{INL}	-	0	-	0.8	V
保护特性						
VBS UVLO上升保护阈值	V _{BSUV_R}	-	-	4.3	-	V
VBS UVLO下降保护阈值	V _{BSUV_F}	-	-	3.9	-	V
VBS UVLO迟滞	V _{BSUV_H}	-	-	400	-	mV
VCC UVLO上升保护阈值	V _{CCUV_R}	-	-	4.5	-	V
VCC UVLO下降保护阈值	V _{CCUV_F}	-	-	4.3	-	V
VCC UVLO迟滞	V _{CCUV_H}	-	-	200	-	mV
输出驱动能力						
低侧/高侧上管输出电压	V _{OHL}	IO=20mA	-	90	-	mV
低侧/高侧下管输出电压	V _{OLL}	IO=20mA	-	35	-	mV
低侧/高侧上管输出峰值 电流	I _{OHL}	VO=0，VIN=5V	-	1.5	-	A
低侧/高侧下管吸收峰值 电流	I _{OLL}	VO=15V，VIN=0V	-	1.8	-	A

HIN信号正常传输到HO时可允许负VS电压	V_{SN}	$V_{BS}=12V$	-	-10.0	-	V
LDO输出特性						
栅极输出电压	V_G	-	-	13.0	-	V
VCC输出电压	VCC	VM=24V, 外置 NPN 8050	-	12.0	-	V
5V LDO输出电压	V_{LDO5}	-	-	5.0	-	V
5V LDO输出电流	I_{LDO5}	-	-	50	-	mA
动态电特性						
上管开通延时	T_{ONH}	-	-	280	-	ns
上管关断延时	T_{OFFH}	-	-	80	-	ns
下管开通延时	T_{ONL}	-	-	280	-	ns
下管关断延时	T_{OFFL}	-	-	80	-	ns
死区时间	DT	-	-	200	-	ns
延时匹配时间	MT	-	-	10	-	ns
开通上升时间	T_R	-	-	25	-	ns
关断下降时间	T_F	-	-	20	-	ns

4.2.3 LND32B01预驱特性

4.2.3.1 极限参数

表 4-9 LND32B01 极限参数

参数	符号	最小值	最大值	单位
高端VB电源	VB1、VB2、VB3	-0.3	280	V
高端悬浮地端	VS1、VS2、VS3	VB-25	VB+0.3	V
高端输出	HO1、HO2、HO3	VS-0.3	VB+0.3	V
低端输出	LO1、LO2、LO3	-0.3	VCC+0.3	V
电源	VCC	-0.3	25	V
高通道逻辑信号输入电平	HIN1、HIN2、HIN3	-0.3	VCC+0.3	V
低通道逻辑信号输入电平	LIN1、LIN2、LIN3	-0.3	VCC+0.3	V
环境温度	T_A	-40	125	°C
储存温度	T_{STG}	-55	150	°C

注：超出所列的极限参数可能导致芯片内部永久性损坏，在极限的条件长时间运行会影响芯片的可靠性。

4.2.3.2 典型参数

除非特别指明，否则在 $T_A=25^{\circ}C$ ， $V_{CC}=12V$ ，负载电容 $C_L=1nF$ 条件下测试。

表 4-10 LND32B01 典型参数

参数	符号	测试条件	最小值	典型值	最大值	单位
电源输入	VCC	-	4.5	12	20	V
输入逻辑信号高电位	$V_{IN(H)}$	所有输入控制信号	2.5	-	-	V
输入逻辑信号低电位	$V_{IN(L)}$	所有输入控制信号	-0.3	0	1.0	V
输入逻辑信号高电平的电流	$I_{IN(H)}$	$V_{IN}=5V$	-	-	20	uA

输入逻辑信号低电平的电流	$I_{IN(L)}$	$V_{IN}=0V$	-15	-	-	μA
悬浮电源漏电流	I_{LK}	$VB1/2/3=VS1/2/3=300V$	-	0.1	1	μA
VBS静态电流	I_{QBS}	V_{IN} 悬空	-	20	50	μA
VBS动态电流	I_{PBS}	$f=16KHz$	-	100	200	μA
VCC静态电流	I_{QCC}	V_{IN} 悬空	-	150	350	μA
VCC动态电流	I_{PCC}	$f=16KHz$	-	400	600	μA
VS静态负压	V_{SN}	-	-	-6	-	V
LIN高电平输入偏置电流	I_{LINH}	$V_{LIN}=5V$	-	20	40	μA
LIN低电平输入偏置电流	I_{LINL}	$V_{LIN}=0V$	-	-	2	μA
HIN高电平输入偏置电流	I_{HINH}	$V_{LIN}=5V$	-	20	40	μA
HIN低电平输入偏置电流	I_{HINL}	$V_{LIN}=0V$	-	-	2	μA
VCC电源欠压关断特性						
VCC开启电压	VCC(on)	-	-	4.3	-	V
VCC关断电压	VCC(off)	-	-	4.2	-	V
VB电源欠压关断特性						
VB开启电压	VB(on)	-	-	4.1	-	V
VB关断电压	VB(off)	-	-	4.0	-	V
输入下拉电阻	R_{IN}	-	-	240	-	$K\Omega$
HO下拉电阻	R_{HO}	-	-	70	-	$K\Omega$
LO下拉电阻	R_{LO}	-	-	70	-	$K\Omega$
HO/LO开关时间特性						
开延时	T_{on}	-	-	320	420	ns
关延时	T_{off}	-	-	120	220	ns
上升时间	T_r	-	-	35	70	ns
下降时间	T_f	-	-	25	50	ns
死区时间特性						
死区时间	D_T	无负载电容 $C_L=0$	100	200	300	ns
I/O输出最大驱动能力						
I/O输出拉电流	I/O+	$V_o=0V, V_{IN}=VIH, PW\leq 10\mu s$	-	+0.8	-	A
I/O输出灌电流	I/O-	$V_o=12V, V_{IN}=VIL, PW\leq 10\mu s$	-	-1.2	-	A

4.2.4 LND33B06预驱特性

4.2.4.1 极限参数

表 4-11 LND33B06 极限参数

参数	符号	最小值	最大值	单位
电源电压	VM	-0.3	29	V
自举高端电源	VB1、VB2、VB3	-0.3	150	V
高端悬浮地端	VS1、VS2、VS3	VB-17	VB+0.3	V
高端输出	HO1、HO2、HO3	VS-0.3	VB+0.3	V
低端输出	LO1、LO2、LO3	-0.3	VCC+0.3	V
低侧电源偏置电压	VG	-0.3	25	V

低侧电源电压	VCC	-0.3	17	V
逻辑输入电压	HIN1、HIN2、HIN3、 LIN1、LIN2、LIN3	-0.3	6.5	V
环境温度	T _J	-40	125	°C
储存温度	T _{STG}	-65	150	°C

注：超出所列的极限参数可能导致芯片内部永久性损坏，在极限的条件长时间运行会影响芯片的可靠性。

4.2.4.2 典型参数

除非特别指明，否则在T_A=25°C，VCC=15V，负载电容C_L=1nF条件下测试。

表 4-12 LND33B06 典型参数

参数	符号	测试条件	最小值	典型值	最大值	单位
电源电压	VM	-	-	21	-	V
低侧电源电压	VCC	-	-	12	15	V
高端悬浮地端	VS1、VS2、VS3	-	-6	-	150	V
自举高端电源	VB1、VB2、VB3	-	-	VS+12	VS+15	V
逻辑输入电平	HIN1、HIN2、HIN3、 LIN1、LIN2、LIN3	-	0	-	5.0	V
静态电流	I _{QCC}	LIN=0V	-	310	-	uA
		LIN=5V	-	400	-	uA
高端静态电流	I _{QBS1,2,3}	HIN=0V	-	30	-	uA
		HIN=5V	-	125	-	uA
输入逻辑信号高电位	V _{IH1,2,3}	-	2.5	-	-	V
输入逻辑信号低电位	V _{IL1,2,3}	-	-	-	1.2	V
高端输出高电平	V _{HOH1,2,3}	与VB的差值，I _o =10mA	-	-	140	mV
高端输出低电平	V _{HOL1,2,3}	与VS的差值，I _o =10mA	-	-	70	mV
低端输出高电平	V _{LOH1,2,3}	与VCC的差值，I _o =10mA	-	-	140	mV
低端输出低电平	V _{LOL1,2,3}	与GND的差值，I _o =10mA	-	-	70	mV
输入电流	I _{HINH}	HIN1,2,3=5V	-	50	-	uA
	I _{HINL}	HIN1,2,3=0V	-	0	-	uA
	I _{LINH}	LIN1,2,3=5V	-	50	-	uA
	I _{LINL}	LIN1,2,3=0V	-	0	-	uA
VCC欠压保护电压	VCC _{UV+}	-	-	4.3	-	V
	VCC _{UV-}	-	-	4.1	-	V
VB欠压保护电压	VBS _{UV+}	-	-	4.3	-	V
	VBS _{UV-}	-	-	4.1	-	V
输出拉电流	IO+	VO=0V, V _{IN} =V _{IH} , PW≤10us	-	1.0	-	A
输出灌电流	IO-	VO=15V, V _{IN} =V _{IL} , PW≤10us	-	1.2	-	A

自举二极管内阻	R_{BSD}	$VCC=15V, V_B=0V$	-	70	-	Ω
12V输出LDO						
12V输出电源	VCC	-	-	12	-	V
最大输出电流	I_{max}	-	-	300	-	mA
5V输出LDO						
5V输出电源	LDO5	空载	4.95	5.0	5.05	V
最大输出电流	I_{max}	-	-	100	-	mA
HO/LO开关时间特性						
上升延时	T_{on}	-	-	200	-	ns
下降延时	T_{off}	-	-	100	-	ns
上升时间	T_r	-	-	35	-	ns
下降时间	T_f	-	-	15	-	ns
死区时间特性						
死区时间	DT	-	-	100	-	ns
上升和下降死区时间差值	MT	-	-	10	-	ns

4.2.5 LND36C01预驱特性

4.2.5.1 极限参数

表 4-13 LND36C01 极限参数

参数	符号	最小值	最大值	单位
自举高端VB电源	VB1、VB2、VB3	-0.3	600	V
高端悬浮地端	VS1、VS2、VS3	VB-25	VB+0.3	V
高端输出	HO1、HO2、HO3	VS-0.3	VB+0.3	V
低端输出	LO1、LO2、LO3	-0.3	VCC+0.3	V
电源	VCC	-0.3	25	V
高通道逻辑信号输入电平	HIN1、HIN2、HIN3	-0.3	VCC+0.3	V
低通道逻辑信号输入电平	LIN1、LIN2、LIN3	-0.3	VCC+0.3	V
环境温度	T_A	-40	125	°C
储存温度	T_{STG}	-55	150	°C

注：超出所列的极限参数可能导致模块内部永久性损坏，在极限的条件长时间运行会影响可靠性。

4.2.5.2 典型参数

除非特别指明，否则在 $T_A=25^{\circ}C$ ， $VCC=15V$ ，负载电容 $C_L=1nF$ 条件下测试。

表 4-14 LND36C01 典型参数

参数名称	符号	测试条件	最小	典型	最大	单位
电源输入	VCC	-	8	15	20	V
输入逻辑信号高电位	$V_{IN(H)}$	所有输入控制信号	2.5	-	-	V
输入逻辑信号低电位	$V_{IN(L)}$	所有输入控制信号	-0.3	0	1.0	V
输入逻辑信号高电平的电流	$I_{IN(H)}$	$V_{IN}=5V$	-	-	20	μA
输入逻辑信号低电平的电流	$I_{IN(L)}$	$V_{IN}=0V$	-15	-	-	μA
悬浮电源漏电流	I_{LK}	VB1,2,3=VS1,2,3=600V	-	0.1	10	μA

VCC静态电流	I_{QCC}	VCC=15V, 其余悬空	-	180	270	uA
VB静态电流	I_{QB}	VB=15V, 其余悬空	-	100	150	uA
LIN高电平输入偏置电流	I_{LINH}	$V_{LIN}=5V$	-	20	40	uA
LIN低电平输入偏置电流	I_{LINL}	$V_{LIN}=0V$	-	-	2	uA
HIN高电平输入偏置电流	I_{HINH}	$V_{LIN}=5V$	-	20	40	uA
HIN低电平输入偏置电流	I_{HINL}	$V_{LIN}=0V$	-	-	2	uA
VCC电源欠压关断特性						
VCC开启电压	VCC(on)	-	6.0	7.0	8.0	V
VCC关断电压	VCC(off)	-	5.6	6.6	7.6	V
VB电源欠压关断特性						
VB开启电压	VB(on)	-	6.0	7.0	8.0	V
VB关断电压	VB(off)	-	5.6	6.6	7.6	V
HO/LO开关时间特性						
开延时	T_{on}	-	-	140	240	ns
关延时	T_{off}	-	-	150	240	ns
上升时间	T_r	-	-	35	70	ns
下降时间	T_f	-	-	25	50	ns
LDO输出特性						
5V LDO输出电压	V_{LDO5}	VCC=15V	-	4.9	-	V
5V LDO输出电流	I_{LDO5}	VCC=15V	-	50	-	mA
IO输出最大驱动能力						
I/O输出拉电流	I/O+	$V_o=0V$, $V_{IN}=V_{IH}$, $PW \leq 10\mu s$	-	+0.6	-	A
I/O输出灌电流	I/O-	$V_o=12V$, $V_{IN}=V_{IL}$, $PW \leq 10\mu s$	-	-1.2	-	A

4.3 LCM32F067特性

4.3.1 绝对最大值

如果器件工作条件超过“绝对最大值”，就可能会对器件造成永久性损坏。这些值仅为运行条件极大值，我们建议不要使器件在该规范规定的范围以外运行。器件长时间工作在最大值条件下，其可靠性会受到影响。

表 4-15 电压特性

参数	符号	最小值	典型值	最大值	单位
电源电压	VDDH/VDDA	-0.3	3.3/5	6.5	V
I/O输入电压	V _{IN}	-0.3	3.3/5	5.8	V

注：所有电压都以VSS为参考。

表 4-16 电流特性

参数	符号	测试条件	最小值	典型值	最大值	单位
流入VDDH/VDDA的总电流	ΣI_{VDD}	-	-	-	120	mA
流出VSS/VSSA的总电流	ΣI_{VSS}	-	-	-	-120	
每个VDDH/VDDA 管脚的最大电流	I _{VDD} (pin)	-	-	-	100	
每个VSS/VSSA管脚的最大电流	I _{VSS} (pin)	-	-	-	-100	
管脚注入电流	I _{INJ}	V _{IN} > V _{DD} 或V _{IN} < V _{SS}	-10	10	20	
总注入电流	ΣI_{INJ}	-	-50	-	50	

表 4-17 热特性

参数	符号	最小值	典型值	最大值	单位
存储温度范围	T _{STG}	-65	25	125	℃
最大结温	T _J	-	25	150	

4.3.2 工作条件

4.3.2.1 推荐工作条件

表 4-18 工作条件

参数	符号	测试条件	最小值	典型值	最大值	单位
工作电压	VDDH	-	2.0	3.3/5	5.5	V
模拟工作电压	VDDA	>= VDDH	2.0	3.3/5	5.5	V
I/O输入电压	V _{IN}	-	-0.3	-	5.5	V
CPU频率	f _{CPU}	VDDH > 2.0V	-	-	108	MHz
AHB时钟频率	f _{AHB}	-	-	-	108	MHz
APB时钟频率	f _{APB}	-	-	-	48	MHz
VDDH/VDDA上升速率	t _{VRISE}	-	0	-	∞	us/V
VDDH/VDDA下降速率	t _{VFALL}	-	20	-	∞	us/V
耗散功率	P _D	T _A = 25℃	-	500	-	mW
环境温度	T _A	-	-40	-	125	℃

4.3.2.2 系统复位及电压监控

表 4-19 系统监控与复位特性

参数	符号	测试条件	最小值	典型值	最大值	单位
带隙基准电压	V_{BG}	-	-	1.2	-	V
低功耗带隙基准电压	V_{LPBG}	-	-	1.1	-	V
上电复位电压	V_{POR}	0V上电到VDDA, $T_A = -40 \sim 125^\circ\text{C}$	1.6	1.8	2.1	V
掉电复位电压	V_{PDR}	掉电到0V, $T_A = -40 \sim 125^\circ\text{C}$	1.5	1.6	1.75	V
复位延迟时间	t_{RSTPOR}	上电复位	-	3	-	ms
	t_{RSTN}	外部复位	-	5	-	us
低压复位电压	V_{LVR}	LVR=000	-	1.6	-	V
		LVR=001	-	1.8	-	
		LVR=010	-	2.0	-	
		LVR=011	-	2.5	-	
		LVR=100	-	2.8	-	
		LVR=101	-	3.0	-	
		LVR=110	-	3.5	-	
		LVR=111	-	4.0	-	
LVR释放迟滞电压	$V_{HYS(LVR)}$	VDDA = 3.3V, $T_A = 30^\circ\text{C}$	-	0.1	-	V
LVR模块工作电流	I_{LVR}	VDDA = 3.3V, $T_A = 30^\circ\text{C}$	-	6	-	uA
LVD检测电压	V_{LVD}	LVLS= 000	-	2.0	-	V
		LVLS = 001	-	2.2	-	
		LVLS = 010	-	2.4	-	
		LVLS = 011	-	2.7	-	
		LVLS = 100	-	2.9	-	
		LVLS = 101	-	3.1	-	
		LVLS = 110	-	3.6	-	
		LVLS = 111	-	4.5	-	
LVD释放迟滞电压	$V_{HYS(LVD)}$	VDDA = 3.3V, $T_A = 30^\circ\text{C}$	-	0.1	-	V
LVD模块工作电流	I_{LVD}	VDDA = 3.3V, $T_A = 30^\circ\text{C}$	-	6	-	uA

4.3.2.3 内部参考电压

表 4-20 内部参考电压特性

参数	符号	测试条件	最小值	典型值	最大值	单位
内部参考电压	V_{REFINT}	$T_A = -40 \sim 125^\circ\text{C}$, VFS=0	-	1.6	-	V
		$T_A = -40 \sim 125^\circ\text{C}$, VFS=1	-	2.45	-	V
内部参考电压在温度范围内的分布	ΔV_{REFINT}	VDDA=3.3V, $T = -40 \sim 125^\circ\text{C}$	-5	0	1	mV
温度系数	T_{coeff}	VDDA = 3.3V, $T_A = 30^\circ\text{C}$	-	50	-	ppm/ $^\circ\text{C}$

4.3.2.4 电流特性

本芯片典型工作电压3.3V/5.0V，除非特别指明，否则典型值是在 $T_A=25^\circ\text{C}$ 条件的测试结果。

表 4-21 工作电流特性

参数	符号	外设状态	运行条件	最小值	典型值3.3V	典型值5V	最大值	单位
工作电 流	I_{RUN}	关闭	MCLK=8MHz, RCH/2	-	2.2	2.3	-	mA
			MCLK=16MHz, RCH	-	3.9	4.0	-	
			MCLK=24MHz, RCH+PLL ON	-	4.4	4.9	-	
			MCLK=48MHz, RCH+PLL ON	-	7.5	8.2	-	
			MCLK=72MHz, RCH+PLL ON	-	8.2	8.7	-	
			MCLK=96MHz, RCH+PLL ON	-	9.9	10.3	-	
			MCLK=108MHz, RCH+PLL ON	-	10.5	11.0	-	
		全部打 开, ADC采样 开	MCLK=8MHz, RCH/2	-	5.8	6.6	-	
			MCLK=16MHz, RCH	-	7.7	8.5	-	
			MCLK=24MHz, RCH+PLL ON	-	8.2	9.3	-	
			MCLK=48MHz, RCH+PLL ON	-	8.4	9.7	-	
			MCLK=72MHz, RCH+PLL ON	-	11.3	12.6	-	
			MCLK=96MHz, RCH+PLL ON	-	13.0	14.3	-	
			MCLK=108MHz, RCH+PLL ON	-	15.2	16.3	-	
休眠电 流	I_{SLEEP}	关闭	MCLK=8MHz, RCH/2	-	0.5	0.6	-	mA
			MCLK=16MHz, RCH	-	0.6	0.7	-	
			MCLK=24MHz, RCH+PLL ON	-	1.3	1.8	-	
			MCLK=48MHz, RCH+PLL ON	-	2.2	2.7	-	
			MCLK=72MHz, RCH+PLL ON	-	3.4	4.0	-	
			MCLK=96MHz, RCH+PLL ON	-	3.6	4.1	-	
			MCLK=108MHz, RCH+PLL ON	-	4.0	4.5	-	
		全部打 开, ADC采样 开	MCLK=8MHz, RCH/2	-	3.8	4.5	-	
			MCLK=16MHz, RCH	-	4.5	4.9	-	
			MCLK=24MHz, RCH+PLL ON	-	5.6	6.5	-	
			MCLK=48MHz, RCH+PLL ON	-	7.5	8.7	-	
			MCLK=72MHz, RCH+PLL ON	-	10.5	11.5	-	
			MCLK=96MHz, RCH+PLL ON	-	12.0	12.7	-	
			MCLK=108MHz, RCH+PLL ON	-	13.0	13.6	-	

注: 测量电流特性时遵循下列条件:

*所有IO都设置成输出低电平, 无负载。

*除非特别指明, 所有模块只打开时钟, 无负载工作。

表 4-22 低功耗电流

参数	符号	条件	供电电压	LDO驱动模式配置50uA	单位
停机电流（关 闭所有高频时 钟和PLL）	I_{STOP}	所有模块关闭	3.3V	55	uA
			5V	57	
		只有LVR和LVD开启	3.3V	60	
			5V	63	
		只有WT开启	3.3V	55	

参数	符号	条件	5V	58	单位
超级停机电流 (关闭所有高频时钟和PLL, 切换为低功耗LDO)	$I_{ULTSTOP}$	所有模块关闭	3.3V	7.0	uA
			5V	8.0	
		只有WT开启	3.3V	7.1	
			5V	8.1	

4.3.2.5 退出低功耗时间

表 4-23 低功耗唤醒特性

参数	符号	最小值	典型值	最大值	单位
停机唤醒时间	t_{STOP}	-	100	-	us
超级停机唤醒时间	$t_{ULTSTOP}$	-	240	-	

4.3.2.6 外部时钟特性

表 4-24 外部时钟特性

参数	符号	最小值	典型值	最大值	单位
OSCL时钟频率	f_{OSCL_ext}	-	32.768	-	kHz
OSCL_IN输入管脚高电平电压	V_{OSCLH}	-	0.5	-	
OSCL_IN输入管脚低电平电压	V_{OSCLL}	-	0	-	

表 4-25 外部晶振特性

参数	符号	测试条件	最小值	典型值	最大值	单位
OSCL电流	I_{OSCL}	VDDH=3.3V, GAIN=00	-	0.70	-	uA
		VDDH=3.3V, GAIN=01	-	0.85	-	
		VDDH=3.3V, GAIN=10	-	1.25	-	
		VDDH=3.3V, GAIN=11	-	1.35	-	
OSCL启动时间	$t_{SU(OSCL)}$	GAIN=00	-	0.25	-	s
		GAIN=01	-	0.15	-	
		GAIN=10	-	0.11	-	
		GAIN=11	-	0.15	-	

4.3.2.7 内部时钟特性

表 4-26 内部时钟特性

参数	符号	测试条件	最小值	典型值	最大值	单位
RCH频率	F_{RCH}	校准后	-	16	-	MHz
RCH TRIM	$TRIM_{RCH}$	VDDH = 3.3V, $T_A = 30^{\circ}C$	-	2	-	%
RCH占空比	$DuCy_{RCH}$	-	-	50	-	%
RCH精度	ACC_{RCH}	-	-	1	2.4	%
RCH启动时间	$t_{SU(RCH)}$	-	-	6	-	us
RCH工作电流	I_{RCH}	-	-	130	-	uA
RCL频率	F_{RCL}	-	-	32	-	kHz

参数	符号	测试条件	最小值	典型值	最大值	单位
RCL TRIM	TRIM _{RCL}	VDDH = 3.3V, T _A = 30°C	-	0.8	-	%
RCL占空比	DuCy _{RCL}	-	-	50	-	%
RCL精度	ACC _{RCL}	-	-	-	10	%
RCL启动时间	t _{SU(RCL)}	VDDH = 3.3V, T _A = 30°C	-	125	-	us
RCL工作电流	I _{RCL}	VDDH = 3.3V, T _A = 30°C	-	300	-	nA

4.3.2.8 PLL特性

表 4-27 PLL 特性

参数	符号	最小值	典型值	最大值	单位
PLL输入频率	f _{PLL_IN}	4	16	30	MHz
PLL输入时钟占空比	DuCy _{PLL}	30	50	70	%
PLL输出频率	f _{PLL_OUT}	30	108	256	MHz
PLL锁定时间	t _{LOCK}	-	5	14	us
PLL周期抖动	Jitter _{PLL}	-	13	40	ps

4.3.2.9 Flash存储特性

表 4-28 Flash 存储特性

参数	符号	测试条件	最小值	典型值	最大值	单位
字节编程时间	t _{prog}	-	-	-	8.5	us
Page擦除时间	t _{ERASE}	-	2	-	3	ms
全擦除时间	t _{ME}	-	30	-	40	ms
编程时电流	I _{prog}	-	-	0.5	0.8	mA
擦除时电流	I _{ERASE}	-	-	-	0.8	mA
耐久度	N _{END}	-	100000	-	-	Cycles
数据保持能力	t _{RET}	T _A = 25°C	100	-	-	Years
		T _A = 85°C	20	-	-	

4.3.2.10 ESD特性

表 4-29 ESD 保护和 Latch-up 特性

参数	符号	测试条件	最小值	典型值	最大值	单位
HBM	V _{HBM}	MIL-STD-883H	±4000	-	-	V
CDM	V _{CDM}	JESD22-C101E	±1000	-	-	
Latch-up 触发电流	I _{LAT}	JEDEC standard NO.78D 2011.11	±200	-	-	mA
VDDH/VDDA过压	V _{LAT}		6.5	-	-	V

4.3.2.11 I/O管脚特性

表 4-30 I/O 特性

参数	符号	测试条件	最小值	典型值	最大值	单位
IO输入 高电平电压	V _{IH}	VDDH = 5V	-	2.0	-	V
		VDDH = 3.3V	-	1.5	-	
IO输入 低电平电压	V _{IL}	VDDH = 5V	-	1.2	-	
		VDDH = 3.3V	-	1.0	-	

参数	符号	测试条件		最小值	典型值	最大值	单位
输入迟滞	V_{HYS}	VDDH = 5V		-	0.5	-	V
		VDDH = 3.3V		-	0.4	-	
输出管脚拉电流	I_{OH}	VDDH=3.3V $V_{OH}=0.7*VDDH$	弱驱动 (DR=1)	-	20	-	mA
			强驱动 (DR=0)	-	40	-	
		VDDH=5V $V_{OH}=0.7*VDDH$	弱驱动 (DR=1)	-	40	-	
			强驱动 (DR=0)	-	80	-	
输出管脚灌电流	I_{OL}	VDDH=3.3V $V_{OL}=0.4V$	弱驱动 (DR=1)	-	10	-	mA
			强驱动 (DR=0)	-	20	-	
		VDDH=5V $V_{OL}=0.6V$	弱驱动 (DR=1)	-	20	-	
			强驱动 (DR=0)	-	45	-	
IO输入 高电平电流	I_{IH}	VDDH = 5V		-	-	0.1	uA
		VDDH = 3.3V		-	-	-	
IO输入 低电平电流	I_{IL}	VDDH = 5V		-0.1	-	-	uA
		VDDH = 3.3V		-	-	-	
IO输出 高电平电压	V_{OH}	VDDH = 5V	强驱动 $I_{min}= 16mA$ 弱驱动 $I_{min}= 8mA$	4.5	-	-	V
		VDDH = 3.3V	强驱动 $I_{min}= 16mA$ 弱驱动 $I_{min}= 8mA$	2.5	-	-	V
IO输出 低电平电压	V_{OL}	VDDH = 5V	强驱动 $I_{min}= 16mA$ 弱驱动 $I_{min}= 8mA$	-	-	0.3	V
		VDDH = 3.3V	强驱动 $I_{min}= 16mA$ 弱驱动 $I_{min}= 8mA$	-	-	0.4	V
总电流 (输出)	I_{total}	所有端口		-	100	-	mA
上拉电阻	R_{pu}	$V_{IN}=NULL$		-	55	-	kΩ
下拉电阻	R_{pd}	$V_{IN}=NULL$		-	55	-	
滤波宽度	$T_{PW(IO)}$	外部复位脚		-	4	-	us
I/O管脚电容	C_{IO}	-		-	-	10	pF

4.3.2.12 ADC特性参数

表 4-31 ADC 特性

参数	符号	测试条件	最小值	典型值	最大值	单位
工作电压	V_{adc}	$V_{ref+}=4.9V$ (VFS=1)	4	-	5.5	V
		$V_{ref+}=3.2V$ (VFS=0)	2.2	-	5.5	
参考电压	V_{ref+}	-	2	-	VDDA	V
工作电流	I_{ADC}	2MSPS (32MHz) ¹	-	3.5	-	mA
工作时钟频率	f_{ADC}	-	0.1	-	32	MHz
最高采样率	F_s	VDDA>4V	-	-	2	MSPS
		2.7V<VDDA<4V	-	-	1.5	
		2.2V<VDDA<2.7V	-	0.15	-	
采样电压范围	V_{AIN}	VFS=1	0	-	4.9或VDDA	V
		VFS=0	0	-	3.2或VDDA	

参数	符号	测试条件	最小值	典型值	最大值	单位
采样切换电阻	R_{ADC}	-	-	1	-	$k\Omega$
内部采样电容	C_{ADC}	-	-	1.2	-	pF
数据准备延迟	$W_{LATENCY}$	-	-	2.5	-	$1/f_{clk}$
触发采样延迟	t_{latr}	-	-	2.5	-	$1/f_{ADC}$
采样时间	t_{samp}	-	1	-	16	$1/f_{ADC}$
转换时间	t_{conv}	-	13	-	16	$1/f_{ADC}$
上电时间	t_{STAB}	-	32	-	512	$1/f_{ADC}$

注：工作频率最大值为32MHz，对应采样频率可达2MSPS。

表 4-32 VTS 特性

参数	符号	最小值	典型值	最大值	单位
V_{SENSE} 与温度的线性度	T_L	-	± 4	-	$^{\circ}C$
平均温敏精度	Avg_slope	-	4.1	-	mV/ $^{\circ}C$
ADC读取温度的采样时间	t_{s_temp}	-	1	-	μs
30 $^{\circ}C$ ($\pm 5^{\circ}C$) 的电压	V_{30}	-	1.35	-	V

表 4-33 ADC 精度

参数	符号	测试条件	典型值	最大值	单位
未调整的总误差	ET	-	± 10	± 40	LSB
未调整偏移误差	EO	-	± 5	± 20	
未调整增益误差	EG	-	± 5	± 20	
修调步长	-	-	0.8	-	
修调范围	-	-	-	± 100	
微分线性误差	ED	-	1	2	
积分线性误差	EL	-	1	4	

4.3.2.13 OPA特性参数

表 4-34 OPA 特性

参数	符号	测试条件	最小值	典型值	最大值	单位
工作电压	V_{OPA}	-	1.8	3.3	5.5	V
共模输入范围	CMIR	-	0	-	VDDA	V
输入失调电压	$V_{IOFFSET}$	未校准, $T_A = -40 \sim 125^{\circ}C$	-2.0	0	3.0	mV
		校准后, $T_A = -40 \sim 125^{\circ}C$	0.15	-	0.25	mV
输入失调电压偏移	$\Delta V_{IOFFSET}$	-	-	0.05	-	$\mu V/^{\circ}C$
驱动电流	I_{LOAD}	-	-	5	-	mA
消耗电流	I_{DD}	无负载	-	80	-	μA
共模抑制比	CMRR	$VDDA = 3.3V, T_A = 30^{\circ}C, C_L = 30pF$	-	145	-	dB
电源抑制比	PSRR	$VDDA = 3.3V, T_A = 30^{\circ}C, C_L = 30pF$	-	130	-	dB
带宽	GBW	$VDDA = 3.3V, T_A = 30^{\circ}C$, 偏置电流4 μA	-	10	-	MHz
压摆率	SR	$VDDA = 5V, T_A = 30^{\circ}C, C_L = 30pF$	-	3.5	6	V/ μs
电阻负载	R_{LOAD}	-	0.1	10	-	$k\Omega$
电容负载	C_{LOAD}	-	-	100	-	pF

参数	符号	测试条件	最小值	典型值	最大值	单位
高饱和电压	$V_{OH_{SAT}}$	-	-	3.8	-	mV
低饱和电压	$V_{OL_{SAT}}$	-	-	3.3	-	mV
相位裕度	ϕ_m	$V_{DDA}=3.3V$, $T_A=30^{\circ}C$, $C_L=50pF$, 偏置电流4uA	-	25	-	°

4.3.2.14 ACMP特性参数

表 4-35 ACMP 特性

参数	符号	测试条件	最小值	典型值	最大值	单位
工作电压	V_{ACMP}	-	1.8	3.3	5	V
输入失调电压	V_{OS}	-	-	-	13	mV
输入共模电压	V_{cm}	响应时间<160ns	0	-	V_{DDA}	V
比较器迟滞电压	V_{hyster}	-	-	20	-	mV
转换延迟时间	T_{str}	CPDLY = 00, $V_{DDA} = 5V$, FREN=0	-	40	-	ns
		CPDLY = 00, $V_{DDA} = 3.6V$, FREN=0	-	50	-	
		CPDLY = 00, $V_{DDA} = 2.5V$, FREN=0	-	60	-	
		CPDLY = 01, $V_{DDA} = 5V$, FREN=0	-	120	-	
		CPDLY = 01, $V_{DDA} = 3.6V$, FREN=0	-	145	-	
		CPDLY = 01, $V_{DDA} = 2.5V$, FREN=0	-	200	-	
		CPDLY = 10, $V_{DDA} = 5V$, FREN=0	-	320	-	ns
		CPDLY = 10, $V_{DDA} = 3.6V$, FREN=0	-	450	-	
		CPDLY = 10, $V_{DDA} = 2.5V$, FREN=0	-	550	-	
		CPDLY = 11, $V_{DDA} = 5V$, FREN=0	-	750	-	
		CPDLY = 11, $V_{DDA} = 3.6V$, FREN=0	-	1000	-	
		CPDLY = 11, $V_{DDA} = 2.5V$, FREN=0	-	1200	-	
响应时间	上升沿	正常响应	-	50	-	ns
	下降沿		-	55	-	
	上升沿	快速响应	-	30	-	
	下降沿		-	40	-	
工作电流	I_{cmp}	$V_{DDA}=5V$, 一路ACMP工作	-	12	-	uA
误差偏移系数	dV_{offset}/dT	-	-	0.5	-	$\mu V/^{\circ}C$

4.3.2.15 DAC特性参数

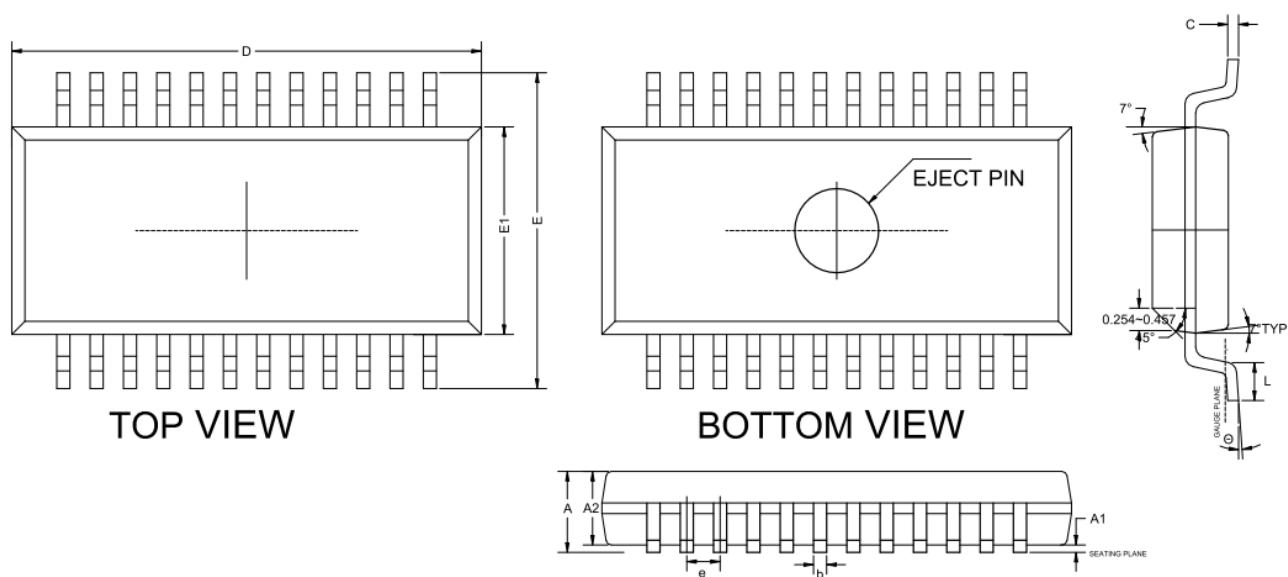
表 4-36 DAC 特性

参数	符号	测试条件	最小值	典型值	最大值	单位
工作电压	V_{DAC}	-	1.8	3.3	5	V
最小转换时间	t_{conv}	1LSB的输出变化, $C_L=1pF$	-	280	-	ns
最大转换时间	t_{settle}	$V_{DDA} = 3.3V$, 从0V输出到最大满幅值, $C_L=1pF$	-	0.8	-	us
输出电压范围	V_{OUT}	-	0.001	-	5.0	V
工作电流	I_{DAC}	-	-	200	-	uA
电阻负载	R_{load}	-	-	-	1	k Ω
容性负载	C_{load}	-	-	-	10	pF

参数	符号	测试条件	最小值	典型值	最大值	单位
积分非线性误差	INL	-	-	0.9	-	LSB
微分非线性误差	DNL	-	-	0.75	-	LSB
偏移误差	Offset	-	-	1.5	-	mV
增益误差	Gain error	-	-	0.4	-	%
从关闭状态启动的时间	t _{WAKEUP}	-	-	5	-	us
电源抑制比	PSRR	最小值为1KHz；最大值为1MHz	90	-	100	dB

5. 封装特性

5.1 SSOP24封装外形尺寸



SYMBOL	MIN	NOM	MAX
A	1.50	-	1.75
A1	0.102	-	0.249
A2	1.40	-	1.55
D	8.582	-	8.738
E	5.842	-	6.198
E1	3.861	-	3.998
e	0.635BSC		
L	0.406	-	0.889
b	0.20	-	0.30
c	0.2TYP		
Θ	0°	-	8°

图 5-1 SSOP24 封装外形尺寸

5.2 TSSOP28封装外形尺寸

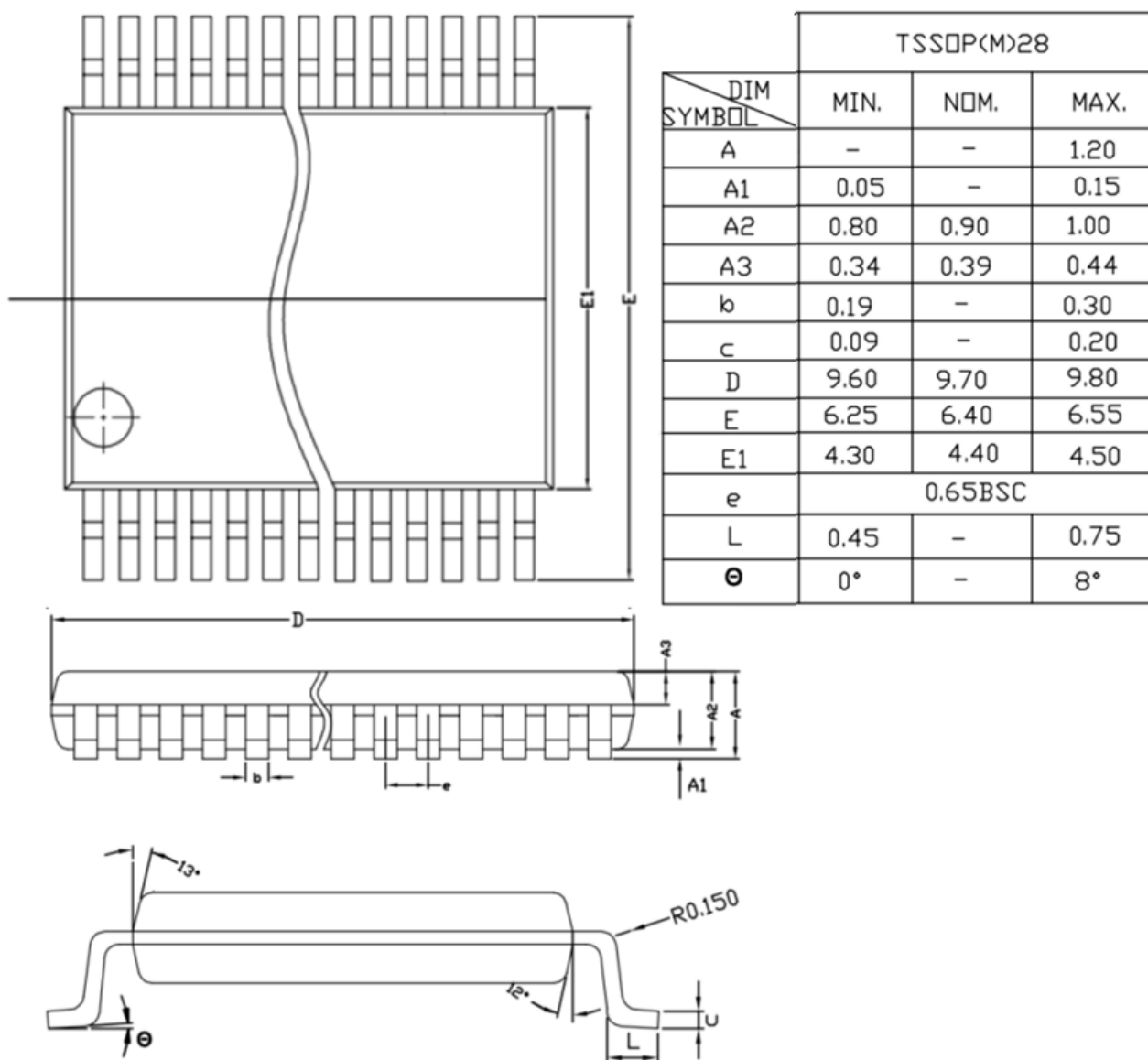


图 5-2 TSSOP28 封装外形尺寸

5.3 QFN24封装外形尺寸

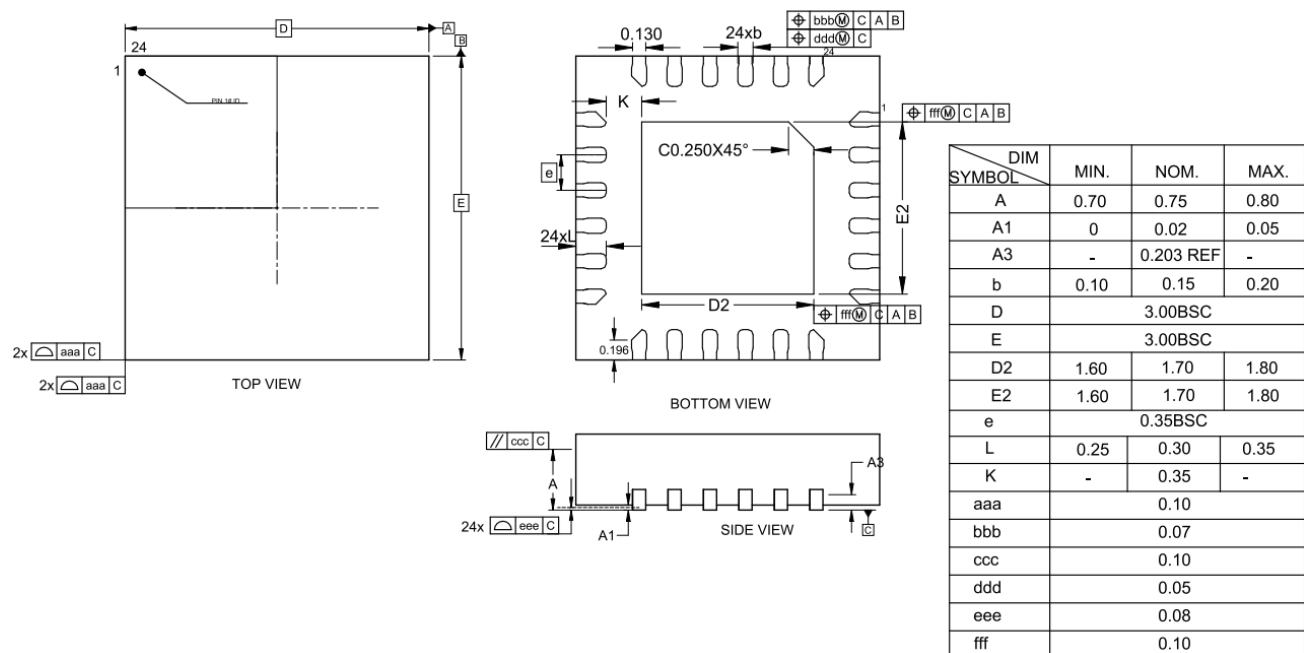


图 5-3 QFN24 (3*3*0.75-P0.35) 封装外形尺寸

5.4 QFN28封装外形尺寸

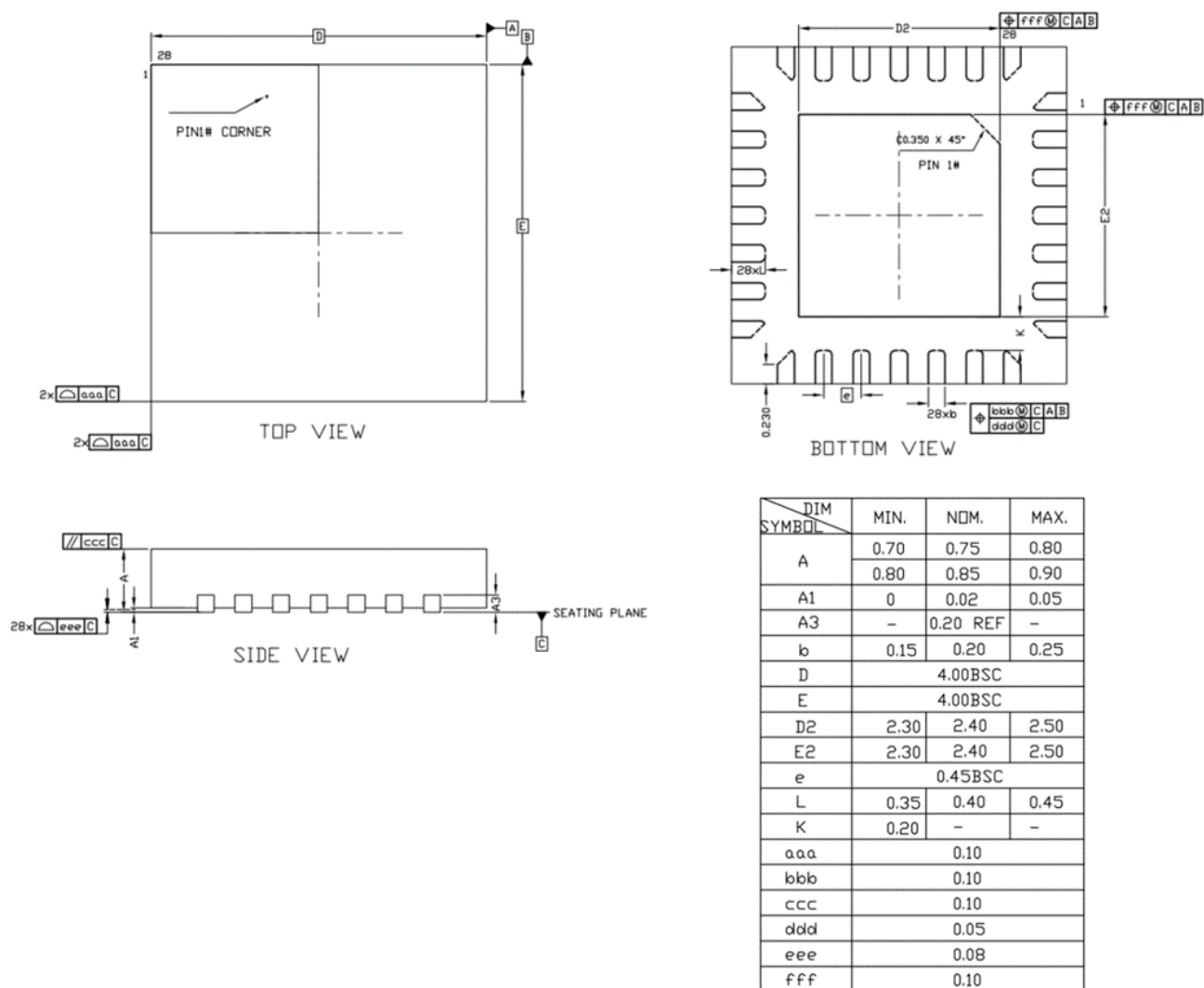


图 5-4 QFN28 (4*4*0.75-P0.45) 封装外形尺寸

5.5 QFN32封装外形尺寸

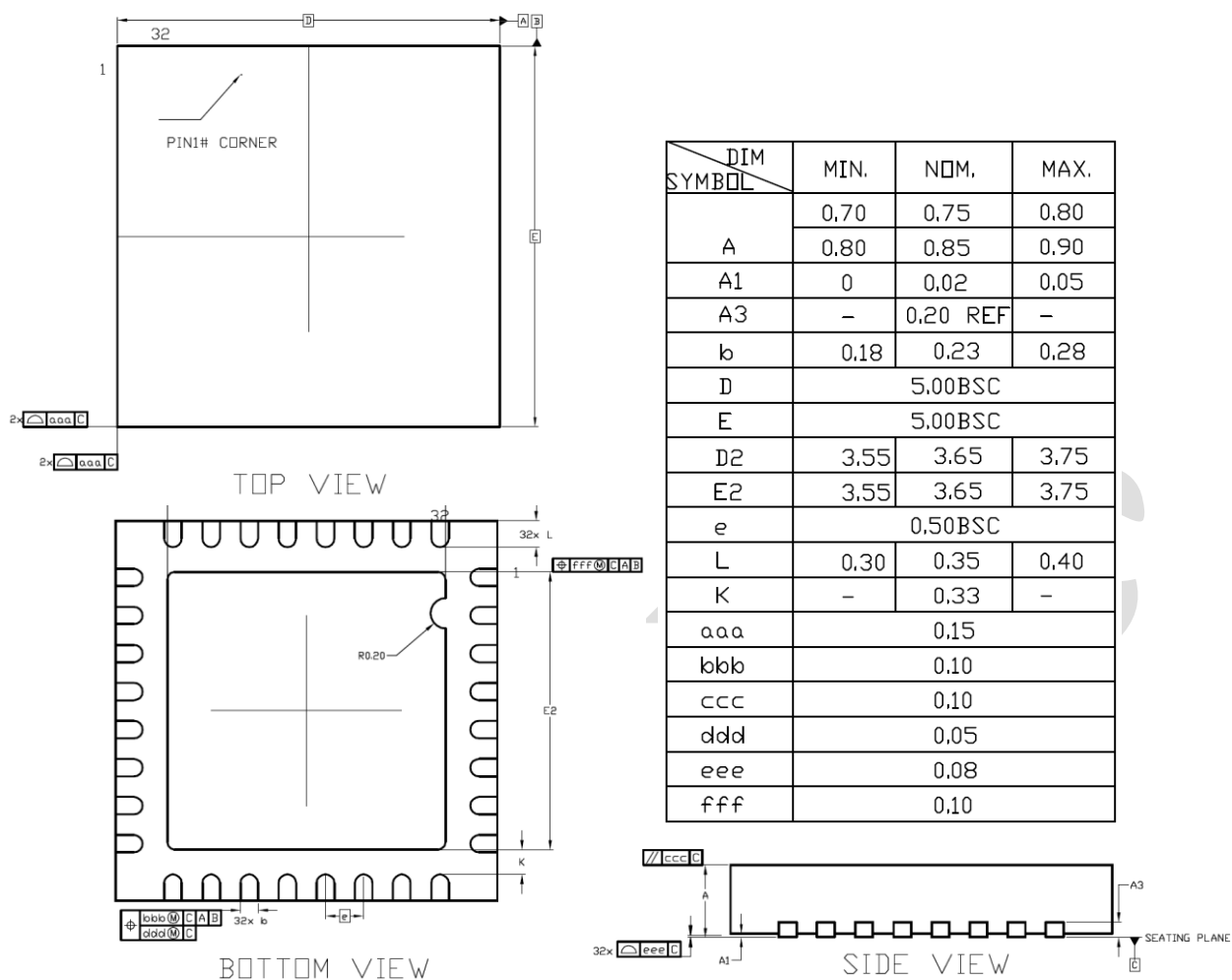


图 5-5 QFN32 (5*5*0.75-P0.5) 封装外形尺寸

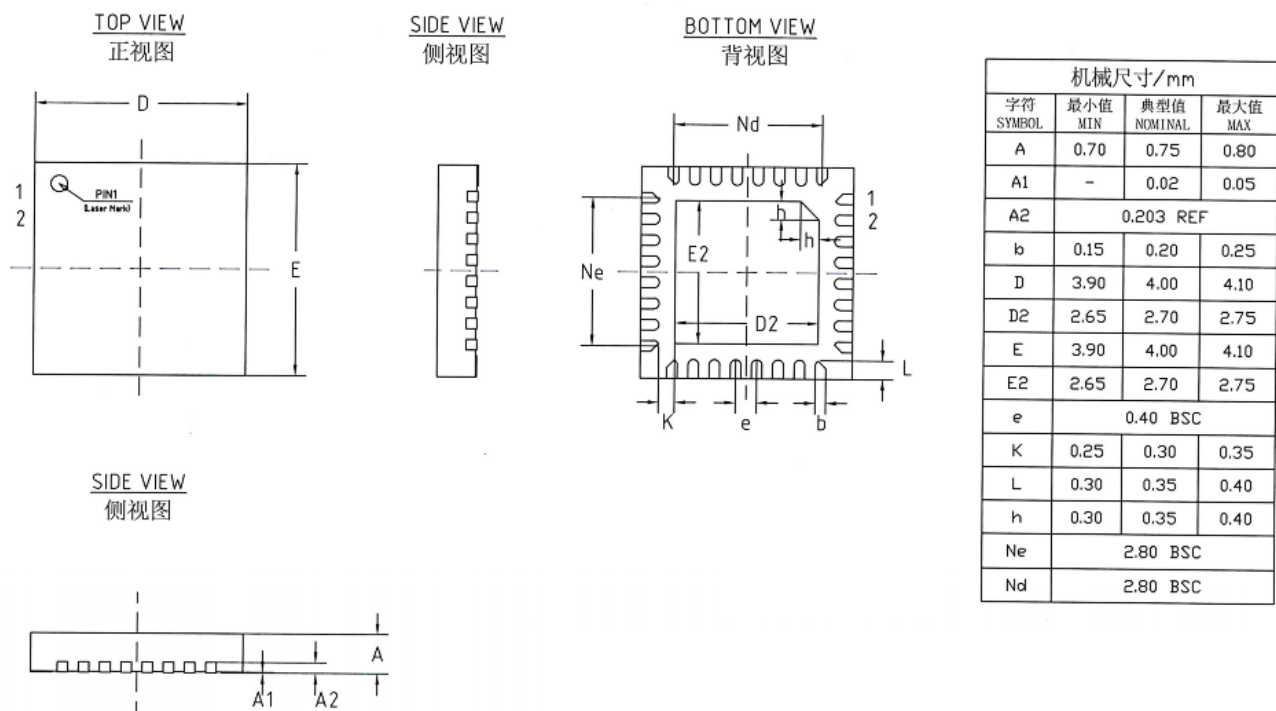


图 5-6 QFN32 (4*4*0.75-P0.4) 封装外形尺寸

5.6 QFN40封装外形尺寸

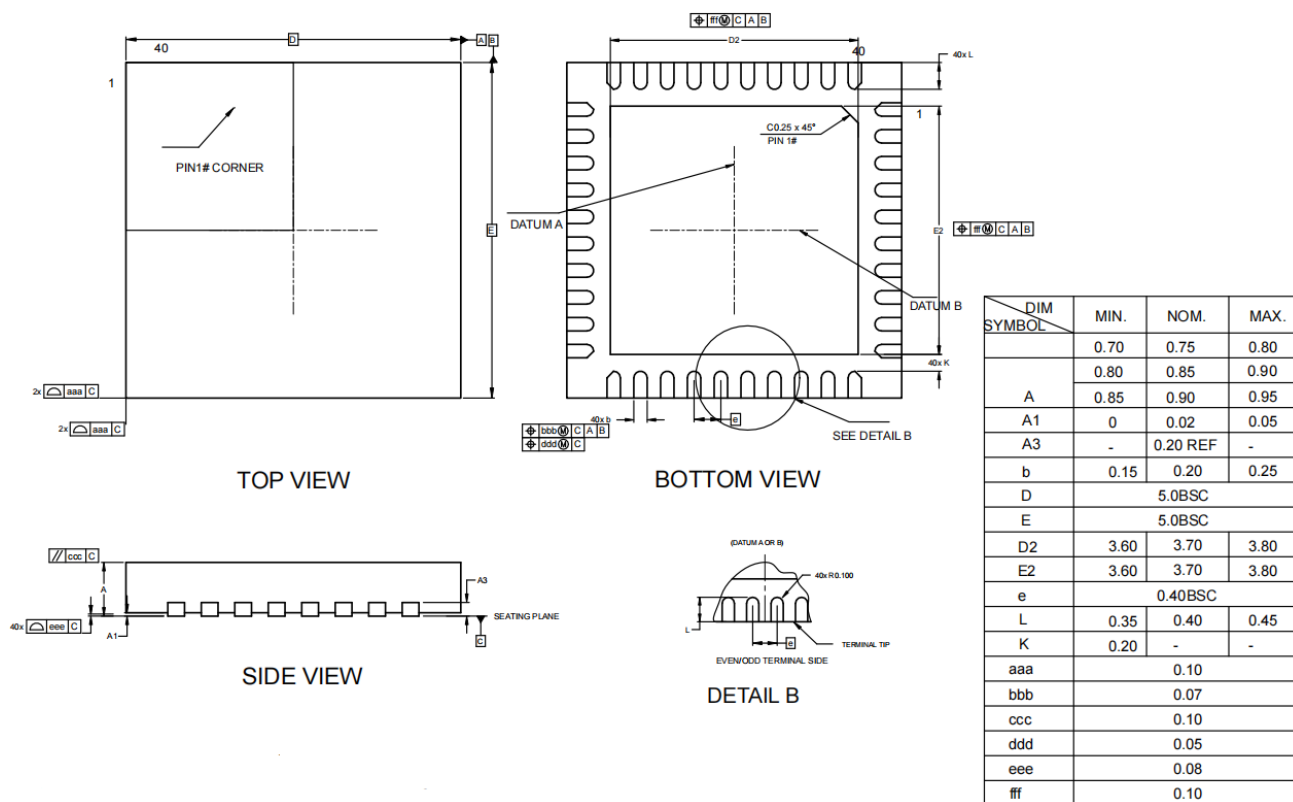


图 5-7 QFN40 (5*5*0.75-P0.4) 封装外形尺寸

5.7 QFN38封装外形尺寸

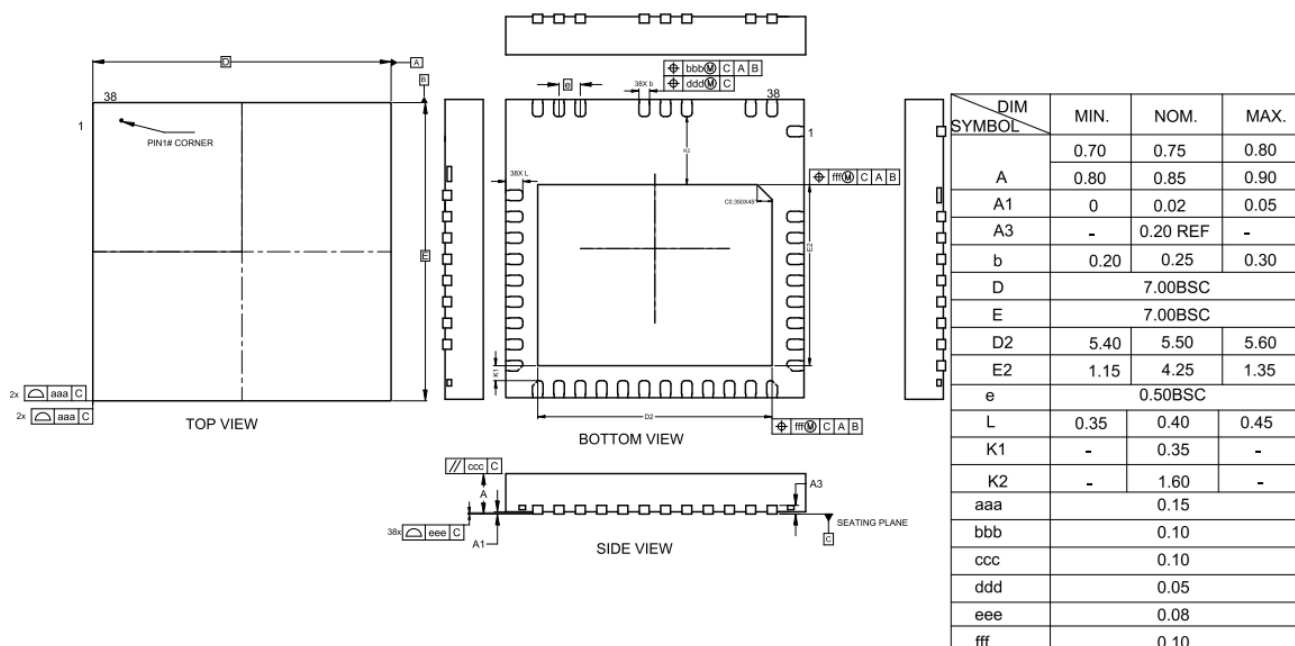


图 5-8 QFN38 (7*7*0.75-P0.5) 封装外形尺寸

5.8 QFN36封装外形尺寸

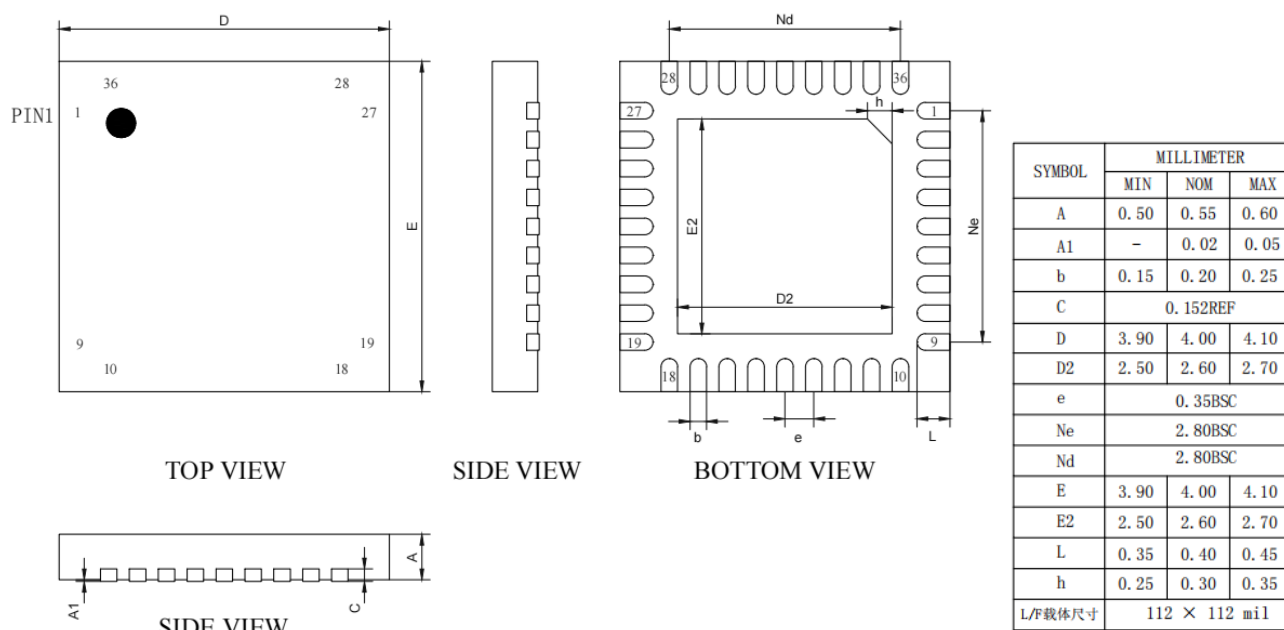


图 5-9 QFN36 (4*4*0.55-P0.35) 封装外形尺寸

5.9 SOP16封装外形尺寸

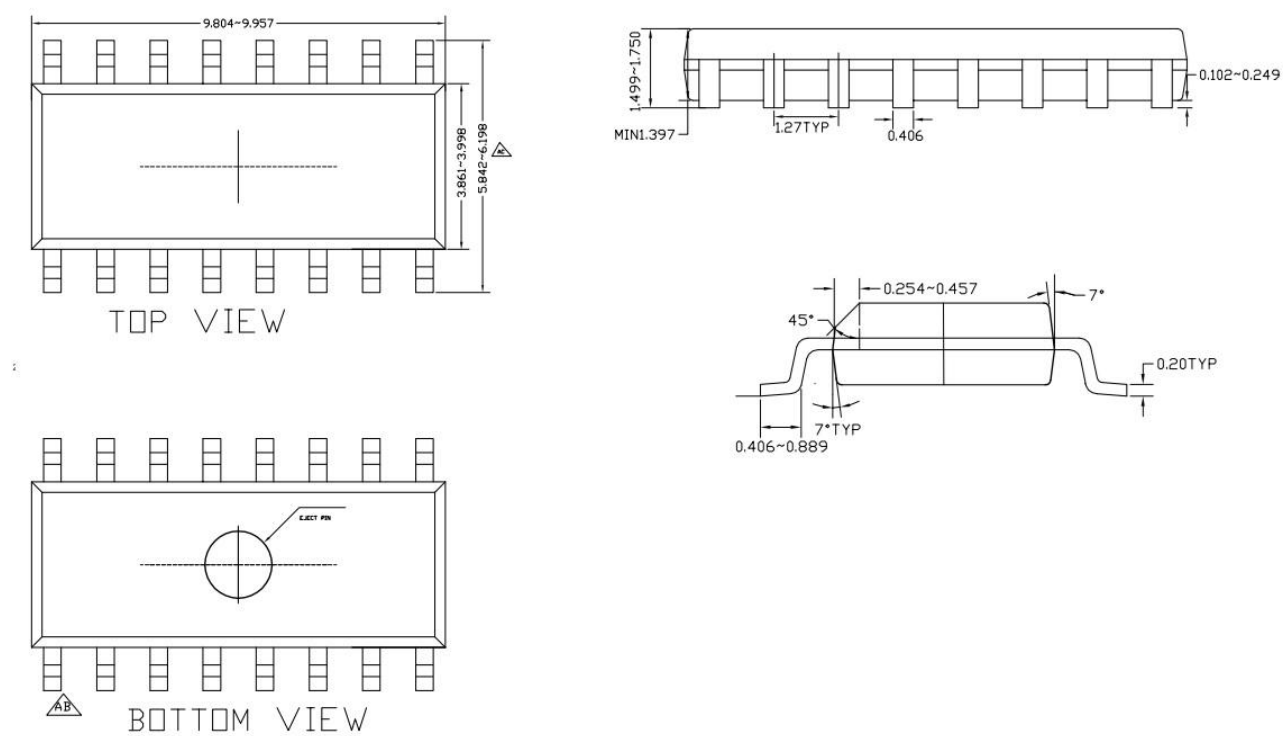


图 5-10 SOP16 封装外形尺寸

5.10 LQFP48封装外形尺寸

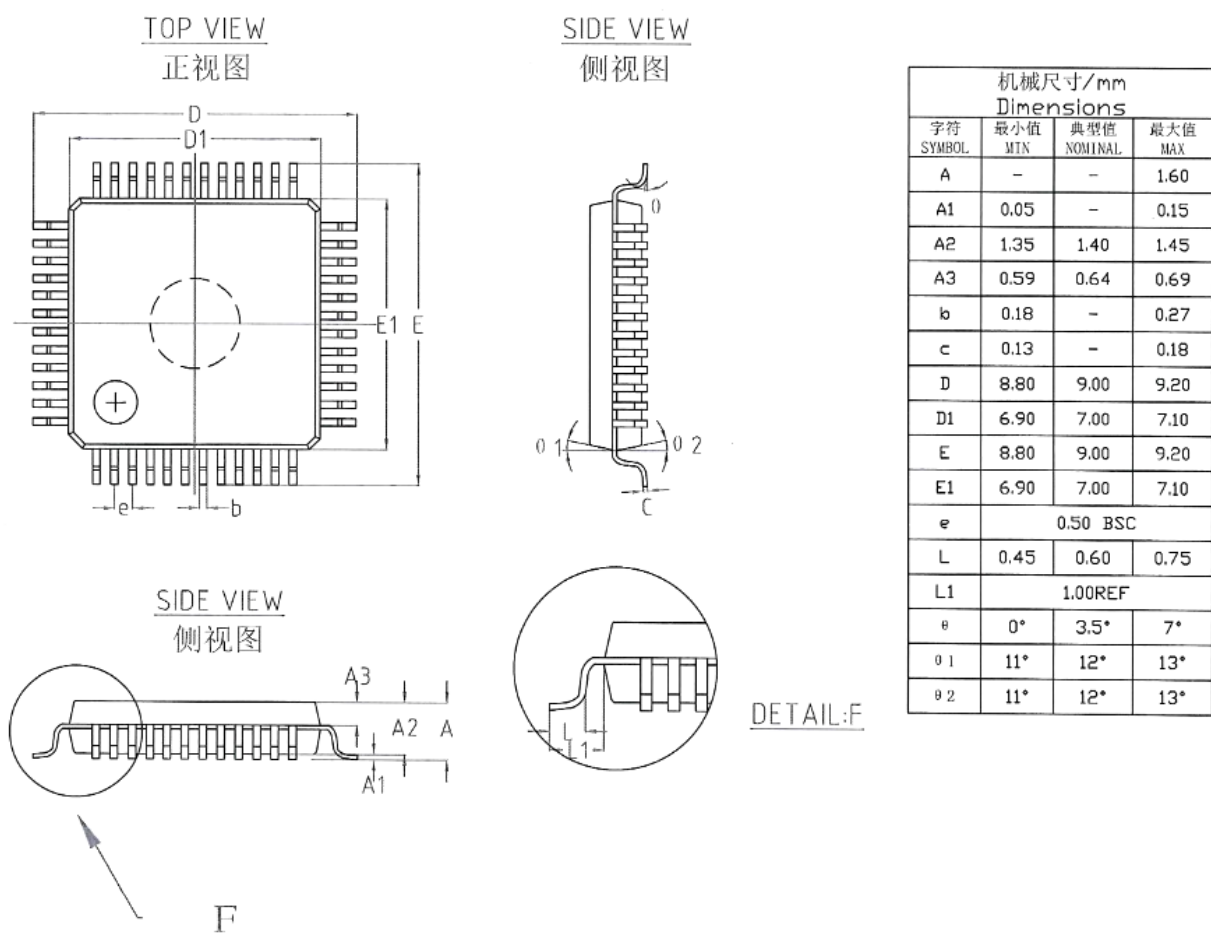
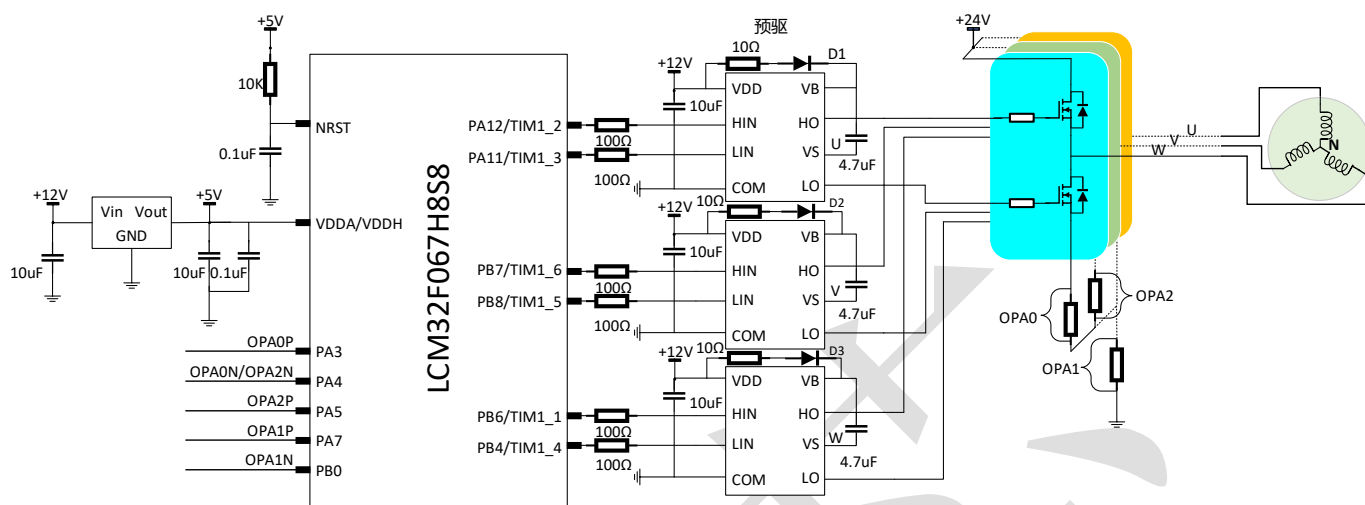


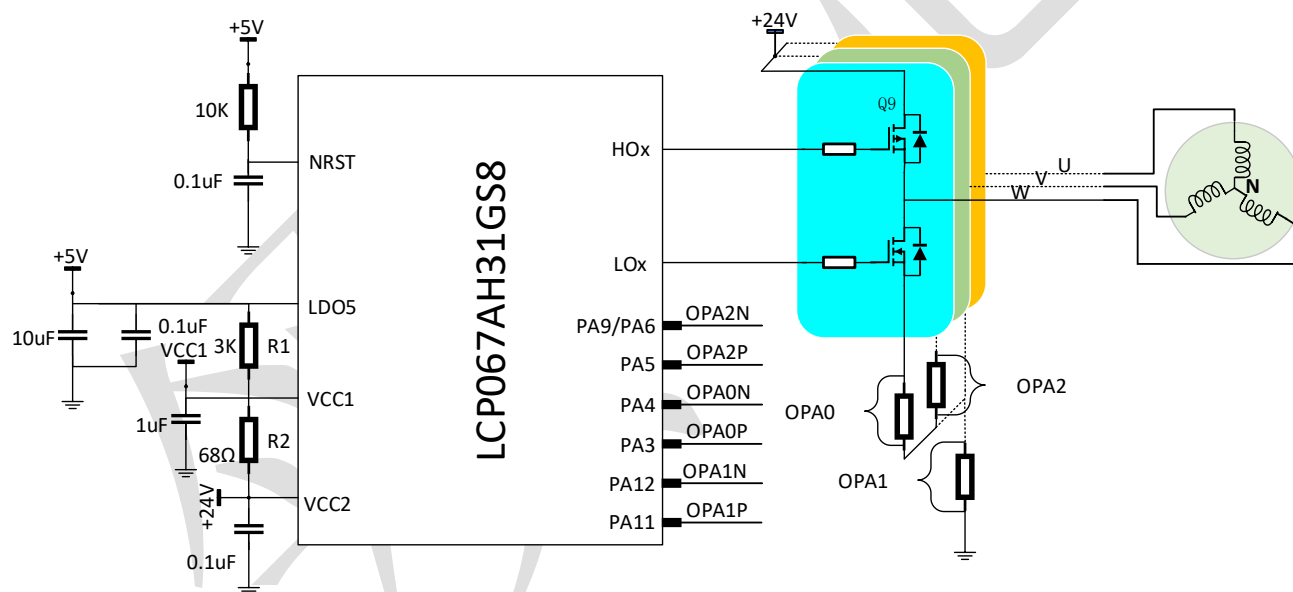
图 5-11 LQFP48 (7*7*1.4-P0.5) 封装外形尺寸

6. 应用电路



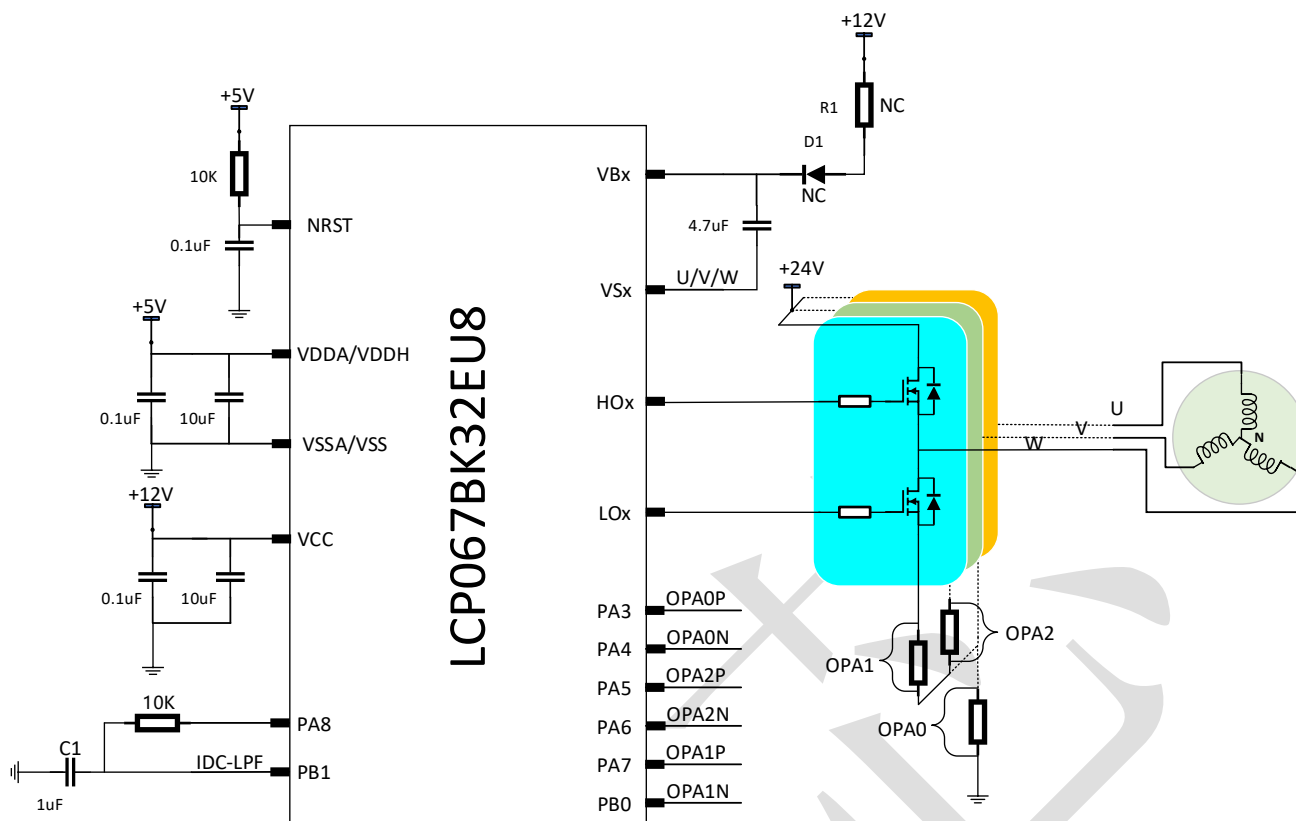
注：D1/D2/D3内部未集成二极管的部分需要外加。

图 6-1 LCM32F067 应用电路示例（以 LCM32F067H8S8 为例）



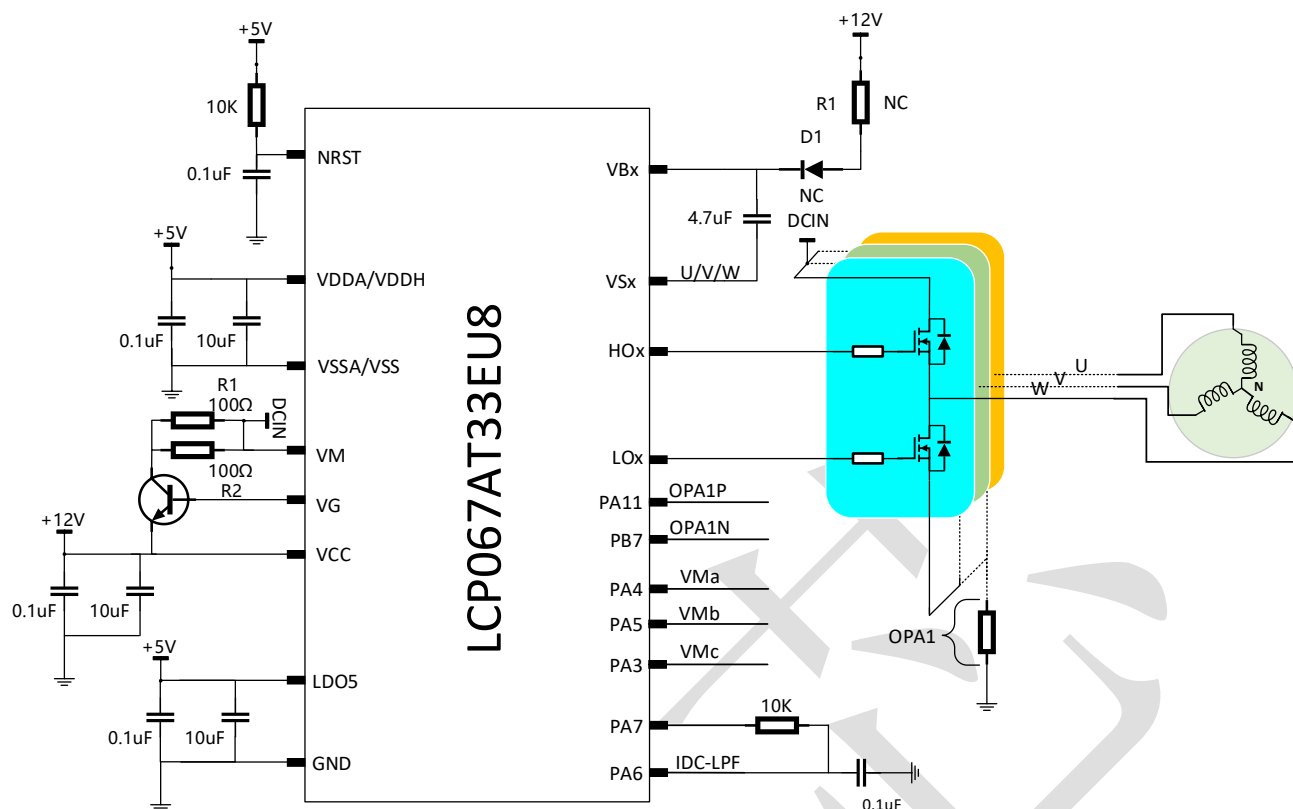
注：适用宽电压范围，正常电压范围可以去掉R1电阻，改大R2电阻。（满足VCC1电压大于7V）

图 6-2 LCP067 NP 预驱系列应用电路示例（以 LCP067AH31GS8 为例）



注: R1与D1在电压<8V时需要添加, C1在恒功率精度要在5%以内时需要添加。

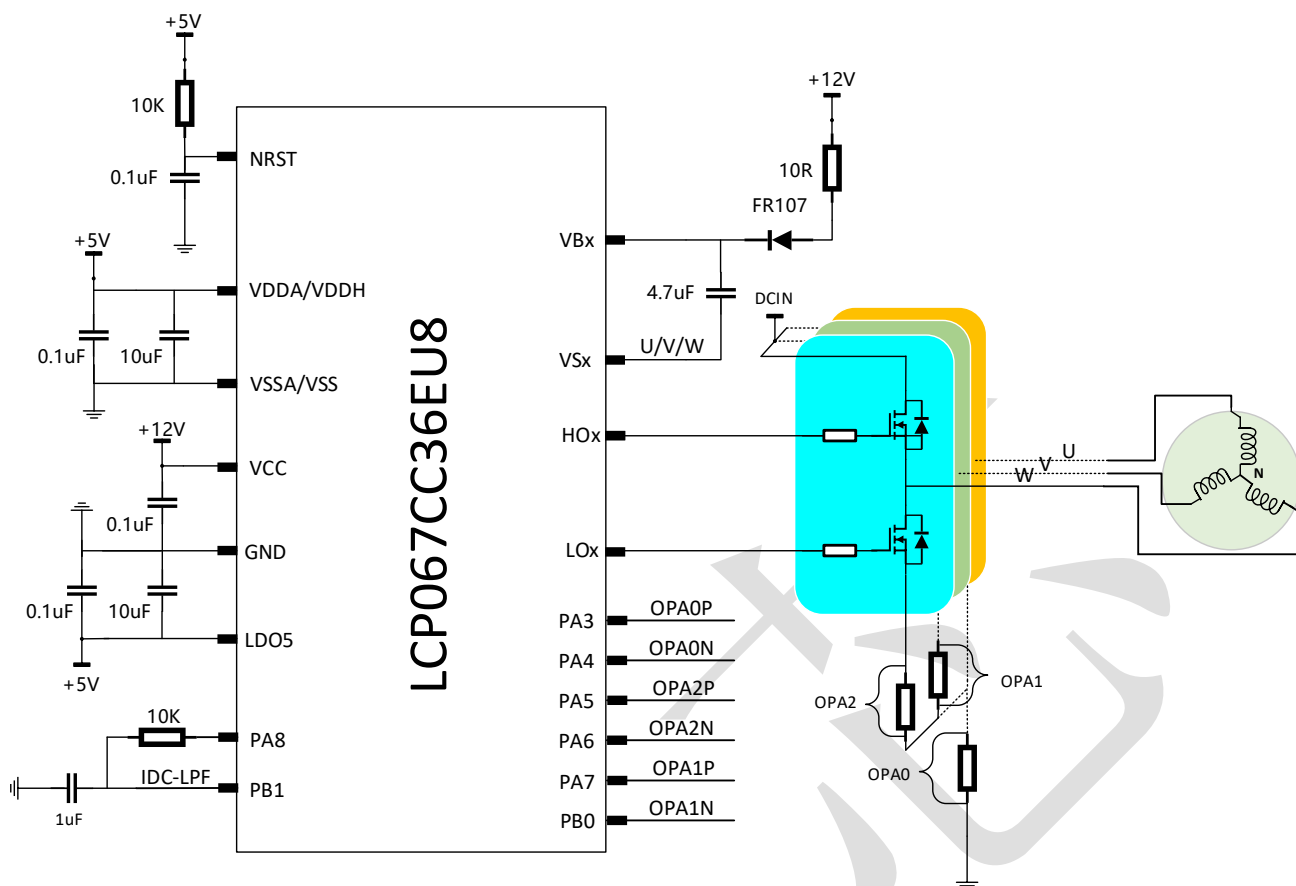
图 6-3 LCP067BK32EU8 应用电路示例



注: 1.VMa/b/c是反电动势输入口。

2.R1和R2电阻的选值和发热情况有关，电阻增大可减少MCU部分发热。

图 6-4 LCP067AT33EU8 应用电路示例



注：VCC为LDO5V的输入

图 6-5 LCP067CC36EU8 应用电路示例

8. 修订历史

表 8-1 文档修订历史

日期	版本	变更内容
2024.05.07	1.0	初版发布
2024.05.27	1.1	增加LCP067AT33XU8内容
2024.07.02	1.2	增加应用电路
2024.09.02	2.0	芯片版本调整
2024.10.08	2.1	修正笔误，调整OPA特性参数
2024.10.21	2.2	应用电路图更新
2024.11.06	2.3	产品型号调整
2024.12.10	2.4	修正芯片电流特性
2025.02.25	2.5	SSOP24封装外形尺寸图更新
2025.03.04	2.6	1.应用电路图更新 2.产品调整
2025.03.13	2.7	增加了产品LCP067AK31GV8和LCP067BC33CT8
2025.04.08	2.8	调整LCM32F067H8W8的SWD引脚描述
2025.05.19	2.9	LCP067AT33YU8引脚排布修正