

集成三个独立 PMOS、三个独立 NMOS 栅极驱动输出和输出为 5.0V，30mA LDO 集成芯片、12 位 ADC、4 个定时器、2 路 UART、1 路 I2C、1 路 SPI、低失调 OPA 和 256B 可编程 E2PROM

主要特点

性能：

- ◆ 16MHz 8 位 8051 内核
- ◆ 支持三种工作模式：正常模式、休眠（Sleep）模式、停机（Stop）模式
- ◆ 集成三路独立半桥驱动
- ◆ 工作温度-40~105℃

存储器：

- ◆ 16K+64 字节 FLASH
- ◆ 256 字节 EEPROM
- ◆ 1024 字节 SRAM：256 字节 SRAM，768 字节 XRAM

复位和电源：

- ◆ 1.8V 到 5.5V 供电和 I/O
- ◆ 内置上电复位电路（POR）
- ◆ 内置低压复位电路（LVR），8 个复位点可选：1.8V、2.0V、2.5V、2.6V、2.8V、3.0V、3.5V、4.0V
- ◆ 内置低压检测电路（LVD），8 个检测点可选：2.2V、2.4V、2.5V、2.7V、2.9V、3.1V、3.65V、4.5V
- ◆ 内置低功耗低压复位/检测电路（LPLVD），8 个检测点可选：2V、2.2V、2.5V、2.8V、3V、3.5V、4V、4.5V。
停机模式（Stop）下可用

时钟：

- ◆ 内置 16MHz 高精度 RCH，精度±1.5%
- ◆ 内置 32KHz 低频 RCL
- ◆ 支持外部输入外部高频振荡 4~16MHz，或者外部低频振荡 32.768KHz，两者复用同一组管脚，由信息区配置，默认为 32.768KHz 振荡
- ◆ 系统时钟分频：16/8/4/2/1/0.5/0.25MHz

外设模块：

- ◆ 两路 UART
- ◆ 一路 SPI，支持主从模式
- ◆ 一路 I2C，支持主从模式
- ◆ 1 个 16 位高级控制定时器 T3
- ◆ 2 个 16 位定时器（T0、T1），1 个带捕获功能的 16 位定时器 T2
- ◆ 内置看门狗（WDT）和窗口看门狗（WWDT）
- ◆ 1 个 8 位 WT 定时器
- ◆ 多达 13 个快速 I/O 端口

模拟模块：

- ◆ 1 个 12 位 A/D 转换器，最高转换速率为 1Mbps，最多支持 16 个通道，内置温度传感器
- ◆ 集成两个运算放大器 OPA0/1
- ◆ 集成两路模拟比较器 ACMP0/1
- ◆ 集成一个 10 位精度 DAC 数模转换器
- ◆ 内置一个三端输入的采样电路 HALL_MID

预驱芯片特性:

- ◆ 电源电压范围: 8.0-40.0V
- ◆ 兼容 3.3/5/15V 输入逻辑
- ◆ 驱动三相 P+N 独立半桥
- ◆ 驱动电流: +300mA/-60mA(typ.)
- ◆ 输出栅极电压为 10V
- ◆ 集成死区时间: 50ns (typ.)
- ◆ 集成过温保护功能
- ◆ 集成 5V/30mA LDO

领芯

目录

1. 产品描述	4
2. 引脚描述	6
2.1 引脚封装	6
2.2 引脚复用	7
2.3 引脚功能	9
3. 封装尺寸	12
4. 电气特性	13
4.1 LCP018AH31XS8 预驱特性	13
4.1.1 绝对最大额定值 ($T_A=25^{\circ}\text{C}$)	13
4.1.2 推荐工作范围 ($T_A=25^{\circ}\text{C}$)	13
4.1.3 电气特性($V_{CC}=24.0\text{V}$, $C_L=1000\text{pF}$, $T_A=25^{\circ}\text{C}$)	13
4.1.4 动态电特性($V_{CC}=24.0\text{V}$, $C_L=1000\text{pF}$, $T_A=25^{\circ}\text{C}$)	14
4.2 MCU 特性	14
4.2.1 绝对最大值	14
4.2.2 推荐工作条件	15
4.2.3 直流电气特性	15
5. 命名规则	20
6. 历史版本	21

1. 产品描述

LCP018AH31XS8 是一款集成了三个独立 PMOS、三个独立 NMOS 栅极驱动输出和输出为 5.0V, 30mA 的 LDO 集成芯片的 8 位 8051 内核微控制器 (1T 工作模式), 指令集与标准的 80C51 完全兼容, 整体框图如图 1 所示。可针对于三相电机中低速小功率的应用, 可在高达 24V 电压下工作。内置 VCC 欠压 (UVLO) 保护功能, 防止功率管在过低的电压下工作, 提高效率, 同时集成了过温保护。输入脚兼容 3.3-15.0V 输入逻辑, 集成防穿通死区时间为 50ns, 驱动能力为+300mA/-60mA。可以通过外接电阻, 降低驱动芯片的发热, 提高系统的可靠性。

LCP018AH31XS8 内置 16K 的 Flash, 用于存储程序代码 (APROM), 256 字节 E2PROM, 用户保存用户特定配置信息, 这两个区域支持在应用编程 (IAP) 功能, 即用户可在程序中配置程序区和 E2PROM 区。APROM 区还可划出 2K 区域, 作为引导代码区域 (LDRROM), 该区域一旦划定以后, 和 APROM 区域均具有独立的地址空间、中断向量表, 任何时刻 CPU 只能工作在一个区域, 但可以通过 IAP 相互读写, LDRROM 区通常存放用于系统编程 (ISP) 的引导代码 (Boot Code), 串口通常作为 ISP 编程的通讯接口。为了方便烧录和校验, 整个 Flash 区域支持两线 ICP 烧录 (在电路烧录), 并和调试接口复用。可通过加密位对 Flash 加密, 保障代码的安全。此外, LCP018AH31XS8 还内置 256 字节 SRAM、768 字节 XRAM 及 256 字节 E2PROM, 最多可达 16 个标准管脚, 调试时钟引脚与 Reset 复用, 调试与下载程序只需占用 2 个引脚。

LCP018AH31XS8 提供了丰富的功能模块, 包括:两个标准 16 位定时器 T0/T1, 兼容传统 MCS51 功能, T0 支持方波输出, T1 支持 PWM 输出。一个带有 4 路捕获功能和 1 对互补 PPG 输出功能的 16 位定时器 T2, 支持死区控制。一个高级定时器 ATimer (Advanced Timer, T3), 支持 4 通道捕获功能, 4 对互补 PWM 输出, 支持死区控制和其它模块的灵活同步。一个独立看门口 (IWDT) 和一个窗式看门狗 (WWDT)。1 个 8 位 WT 定时器, 可产生 8K/4K/2K/1KHz 四种频率蜂鸣信号, 支持系统的低功耗自动唤醒。两个标准串行口 (UART), 支持波特率的灵活配置和同步工作模式。2 个内置低失调运算放大器 OPA, 支持 25/50 倍固定放大和用户的自定义放大。一个 SPI, 一个 I2C, 一个 16 通道的 12 位 ADC 和一个 DAC。支持 4 路外部中断和键盘 (KBI) 中断, 全引脚覆盖。

LCP018AH31XS8 支持 3 组时钟源输入, 最高工作频率 16MHz, 所有时钟源支持软件切换立即生效 (on-the-fly)。3 组时钟源包括: 外部晶振 (支持高低晶振), 32KHz 内部 RCL 振荡时钟和精度为 +/-1% 的 16MHz 内部高频时钟。LCP018AH31XS8 提供多个电源检测模块, 支持上电复位、低压复位、低压检测, 以及专门的低功耗低压检测模块, 用于停机 (Stop) 模式下, 电源电压的检测。

LCP018AH31XS8 可运行在三种工作模式: 正常工作模式、休眠 (Sleep) 模式和停机 (STOP) 模式。正常工作模式时, 可以通过调节工作频率、关闭空闲模块等方式减少系统功耗。休眠 (Sleep) 模式时, 芯片主时钟关闭, 处理器停止运行但部分功能模块仍能够正常工作。停机 (STOP) 模式下芯片全部时钟关闭确保芯片功耗达到最低。

LCP018AH31XS8 整体框图如下：

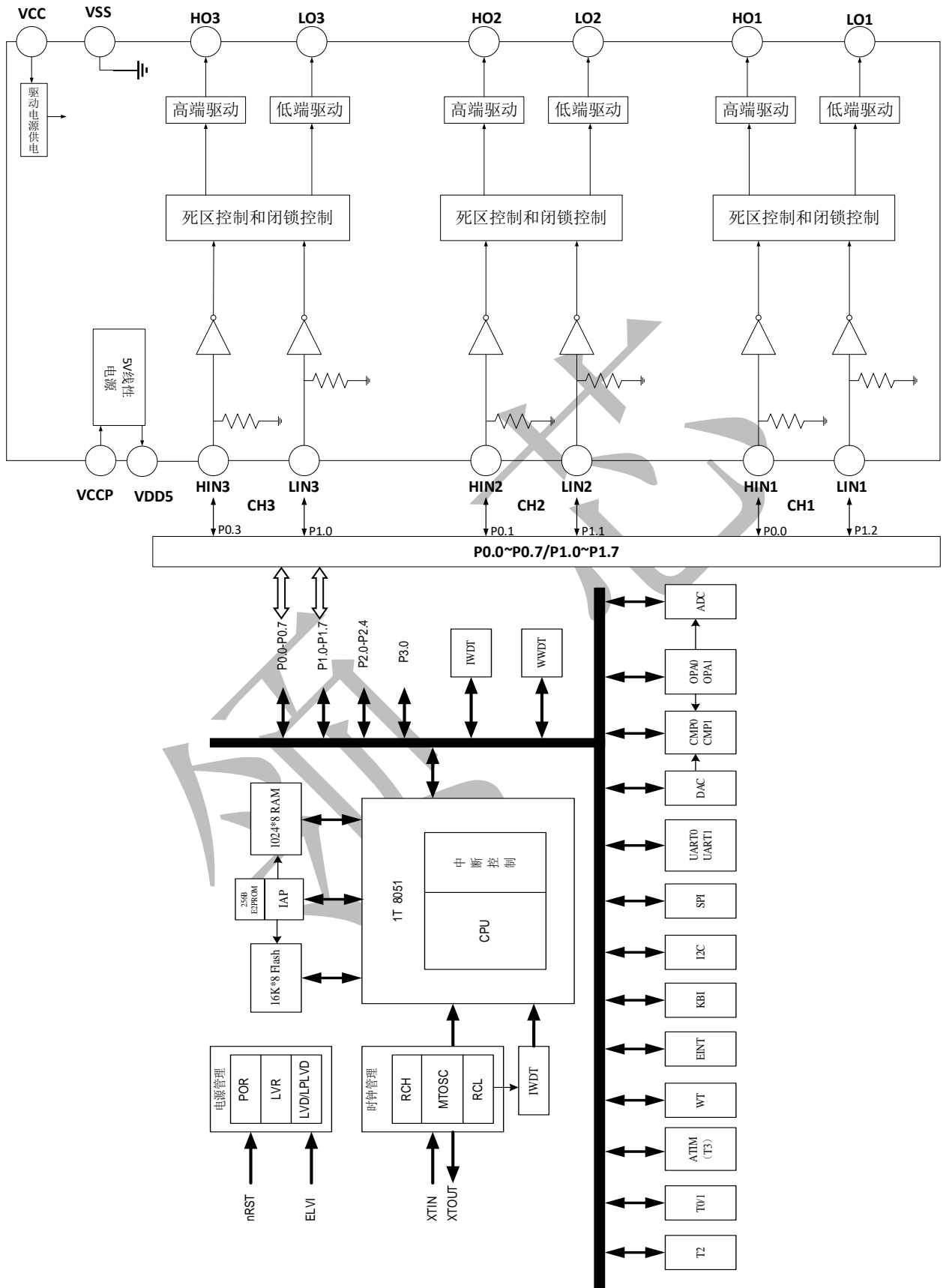


图 1 LCP018AH31XS8 整体框图

2. 引脚描述

2.1 引脚封装

SSOP24 封装

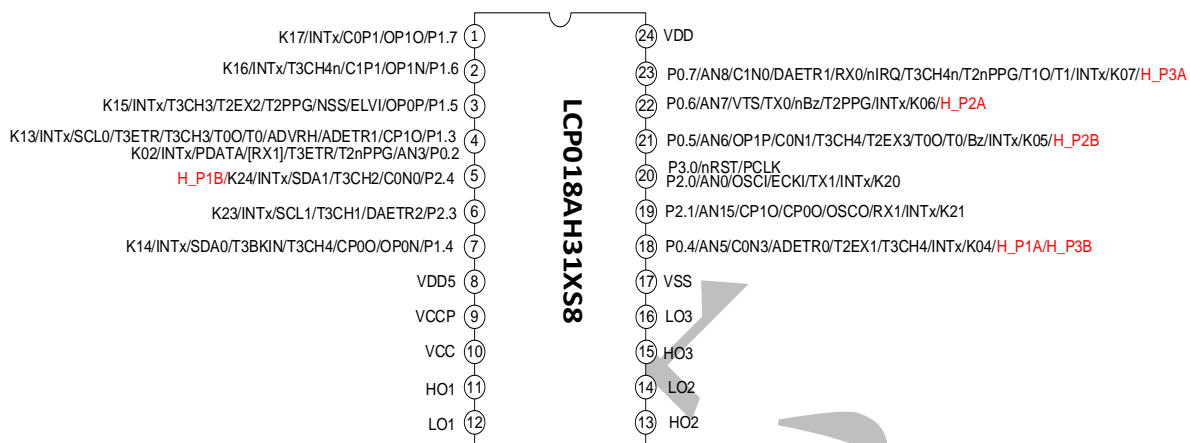


图 2 LCP018AH31XS8 封装引脚排列

2.2 引脚复用

表 1 引脚复用

引脚号	I/O	驱动能力 [※] (mA)@3.3V		系统	定时器 0/1/2 /WT	高级 定时器 (T3)	键盘 中断	通信 接口	外部 中断	OPA	比较器	ADC/DAC	BMEF
		DS=0	DS=1										
	P0.0	2	16	--	T1/T10	T3CH1	KI00	MOSI/ RX0	INT0/ INT1/ INT3	--	--	AD1	--
	P0.1	2	16	--	--	T3CH2	KI01	MISO/ TX0	INT0/ INT1/ INT3	--	C1P3	AD2/ DACETRO	--
4	P0.2	2	16	PDAT	T2nPWM	ETR	KI02	[RX1]	INT0/ INT1/ INT3	--	--	AD3	--
	P0.3	2	16	--	T2/ T2EX2/ T2PWM	T3CH3	KI03	--	INT0/ INT1/ INT3	--	--	AD4	--
	VCC												
18	P0.4	2	8	--	T2EX1	T3CH4	KI04	--	INT0/ INT1/ INT3	--	CON3	AD5/ ADCETRO	H_P1A/ H_P3B
21	P0.5	2	8	--	T0/T00/ T2EX3/BZ	T3CH4	KI05	--	INT0/ INT1/ INT3	OP1P	CON1	AD6	H_P2B
22	P0.6	2	8	VTS	T2PWM/ nBUZ	--	KI06	TX0	INT0/ INT1/ INT3	--	--	AD7	H_P2A
23	P0.7	2	8	--	T1/T10/ T2nPWM/ nIRQ	T3CH4n	KI07	RX0	INT0/ INT1/ INT3	--	C1N0	AD8/ DACETR1	H_P3A
	P1.0	2	16	--	T2/T2EX0	T3CH3n	KI10	SCK	INT1/ INT3	--	--	AD9	--
	P1.1	2	16	CLKO	--	T3CH4/ T3CH2n	KI11	--	INT1/ INT3	--	--	AD10	--
	P1.2	2	16	--	--	T3CH3/ T3CH1n	KI12	--	INT1/ INT3	--	--	--	--
4	P1.3	2	16	ADVRH	T0/T00	T3CH3/ ETR	KI13	SCL	INT1/ INT3	--	CP10	ADCETR1	--
7	P1.4	2	16	--	--	T3CH4/ TBRK	KI14	SDA	INT1/ INT3	OP0N	CP00	--	
	GND												

3	P1.5	2	16	ELVI	T2EX2/ T2PWM	T3CH3	KI15	NSS	INT1/ INT3	OP0P	--	--	--
2	P1.6	2	8	--	--	T3CH4n	KI16	--	INT1/ INT3	OP1N	C1P1	--	--
1	P1.7	2	8	--	--	--	KI17	--	INT1/ INT3	OP1O	C0P1	--	--
20	P2.0	2	8	OSCI /CKI	--	--	KI20	TX1	INT1/ INT2/ INT3	--	--	AD0	--
19	P2.1	2	8	OSCO	--	--	KI21	RX1	INT1/ INT2/ INT3	--	CP0O/ CP1O	AD15	--
24	VDD												
	P2.2	2	8	VREF	T2PWM	--	KI22	[TX1]	INT1/ INT2/ INT3	OP0O	--	AD13/ DACO	H_MID
6	P2.3	2	16	--	--	T3CH1	KI23	SCL	INT1/ INT2/ INT3	--	--	DACETR2	--
5	P2.4	2	16	--	--	T3CH2	KI24	SDA	INT1/ INT2/ INT3	--	CON0	--	H_P1B
20	P3.0	2	8	RST/ PCLK	--	--	--	--	--	--	--	--	--
8	VDD	P											LDO 输出电压脚，外接电容
9	VCCP	P											LDO 供电电源，加限流电阻后可与 VCC 短接
10	VCC	O											预驱供电电源
11	HO1	O											相 1 高侧输出脚
12	LO1	O											相 1 低侧输出脚
13	HO2	O											相 2 高侧输出脚
14	LO2	O											相 2 低侧输出脚
15	HO3	O											相 3 高侧输出脚
16	LO3	O											相 3 低侧输出脚
17	VSS	P											地

- 注：1. 该驱动能力以 3.3V 标准设计，5V 电压下可以达到更高的驱动能力，实际驱动能力请参考电气特性。
 2. 所有 I/O 的驱动能力都可以调节，请寄存器 GPIO_DS0~GPIO_DS3 的描述。
 3. 所有 I/O 的跳转 Rate 均可以按组设置，当使能 SlowRate 以后，可以减少 PAD 干扰，请参见 GPIO_SR 寄存器描述。

2.3 引脚功能

表 2 引脚功能描述

I/O	管脚属性	管脚描述	引脚位置
端口			
P0.0-P0.7	I/O	8 位双向 I/O 口，可位操作	P0.0~P0.7
P1.0-P1.7	I/O	8 位双向 I/O 口，可位操作	P1.0~P1.7
P2.0-P2.4	I/O	5 位双向 I/O 口，可位操作	P2.0~P2.4
P3.0	I/O	1 位双向 I/O 口，可位操作	P3.0
烧录			
[PCLK]	I	编程时钟输入脚，与复位引脚复用	P3.0
[PDATA]	I/O	编程数据输入输出脚	P0.2
驱动			
HIN1	I	逻辑输入控制信号高电平有效，控制高端功率 MOS 管的导通与截止 “0”是关闭功率 MOS 管；“1”是开启功率 MOS 管	P0.3
HIN2	I		P0.1
HIN3	I		P0.0
LIN1	I	逻辑输入控制信号低电平有效，控制低端功率 MOS 管的导通与截止 “0”是关闭功率 MOS 管；“1”是开启功率 MOS 管	P1.0
LIN2	I		P1.1
LIN3	I		P1.2
系统			
nRST	I	外部复位脚，低电平有效	P3.0
CLKO	O	时钟输出	P1.1
INT0	I	外部中断 0	P0.0~P0.7
INT1	I	外部中断 1	P0.0~P0.7, P1.0~P1.7, P2.0~P2.4
INT2	I	外部中断 2	P2.0~P2.4
INT3	I	外部中断 3	P0.0~P0.7, P1.0~P1.7, P2.0~P2.4
ELVI	I	低压检测外部输入电压	P1.5
VREF	O	基准电压	P2.2
OSCI	I	外部晶振输入脚	P2.0
OSCO	O	外部晶振输出脚	P2.1
CLKI	I	外部时钟输入脚	P2.0
HO1、HO2、HO3	O	输出控制高端 MOS 功率管的导通与截止	
LO1、LO2、LO3	O	输出控制低端 MOS 功率管的导通与截止	
定时器 (T0, T1, T2)			
T0	I	T0 外部计数时钟输入	P0.5, P1.3
T0O	O	T0 方波输出	P0.5, P1.3
T1	I	T1 外部计数时钟输入	P0.0, P0.7
T1O	O	T1 PWM 输出	P0.0, P0.7
T2	I	T2 外部计数时钟输入	P0.3, P1.0
T2EX0~T2EX3	I	T2 捕获输入	P0.3~P0.5, P1.0, P1.5
T2PWM	O	T2 PWM 输出	P0.3, P0.6, P1.5, P2.2
T2nPWM	O	T2 PWM 方向输出	P0.2, P0.7

I/O	管脚属性	管脚描述	引脚位置
nIRQ	O	WT IRQ 输出	P0.7
BUZ	O	蜂鸣器正相输出	P0.5
nBUZ	O	蜂鸣器反相输出	P0.6
KBI			
KI00~KI07	I	P0 口 8 位键盘中断	P0.0~P0.7
KI10~KI17	I	P1 口 8 位键盘中断	P1.0~P1.7
KI20~KI24	I	P2 口 5 位键盘中断	P2.0~P2.4
通信接口 (UART0/1, I2C, SPI)			
TX0	O	UART0 数据输出脚	P0.1, P0.6,
RX0	I	UART0 数据输入脚	P0.0, P0.7,
TX1	O	UART1 数据输出脚	P2.0, P2.2
RX1	I	UART1 数据输入脚	P0.2, P2.1
SDA0	I/O	I2C 数据输入输出脚	P1.4
SCL0	I/O	I2C 时钟输入输出脚	P1.3
SDA1	I/O	I2C 数据输入输出脚	P2.4
SCL1	I/O	I2C 时钟输入输出脚	P2.3
NSS	I/O	SPI 片选信号	P1.5
MISO	I/O	SPI 主入从出	P0.1
MOSI	I/O	SPI 主出从入	P0.0
SCK	I/O	SPI 时钟	P1.0
高级定时器 (T3)			
T3CH1	I/O	高级定时器通道 1, 可作为捕获输入 1 和 PWM1 输出;	P0.0, P2.3
T3CH1n	O	高级定时器互补通道 1, 互补 PWM1 输出;	P1.2
T3CH2	I/O	高级定时器通道 2, 可作为捕获输入 2 和 PWM2 输出;	P0.1, P2.4
T3CH2n	O	高级定时器互补通道 2, 互补 PWM2 输出;	P1.1
T3CH3	I/O	高级定时器通道 3, 可作为捕获输入 3 和 PWM3 输出;	P0.3, P1.2, P1.3, P1.5
T3CH3n	O	高级定时器互补通道 3, 互补 PWM3 输出;	P1.0,
T3CH4	I/O	高级定时器通道 4, 可作为捕获输入 4 和 PWM4 输出;	P0.4, P0.5, P1.1, P1.4
T3CH4n	O	高级定时器通道 4, 互补 PWM4 输出	P0.7, P1.6
ETR	I	高级定时器外部触发	P0.2, P1.3
TBRK	I	高级定时器刹车 (Break) 输入	P1.4
模拟比较器 (ACMP0/1)			
C0P	I	比较器 0 正端输入	P1.7
C1P	I	比较器 1 正端输入	P1.6/P0.1
C0N	I	比较器 0 负端输入	P2.4/P0.5/P0.4
C1N	I	比较器 1 负端输入	P0.7
CP0O	O	比较器 0 输出	P1.4/P2.1
CP1O	O	比较器 1 输出	P1.3/P2.1
ADC 模数转换			
AD0~AD15	I	AD 电压采通道	P2.0, P0.0~P0.7;, P1.0, P1.1, P2.2, P2.1

I/O	管脚属性	管脚描述	引脚位置
ADVRH	I/O	ADC 正电压输出管脚，受 ADPREF 寄存器控制	P1.3
ADCETRO/ ADCETR1	I	ADC 外部触发输入引脚	P0.4 , P1.3
运算放大器 (OPA0, OPA1)			
OP0P	I	放大器 0 正端输入	P1.5
OP1P	I	放大器 1 正端输入	P0.5
OP0N	I	放大器 0 负端输入	P1.4
OP1N	I	放大器 1 负端输入	P1.6
OP0O	O	放大器 0 输出端	P2.2
OP1O	O	放大器 1 输出端	P1.7
反向电动势输入			
H_P1A	I	反向电动势 1 端输入 A	P0.4
H_P2A	I	反向电动势 2 端输入 A	P0.6
H_P3A	I	反向电动势 3 端输入 A	P0.7
H_P1B	I	反向电动势 1 端输入 B	P2.4
H_P2B	I	反向电动势 2 端输入 B	P0.5
H_P3B	I	反向电动势 3 端输入 B	P0.4
H_MID	O	反向电动势平均值输出	P2.2
DAC 数模转换			
DACO	P	DAC 电压输出端	P2.2
DACETRO/ DACETR1/ DACETR2	I	DAC 外部触发输入引脚	P0.1 , P0.7 , P2.3
Power supply			
VDD	P	电源电压	
VSS	P	地	
VCC	P	电源	
GND	P	地	
VB1、VB2、VB3	P	高端悬浮电源	
VS1、VS2、VS3	P	高端悬浮地端	

注：管脚属性这一列中，P 表示 电源管脚，I/O 表示通用输入/输出脚，I 表示输入脚，O 表示输出脚。

3. 封装尺寸

SSOP24

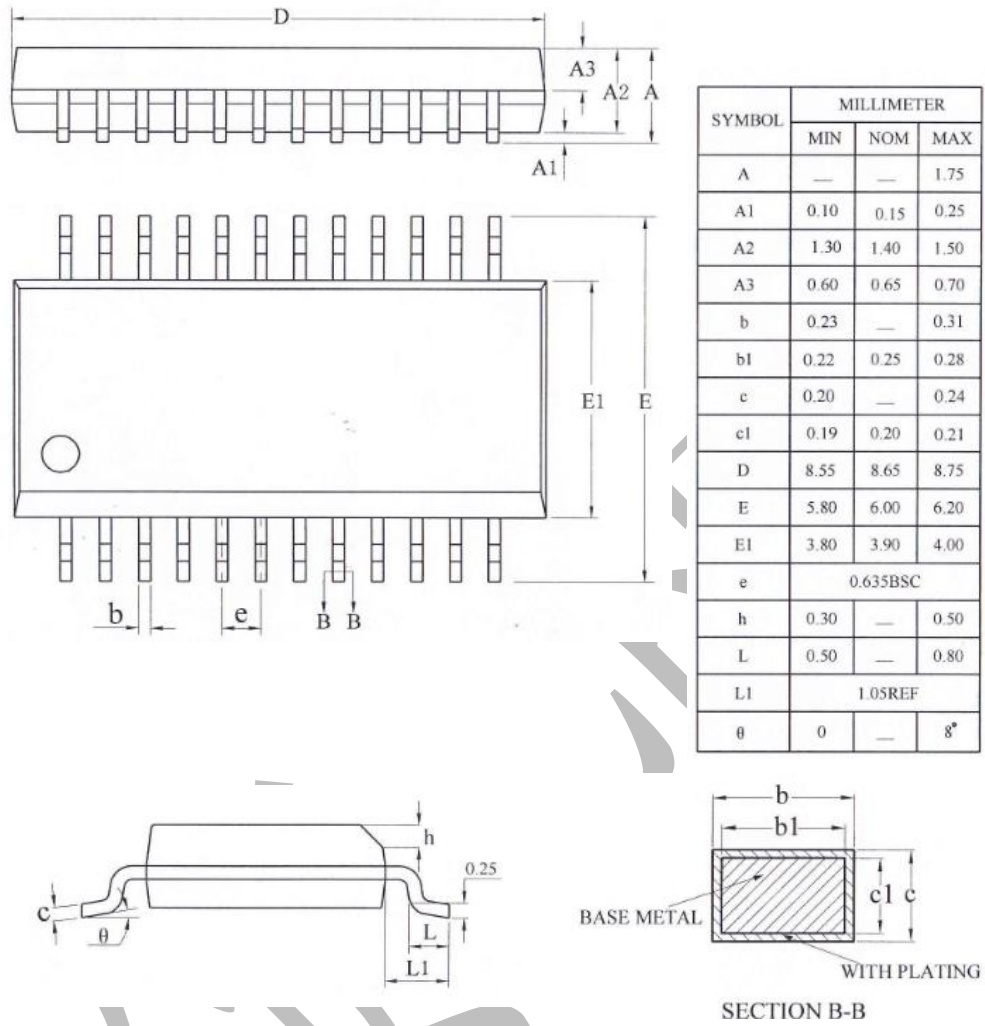


图 3 SSOP24 外形尺寸

4. 电气特性

4.1 LCP018AH31XS8 预驱特性

4.1.1 绝对最大额定值 ($T_A=25^{\circ}\text{C}$)

参数		最小	最大	单位
电源电压	VCC, VCCP	-0.3	40	V
高侧输出电压	VHO1, VHO2, VHO3	VCC	VCC-12	
低侧输出电压	VLO1, VLO2, VLO3	-0.3	12	
LDO输出电压	VDD	-0.3	5.5	
逻辑输入电压	HIN1, HIN2, HIN3, LIN1, LIN2, LIN3	-0.3	20	
工作温度	T_J	-40	150	$^{\circ}\text{C}$
工作环境温度	T_A	-40	125	
存储温度	T_{stg}	-65	150	
热阻	θ_{JA}		260	$^{\circ}\text{C}/\text{W}$

4.1.2 推荐工作范围 ($T_A=25^{\circ}\text{C}$)

参数		最小	最大	单位
电源电压	VCC, VCCP	-0.3	36	V
高侧输出电压	VHO1, VHO2, VHO3	VCC	VCC-10	
低侧输出电压	VLO1, VLO2, VLO3	-0.3	10	
LDO 输出电压	VDD	-0.3	5.0	
逻辑输入电压	HIN1, HIN2, HIN3, LIN1, LIN2, LIN3	-0.3	15	
工作环境温度	T_A	-40	125	$^{\circ}\text{C}$

4.1.3 电气特性($V_{CC}=24.0\text{V}$, $C_L=1000\text{pF}$, $T_A=25^{\circ}\text{C}$)

参数	测试条件	最小值	典型值	最大值	单位
工作电流					
VCC 静态电流	ICC_ON		500		μA
HIN1/HIN2/HIN3/LIN1/LIN2/LIN3 逻辑输入特性					
逻辑高电位	V_{INH}	2.5		-	V
逻辑低电位	V_{INL}	0		0.8	V
下拉电阻	R_{PD}		140		$\text{k}\Omega$
输出驱动能力					

高侧上管输出电压	V_{HO}	$HIN_x=5V,$ $VCC \leq 10V$	10	V
		$HIN_x=5V$	$VCC-10$	V
低侧下管输出电压	V_{LO}	$LIN_x=5V,$ $VCC \leq 10V$	VCC	V
		$LIN_x=5V$	10	V
低侧/高侧 上管输出峰值电流	I_{OHL}	$V_O=0, V_{IN}=5V$	300	mA
低侧/高侧 下管吸收峰值电流	I_{OLL}	$V_O=15V, V_{IN}=0V$	60	mA

LDO 输出特性

VDD 输出电压	V_{DD}	4.7	5.0	5.3	V
----------	----------	-----	-----	-----	---

保护特性

VCC UVLO 上升保护阈值	V_{CCUV_R}	6.55	V
VCC UVLO 下降保护阈值	V_{CCUV_F}	6.05	V
VCC UVLO 迟滞	V_{CCUV_H}	500	mV
过温保护点	T_{TSD}	150	C
过温保护迟滞	T_{HYS}	15	C

4.1.4 动态电特性($V_{CC}=24.0V, C_L=1000pF, T_A=25^\circ C$)

参数	符号	最小值	典型值	最大值	单位
开通延时	T_{OND}		80		ns
关断延时	T_{OFFD}		50		ns
上管上升时间	T_{HR}		35		ns
上管下降时间	T_{HF}		450		ns
下管上升时间	T_{LR}		240		ns
下管下降时间	T_{LF}		40		ns
死区时间	DT		50		ns

4.2 MCU 特性

4.2.1 绝对最大值

如果器件工作条件超过“绝对最大值”，就可能会对器件造成永久性损坏。这些值仅为运行条件极大值，我们建议不要使器件在该规范规定的范围以外运行。器件长时间工作在最大值条件下，其可靠性会受到影响。

表 3 电压特性

参数	符号	测试条件	最小值	典型值	最大值	单位
电源电压	V_{DD}	-	-0.3	-	5.5V	V
输入电压	V_{IN}	-	-0.3	-	$V_{DD}+0.3$	

注：所有电压都以 V_{SS} 为参考。

表 4 电流特性

参数	符号	测试条件	最小值	典型值	最大值	单位
流入 V _{DD} 的总电流	I _{VDD}	-	-	-	80	mA
流出 V _{SS} 的总电流	I _{VSS}	-	-	-	80	
管脚注入电流	I _{INJ}	V _{IN} > V _{DD} 或 V _{IN} < V _{SS}	-4	-	4	
		V _O > V _{DD} 或 V _O < V _{SS}	-4	-	4	
总注入电流	ΣI _{INJ}	-	-20	-	20	

表 5 热特性

参数	符号	测试条件	最小值	典型值	最大值	单位
环境温度	T _A	-	-40	-	105	°C
存储温度	T _{STG}	-	-55	-	125	
结温	T _J	-	-	-	150	
热阻	θ _{JA}	-	-	78	-	°C/W
总功耗	P _D	-	-	-	500	mW

表 6 ESD 保护和 Latch-up 免疫特性

参数	符号	测试条件	最小值	典型值	最大值	单位
HBM	V _{HBM}	MIL-STD-883H	±4000	-	-	V
MM	V _{MM}	JESD22-A115	±200	-	-	
CDM	V _{CDM}	JESD22-C101E	±1000	-	-	
Latch-up 触发电流	I _{LAT}	JEDEC standard NO.78D 2011.11	±100	-	-	mA
V _{DD} 过压	V _{LAT}		TBD	-	-	V

4.2.2 推荐工作条件

表 7 工作条件

参数	符号	测试条件	最小值	典型值	最大值	单位
工作电压	V _{DD}	-	1.8	-	5.5	V
CPU 时钟频率	F _{CPU} ^注	V _{DD} > 1.8V	0	-	4	MHz
		V _{DD} > 3.0V			16	
上电复位释放电压	V _{POR}	-	-	1.8	-	V
上电复位延迟时间	t _{PWRT}	-	1	20	-	ms
V _{DD} 上升速率	S _{VDD}	确保能够产生内部上电复位信号	0.1	-	-	V/ms
RAM 保持电压	V _{DR}	T _A = -40~105°C	1.8	-	-	V

注: 不同电压条件下, 需要设置 Flash 的读时延

4.2.3 直流电气特性

本芯片典型工作电压 3.3V / 5.0V, 除非特别指明, 否则典型值是在 V_{DD}=3.3V、T_A=25°C 条件的测试结果。直流电气特性还在不断完善中, TBD 部分将会逐步更新。

表 8 电流特性 (3.3V)

参数	符号	测试条件	最小值	典型值	最大值	单位
工作电流	I _{WORK}	MCLK=1MHz, RCH/16	-	2.0	-	mA
		MCLK=2MHz, RCH/8	-	2.4	-	
		MCLK=4MHz, RCH/4	-	3.0	-	
		MCLK=8MHz, RCH/2	-	4.8	-	
		MCLK=16MHz, RCH/1	-	6.6	-	
		MCLK 采用外部晶振 CRY, 工作时, 最小增益	-	+0.15	-	
待机电流	I _{SLEEP}	MCLK=0.5MHz, RCH/32	-	0.5	-	mA
		MCLK=1MHz, RCH/16	-	0.6	-	
		MCLK=2MHz, RCH/8	-	0.68	-	
		MCLK=4MHz, RCH/4	-	0.77	-	
		MCLK=8MHz, RCH/2	-	1.0	-	
		MCLK=16MHz, RCH/1	-	1.4	-	
		MCLK 采用外部晶振 CRY, 工作时最小增益	-	+0.15	-	uA
停机电流	I _{stop}	所有模块关闭	-	0.3	-	uA

注: 测量电流特性时遵循下列条件:

- * 所有 IO 都设置成输出低电平, 无负载, 对 SRAM 进行循环访问。
- * 除非特别指明, 所有外设都关闭。

表 9 电流特性 (5V)

参数	符号	测试条件	最小值	典型值	最大值	单位
工作电流	I _{WORK}	MCLK=1MHz, RCH/16	-	3.5	-	mA
		MCLK=2MHz, RCH/8	-	4.0	-	
		MCLK=4MHz, RCH/4	-	5.0	-	
		MCLK=8MHz, RCH/2	-	7.5	-	
		MCLK=16MHz, RCH/1	-	10.5	-	
		MCLK 采用外部晶振 CRY, 工作时, 最小增益	-	+0.17	-	
待机电流	I _{SLEEP}	MCLK=0.5MHz, RCH/32	-	0.75	-	mA
		MCLK=1MHz, RCH/16	-	0.95	-	
		MCLK=2MHz, RCH/8	-	1.0	-	
		MCLK=4MHz, RCH/4	-	1.2	-	
		MCLK=8MHz, RCH/2	-	1.57	-	
		MCLK=16MHz, RCH/1	-	2.25	-	
		MCLK 采用外部晶振 CRY, 工作时最小增益	-	+0.17	-	uA
停机电流	I _{stop}	所有模块关闭	-	0.4	-	uA

注: 测量电流特性时遵循下列条件:

- * 所有 IO 都设置成输出低电平, 无负载。
- * 除非特别指明, 所有外设都关闭。

表 10 I/O 特性

参数	符号	测试条件		最小值	典型值	最大值	单位	
高电平输入电压	V_{IH}	所有 IO		$0.4 \cdot V_{DD}$	-	V_{DD}	V	
低电平输入电压	V_{IL}	所有 IO				$0.3 \cdot V_{DD}$		
输入迟滞	V_{HYS}	所有 IO			TBD		mv	
输出管脚拉电流	I_{OH}	$V_{DD}=3.3V,$ $V_{OH}=0.7 \cdot V_{DD}$	弱驱动 (DS=0)	T0 类型 ^注	-	4.5	-	mA
				T4 类型	-	4.5	-	mA
				T8 类型	-	4.5	-	mA
			强驱动 (DS=1)	T0 类型	-	11	-	mA
				T4 类型	-	11	-	mA
				T8 类型	-	20	-	mA
		$V_{DD}=5V,$ $V_{OH}=0.7 \cdot V_{DD}$	弱驱动 (DS=0)	T0 类型	-	9	-	mA
				T4 类型	-	9	-	mA
				T8 类型	-	9	-	mA
			强驱动 (DS=1)	T0 类型	-	20	-	mA
				T4 类型	-	25	-	mA
				T8 类型	-	45	-	mA
输出管脚灌电流	I_{OL}	$V_{DD}=3.3V,$ $V_{OL}=0.3 \cdot V_{DD}$	弱驱动 (DS=0)	T0 类型	-	4.7	-	mA
				T4 类型	-	4.7	-	mA
				T8 类型	-	4.7	-	mA
			强驱动 (DS=1)	T0 类型	-	16	-	mA
				T4 类型	-	16	-	mA
				T8 类型	-	60	-	mA
		$V_{DD}=5V,$ $V_{OL}=0.3 \cdot V_{DD}$	弱驱动 (DS=0)	T0 类型	-	9	-	mA
				T4 类型	-	9	-	mA
				T8 类型	-	9	-	mA
			强驱动 (DS=1)	T0 类型	-	30	-	mA
				T4 类型	-	30	-	mA
				T8 类型	-	90	-	mA
总电流	I_{total}	-	所有端口	-	TBD	-	mA	
端口内置上拉电阻	R_{pu}	$V_{IN}=0V$	T0 类型	-	20	-	k Ω	
			T4 类型	-	30	-		
			T8 类型	-	30	-		
端口输入漏泄电流 (高温)	I_{IL}	$V_{SS} < V_{PIN} < V_{DD}, T_A=85^\circ C$		-	± 20	± 100	nA	
滤波宽度	$T_{PW} (IO)$	外部复位脚		8	10	23	us	

注: T0 类型为与 RST 复用的 IO (P3.0); T4, T8 IO 功能相同, 其中 T8 为强驱动 IO: P0.0、P0.1、P0.3、P1.0、P1.1、P1.2、P1.5

表 11 系统监控与复位特性

参数	符号	测试条件	最小值	典型值	最大值	单位
带隙基准电压	V_{BG}	1.8~5.5V, -10~85°C	1.24	1.25	1.26	V
		1.8~5.5V, 其他温度	1.21	1.25	1.29	
低压复位电压 (LVR)	V_{LVR}	LVRS=000	-	1.8	-	V
		LVRS=001	-	2.0	-	
		LVRS=010	-	2.5	-	
		LVRS=011	-	2.6	-	
		LVRS=100	-	2.8	-	
		LVRS=101	-	3.0	-	
		LVRS=110	-	3.5	-	
LVR 释放迟滞电压	$V_{HYS(LVR)}$	-	-	100	-	mV
LVR 模块工作电流	I_{LVR}	SLEEP 模式开启	-	20	-	uA
LVD 检测电压	V_{LVD}	LVLS= 000	-	2.2	-	V
		LVLS = 001	-	2.4	-	
		LVLS = 010	-	2.5	-	
		LVLS = 011	-	2.7	-	
		LVLS = 100	-	2.9	-	
		LVLS = 101	-	3.1	-	
		LVLS = 110	-	3.65	-	
LVD 释放迟滞电压	$V_{HYS(LVD)}$	-	100	-	200	mV
LVD 模块工作电流	I_{LVD}	SLEEP 模式开启	-	40	-	uA
低功耗低压检测 (LPLVD)	V_{LVD}	LPLVDSET=000	-	2	-	V
		LPLVDSET=001	-	2.2	-	
		LPLVDSET=010	-	2.5	-	
		LPLVDSET=011	-	2.8	-	
		LPLVDSET=100	-	3.0	-	
		LPLVDSET=101	-	3.5	-	
		LPLVDSET=110	-	4	-	
LPLVD 释放迟滞电压	$V_{HYS(LPLVD)}$	-	100	-	270	mV
LVD 模块工作电流	I_{LPLVD}	STOP 下开启 LPLVD	-	2	-	uA

表 12 模拟比较器特性

参数	符号	测试条件	最小值	典型值	最大值	单位
典型值工作条件为 $V_{DD}=3.3V$, 温度=25°C, $V_{cm}=V_{DD}/2$ 。						
输入失调电压* (CPP 上升沿)	V_{os}	-	-10	0	10	mV
输入共模电压	V_{cm}	响应时间<160ns	0	-	V_{DD}	V
共模抑制比	CMRR	室温 25°C	-	1	-	mV/V

参数	符号	测试条件	最小值	典型值	最大值	单位
比较器迟滞电压	Vhyster		-	15	-	mV
启动延迟时间	Tstr		-	0.5	1	us
响应时间	Trt	VDD 做分压电阻基准	-	100	200	ns
			-	100	200	ns
工作电流	Icmp	-	-	25	35	uA
CVREF 稳定时间	Tscvr	-	-	1	-	us

表 13 振荡与时钟特性

参数	符号	测试条件	最小值	典型值	最大值	单位
经过校准的 RCH 频率	F _{RCH}	1.8~5.5V, -10~50°C	15.8	16	16.2	MHz
		1.8~5.5V, -40~105°C	15.7	16	16.25	
RCH 工作电流	I _{RCH}	5.0V, 25°C	-	100	300	uA
RCL 频率	F _{RCL}	1.8~5.5V, -40~105°C	28	32	36	KHz
RCL 工作电流	I _{RCL}	-	-	0.4	-	uA

表 14 ADC 特性

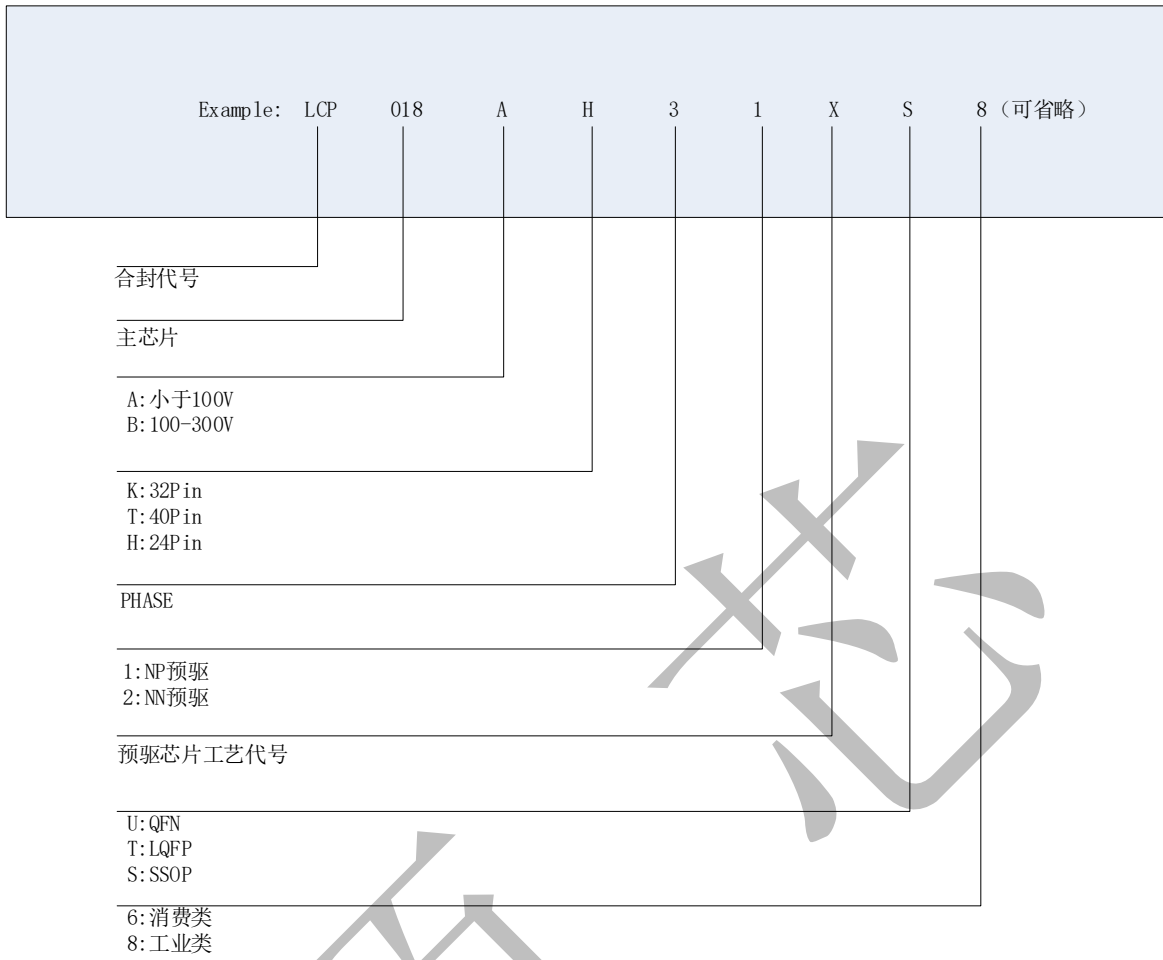
参数	符号	测试条件	最小值	典型值	最大值	单位
ADC 工作电压	V _{avdd}	1.8~5.5V, -40~105°C	2.0 ^{注1}			V
ADC 工作电流	I _{ADC}	5.0V, 25°C				uA
ADC 采样电压			5 ^{注2}		VREF	V
ADC 分辨率	N _R	-		12		位
ADC 采样率	V _{ain}	-	-	500	1000 ^{注3}	KSPS
ADC 使能时间	T _{adcen}	-	-	10	-	uS
DNL (Differential non-linearity error)	DNL	-	-	3	-	LSB
INL (Integral non-linearity error)	INL	-	-	+/-3	-	LSB
OE (Offset Error)	OE	-	-	+/-2	-	LSB

注1: 当电压低于 2.7V 时, 建议采用 VDD 作为参考电压, 内部参考电压最低为 2.5V

注2: 5mv 分辨精度样片要求 MCU 处理 Sleep 状态, 量产片正常工作模式即可。

注3: 分辨率降低到 10 位

5. 命名规则



6. 历史版本

版本	日期	修改人	修改说明
Rev 1.0	2022.01.07	F.MY	初版
Rev 1.1	2022.01.19	F.MY	修改引脚封装图中 P1.3 复用

领芯